

図 3.2.4.2-5. EIM の利用例

### 3.2.4.2.6 コピー制御

ECM またはストリーム 0 内の付加メッセージにコピー制御情報 (Usage State Information) を定義することにより、受信機におけるコンテンツの記録 (録画)、外部への書出し等を制御可能である。

### 3.2.4.3 非リアルタイム (蓄積型) サービス

#### 3.2.4.3.1 蓄積型ファイル (Presentation Encapsulation File) のスクランブル

蓄積型ファイルのスクランブル (暗号化) は、トランスポート層またはプレゼンテーション (NRT) 層で行うことができる (図 3.2.4.3-1)。

トランスポート層で暗号化された場合、コンテンツは受信機での復号の後、非暗号状態で蓄積される。この場合、限定受信のみが可能である。

プレゼンテーション (NRT) 層で暗号化された場合、コンテンツは暗号化されたまま、あるいは非暗号の状態で受信機に蓄積される。このケースでは、蓄積後の購入モデルを含む限定再生が可能である。

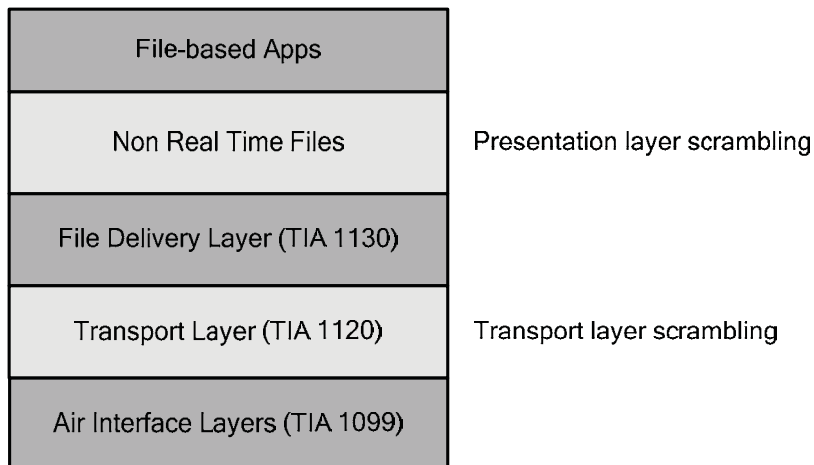


図 3.2.4.3-1. 蓄積ファイルの暗号化

### 3.2.4.3.2 トランスポート層スクランブル（限定受信）

リアルタイムサービスと同じ方式（EMM、ECM、サイマルクリプトの可能性を含む）が適用され、限定受信の観点からは両者に差異はない。

### 3.2.4.3.3 プレゼンテーション層スクランブル（限定再生）

非リアルタイムサービスに暗号化を適用する場合にも、サイマルクリプトの概念が使用される。すなわち、共通の鍵で暗号化されたコンテンツについて、異なる鍵管理システム(KMS)による限定再生を可能とする。本概念を図 3.2.4.3-2 に示す。

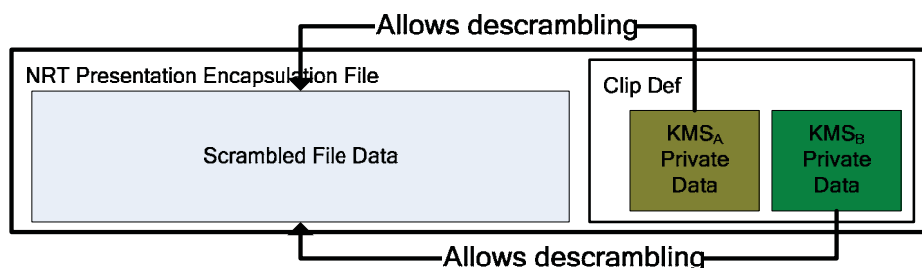


図 3.2.4.3-2 蓄積ファイルに対するサイマルクリプトの概念

本概念の実現には以下のデータが必要となる。

- 暗号化に関する共通情報（全てのOpenCA準拠システムで共有）
- KMS固有情報(KMS private data)。暗号化されたコンテンツの復号に必要な情報等。本情報以外の情報（例：EMM）の利用が必要な場合もある。

### 3.2.4.4 IPDC サービスの限定受信

IPDC (IP Data Casting) のスクランブルは、3.2.4.2.4に規定されたリアルタイムサービスのストリームのスクランブルに準じて行われる。IPDCの限定受信には EMM と ECM の適用が可能である。

### 3.2.5 多重化方式

#### 3.2.5.1 多重化方式の概要

メディアフローの多重化に係わる機能は複数のプロトコル層によって実現される。図 3.2.5.1-1 にメディアフロープロトコルスタックを示す。

メディアフローではサービスを構成する動画、音声等のコンポーネントごとに符号化したデータ列をアプリケーションデータフロー（以下、フローという。）とし、このフローはまず、メディアアダプテーション層で、そのフローの種類に応じた個別の処理が行われる。リアルタイム型放送サービスでは映像・音声等の同期に必要な処理、蓄積型放送サービスではファイル分割やアプリケーションレイヤにおける誤り訂正等の処理、IP パケットには IP アドレスとポート番号のフロー ID への置換やヘッダ圧縮等の処理が行われる。

次に、メディアアダプテーション層で処理された可変長のデータは、トランスポート層によって 122 バイトの固定長に分割され、必要に応じてアクセス制御の処理が行われる。

その後、ストリーム層により、トランスポート層から伝送されるストリームが最大 3 つまで、1 つの MLC(マルチキャスト論理チャネル)へ多重される。さらに、MAC 層において複数の MLC が多重され、物理層へのリソース割当てが行われる。

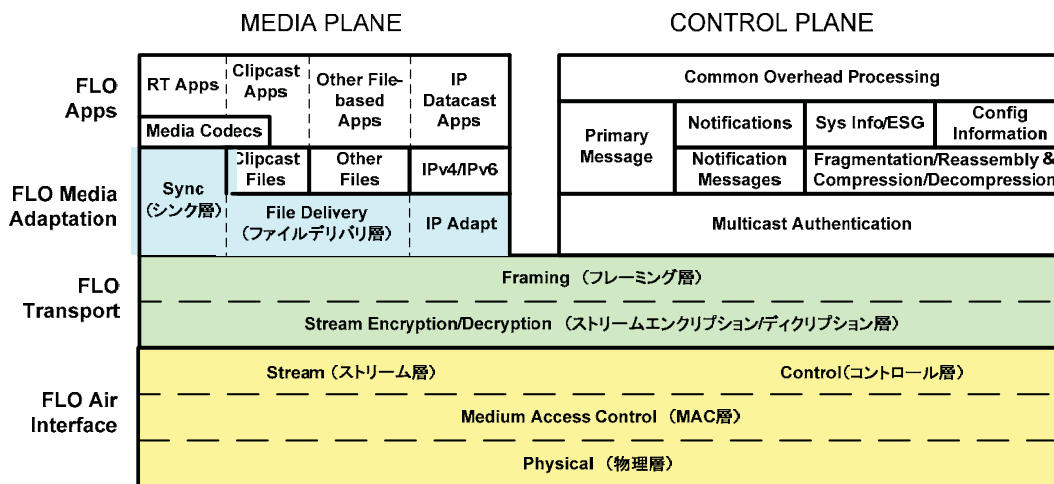


図 3.2.5.1-1 メディアフロープロトコルスタック

なお、メディアフローにおいて番組はサービス ID、フローは FlowID、MLC は MLC ID により識別される。これらの識別子を用いて、SI においてサービスと構成する各フロー、コントロールプロトコルにおいてフローと MLC、OIS において MLC と OFDM の変調シンボルのマッピング情報がそれぞれ伝送される。(図 3.2.5.6-2 参照)

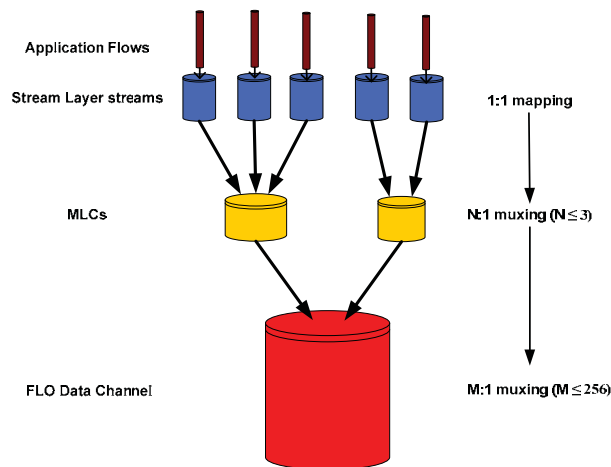


図 3.2.5.1-2 メディアフローにおける多重化のイメージ

(理由)

多重化の基本方式として、上記の多重化方式を採用することによって高効率な伝送を実現することが可能となる。

### 3.2.5.2 メディアアダプテーション層

#### 3.2.5.2.1 リアルタイム型放送サービスのための多重化方式

リアルタイム型放送サービスにおける多重化ではシンク層をベースとした規格にて同期処理、メディアフレームのシンクレイヤパッケージ化を実施した後に3.2.5.3に記載するトランスポート層等により共通多重処理されることとする。具体的な処理方法を以下に示す。

(理由)

リアルタイム型放送サービスのための多重化方式として、上記の多重化方式を採用することにより高効率な伝送を実現することが可能となる。

##### 3.2.5.2.1.1 シンク層による同期処理

シンク層では上位のネットワークから伝送されるリアルタイム型放送サービスの各メディアをそれぞれのメディアにあった処理を実施し、メディア間で同期させる。シンク層のメッセージと端末でのリアルタイムメディアの出力との関連を図3.2.5.2-1に示す。また、シンク層のパッケージとその上位である各メディアのフレームとの関係を図3.2.5.2-2に示す。

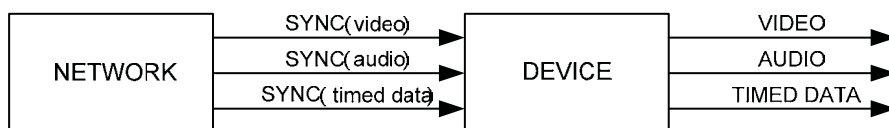


図 3.2.5.2-1 リアルタイムサービスモデル

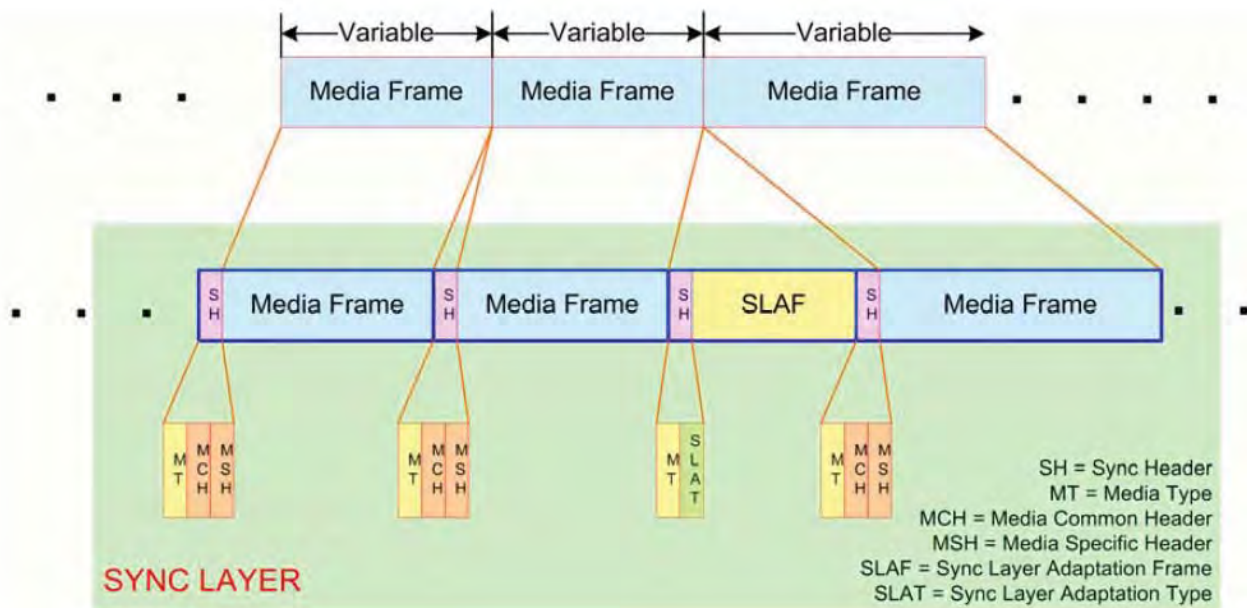


図 3.2.5.2-2 メディアフレームとシンク層のパケットの関係

### 3.2.5.2.1.1.1 シンクヘッダのフォーマット

シンクレイヤヘッダのフォーマットを表 3.2.5.2-1 に示す。

表 3.2.5.2-1 シンクレイヤヘッダのフォーマット

Field Name	Field Type	Field Presence
MEDIA_TYPE	UINT(2)	MANDATORY
Additional Fields	Variable	MANDATORY

MEDIA\_TYPE: シンクレイヤパケットで伝送されるメディアフレームの種類を示す。MEDIA\_TYPE として定義されている値を表 3.2.5.2-2 に示す。

Additional Fields: Additional Fields のフォーマットは MEDIA\_TYPE の値に依存する。映像や音声、タイムドデータで使用されている一般的な Additional Fields のフォーマットを表 3.2.5.2-3 に示す。また、アダプテーションフレームに使用される Additional Fields のフォーマットも表 3.2.5.2-4 に示す。

表 3.2.5.2-2 MEDIA\_TYPE として定義されている値

Name	Value
VIDEO	00
AUDIO	01
TIMED_DATA	10
ADAPTATION	11

表 3.2.5.2-3 メディアフレームの Additional Fields のフォーマット

Field Name	Field Type	Field Presence
Common Media Header	BIT(22)	MANDATORY
Media-Specific Header	Variable	CONDITIONAL

表 3.2.5.2-4 アダプテーションフレームの Additional Fields のフォーマット

Field Name	Field Type	Field Presence
SL_ADAPTATION_TYPE	UINT(6)	MANDATORY

Common Media Header: 各メディアで共通のヘッダである。伝送するフォーマットを表 3.2.5.2-5 に示す。

Media-Specific Header: シンク層のパケットで伝送するメディアにより異なるヘッダである。映像を伝送する場合のヘッダを表 3.2.5.2-6、タイムドデータ伝送時の信号を表 3.2.5.2-7 に示す。なお、音声には Media-Specific Header は存在しない。

表 3.2.5.2-4 の SL\_ADAPTATION\_TYPE: 定義された値は表 3.2.5.2-9 に示す。

表 3.2.5.2-5 Common Media Header のフォーマット

Field Name	Field Type	Field Presence
PTS	UINT(14)	MANDATORY
FRAME_ID	UINT(6)	MANDATORY
INFORMATION_LEVEL_FLAG	BIT(1)	MANDATORY
RAP_FLAG	BIT(1)	MANDATORY

PTS: メディアフレームを表示させる時間をミリセカンド単位で記す

FRAME\_ID: スーパーフレーム内の最初のメディアフレームを 0 とし、順に数を増加していく ID

INFORMATION\_LEVEL\_FLAG: メディアフレームに含まれる情報レベルを示す。

RAP\_FLAG: メディアフレームがランダムアクセスポイントかを示す。チャンネルの切替時にはランダムアクセスポイントとなっているメディアフレームからアクセスを開始する

表 3.2.5.2-6 ビデオメディアヘッダのフォーマット

Field Name	Field Type	Field Presence
RESERVED	UINT(3)	MANDATORY
UNREFERENCED_FRAME_FLAG	BIT(1)	MANDATORY
RESERVED	UINT(4)	MANDATORY

UNREFERENCED\_FRAME\_FLAG: メディアフレームが他のメディアフレームから参照されているフレームなのかを示す。例えば早送りなどの特定の環境でそのメディアフレームを無視して再生することが可能かどうかを示す。

表 3.2.5.2-7 タイムドデータメディアヘッダのフォーマット

Field Name	Field Type	Field Presence
TIMED_DATA_TYPE	UINT (8)	MANDATORY

TIMED\_DATA\_TYPE: タイムドデータのメディアフレームの種類を示す。定義されている値は表 3.2.5.2-8 に示す。

表 3.2.5.2-8 TIMED\_DATA\_TYPE で定義された値

Name	Value
CHARACTER_TEXT	0
The values 1 through 255 are reserved.	

表 3.2.5.2-9 SL\_ADAPTATION\_TYPE で定義された値

Name	Value
VIDEO_SYNC_LAYER_DIRECTORY	1
SAF_FRAME	2
Reserved for Future Use	3-46
Not Available for Use	47-63

### 3.2.5.2.1.1.2 Sync Layer Adaptation Frames (SLAF)

Sync Layer Adaptation Frames は表 3.2.5.2-9 の SL\_ADAPTATION\_TYPE に依存する。また、オプションとして SLAF において、SAF フレームを利用することも可能である。SAF フレームはリッチメディアの伝送を行うことが可能である。SAF フレームのフォーマットは ISO/IEC 14496-20 の第 7 章に記載されている。

表 3.2.5.2-10 に SLAF のオプションの 1 つである Video Sync Layer Directory を示す。受信機でエラーのリカバリーに使用することができる。

表 3.2.5.2-10 Video Sync Layer Directory

Field Name	Field Type	Field Presence
VSL_RECORDs	VSL_RECORD_TYPE	MANDATORY
RAP_FLAG_BITS	BIT (60)	MANDATORY
U_FRAME_FLAG_BITS	BIT (60)	MANDATORY
RESERVED	BIT (variable)	CONDITIONAL

VSL\_RECORD: 表 3.2.5.2-11 に記載された信号を伝送するレコード

RAP\_FLAG\_BITS: 1 つのスーパーフレームに入る 60 個のメディアフレームの最大数に対応したビット。対応したフレームがランダムアクセスポイントとなるフレームの場合は 1 にセットされる。



U\_FRAME\_FLAG\_BITS: 1つのスーパーフレームに入る60個のメディアフレームの最大数に対応したビット。対応したフレームが他のフレームから参照されていないフレームの場合は1にセットされる。

表 3.2.5.2-11 VSL\_RECORD のフォーマット

Field Name	Field Type	Field Presence
MORE_VSL_RECORDS	BIT (1)	MANDATORY
RESERVED	UINT (3)	MANDATORY
NUM_FRAMES	UINT (6)	MANDATORY
FIRST_FRAME_PTS	UINT (14)	MANDATORY
LAST_FRAME_PTS	UINT (14)	MANDATORY

MORE\_VSL\_RECORDS: VSL\_RECORD が最後の VSL\_RECORD ならば 0 にセットされる。

NUM\_FRAMES: 異なるフレーム ID を持つメディアフレームの数を示す。

FIRST\_FRAME\_PTS: 先頭のメディアフレームの PTS を示す。

LAST\_FRAME\_PTS: 最後のメディアフレームの PTS を示す。

### 3.2.5.2.1.1.3 リアルタイム型放送サービスのコンフィグレーションのオプション

リアルタイム型放送サービスでは表 3.2.5.3-2 の FlowBLOB の設定は下記の通りとする。

FASB\_ALLOWED: not selected

CHECSUM\_ACTIVE: configurable

STREAM\_ENCRYPTION\_ACTIVE: configurable

### 3.2.5.2.2 蓄積型放送サービスのための多重化方式

蓄積型放送サービスのための多重化方式では、ファイルデリバリー層をベースとした規格によりファイルの分割処理等を実施した後に、3.2.5.3 に記載するトランスポート層等により共通多重処理する。また、ファイルデリバリー層の具体的な内容を以下に示す。

(理由)

IP パケットの形となっていないデータや IP ヘッダの情報を必要としないダウンロードには IP ヘッダのない専用のデータ多重化方式で高効率なデータ伝送を実現することが周波数利用効率の観点からも必要となる。これらの条件を考慮するとファイルデリバリー層をベースとした規格とすることが望ましい。

#### 3.2.5.2.2.1 ファイルデリバリー層による蓄積型放送サービスのための伝送方式

ファイルデリバリー層は効率良く、かつ高い信頼性でファイルを伝送するため、メッセージコーディングとファイルデリバリープロトコル (FDP) の 2 つの機能を有する。メッセージコーディングにて生

成されたパケットを FDP により端末に伝送する。また、FDP に関連した制御情報は FDCP (File Delivery Control Protocol) にて伝送される。

### 3.2.5.2.2.1.1 メッセージコーディングのフレームワーク

メッセージコーディングでは複数種類のファイル分割のアルゴリズム、前方誤り訂正 (FEC) (Forward Error Correction) のスキームを導入可能である。ファイル分割、FEC でどのような仕組みを使用するかは複数の方式の中から運用にて規定することが望ましい。メッセージコーディングではファイル分割、FEC により生成したシンボルの伝送に FDP で伝送する FDM (File Delivery Message) を使用する。また、メッセージコーディングで利用したパラメータの伝送に FDCP で伝送する FDCM (File Delivery Control Message) を使用する。

(理由)

移動受信時の伝送品質の劣化を FEC やファイルの分割方式の工夫により防ぐことができる。具体的な FEC やファイルの分割方式については今後の技術発展に柔軟に対応するため、複数の方式の中から運用にて規定することが望ましい。

### 3.2.5.2.2.1.2 ファイルデリバリープロトコル

FDP はメッセージコーディングで生成されたパケットを伝送する。FDP ではパケットを伝送するために使用する FDM を定義する。FDM で伝送する信号は表 3.2.5.2-12 に示す。

表 3.2.5.2-12 File Delivery Message のフォーマット

Field Name	Field Type	Field Presence
FILE_TRANSPORT_ID	UINT (16)	MANDATORY
FEC_PAYLOAD_ID	Variable	MANDATORY
ENCODED_SYMBOL	Variable	MANDATORY

FILE\_TRANSPORT\_ID: ファイルごとにユニークに設定される ID

FEC\_PAYLOAD\_ID: ENCODED\_SYMBOL を特定するのに使用する。FEC ごとにフォーマットは依存する

ENCODED\_SYMBOL: エンコードされたパケットを含む。フォーマットは FEC の種類に依存する。

### 3.2.5.2.2.1.3 ファイルデリバリーコントロールプロトコル

FDCP ではファイルデリバリー層で使用される共通のパラメータを伝送する。具体的には使用している FEC の種類を示す ID などを伝送する。FDCP のフォーマットを表 3.2.5.2-13 に示す。

表 3.2.5.2-13 FDCP メッセージのフォーマット

Field Name	Field Type	Field Presence
MESSAGE_TYPE	UINT (8)	MANDATORY
Message Body	Variable	MANDATORY

MESSAGE\_TYPE: MESSAGE\_TYPE のうち定義された値を表 3.2.5.2-14 に示す。

表 3.2.5.2-14 MESSAGE\_TYPE で定義された値

MESSAGE_TYPE	Value
FD_CONTROL_MESSAGE	10
Values 0-9 are Not available for use	
Values 11-255 are reserved for future use.	

FDCM のフォーマットを表 3.2.5.2-15 に示す。

表 3.2.5.2-15 File Delivery Control Message のフォーマット

Field Name	Field Type	Field Presence
MESSAGE_TYPE	UINT (8)	MANDATORY
FILE_TRANSPORT_ID	UINT (16)	MANDATORY
FILE_SIZE	UINT (32)	MANDATORY
FEC_ENCODING_ID	UINT (8)	MANDATORY
FEC_INSTANCE_ID	UINT (16)	CONDITIONAL
FILE_TRANSMISSION_INFO	Variable	CONDITIONAL

MESSAGE\_TYPE: 表 3.2.5.2-14 の FD\_CONTROL\_MESSAGE (10) となる。

FILE\_TRANSPORT\_ID: ファイルごとにユニークに設定される ID。

FILE\_SIZE: 伝送されるファイルのサイズをバイトで示す。

FEC\_ENCODING\_ID: FEC の手法やそのクラスを示す。

FEC\_INSTANCE\_ID: 同じ FEC\_ENCODING\_ID を使用する異なる FEC を識別する。

FILE\_TRANSMISSION\_INFO: 追加の情報を伝送するために使用する。

#### 3.2.5.2.2.1.4 蓄積型放送サービスのコンフィグレーションのオプション

蓄積型放送サービスでは表 3.2.5.3-2 の FlowBLOB の設定は下記のようにする。

FASB\_ALLOWED: selected

CHECSUM\_ACTIVE: selected

STREAM\_ENCRYPTION\_ACTIVE: configurable

### 3.2.5.2.3 IP パケットの多重化方式

IP パケットの多重化方式では IP アダプテーション層をベースとした規格にて IP ヘッダの変換処理を実施した後に 3.2.5.3 に記載するトランスポート層等により共通多重処理する。また、IP アダプテーション層の具体的な内容は以下に示す。

(理由)

IP パケット多重化方式として、上記の多重化方式を採用することにより高効率な伝送を実現することが可能となる。

#### 3.2.5.2.3.1 IP アダプテーション層による IP パケットの伝送方式

IP アダプテーション層では IP アドレスとポート番号をフローで使用するフローID に置換する。ポート番号の最下位の 4 ビットをフローID の最下位 4 ビットとし、IP アドレスの最下位の 16 ビットをフローID の最上位の 16 ビットとする。使用する IP アドレスは IP v4 では 239.192.0.0-239.192.255.255 の範囲のマルチキャストアドレスとする。また、IPv6 では FF18::0-FF18::FFFF の範囲のマルチキャストアドレスとする。

なお、プライベートポートは 0XC000=49152 から 0XC00F=49167 の範囲とする。

#### 3.2.5.2.3.2 IP パケットのヘッダ圧縮方式

IP パケットのヘッダ圧縮方式としては複数の方式が既に存在している。今後の技術的な発展に柔軟に対応するため、IETF RFC 3095 にて規定されている ROHC U-mode を使用する。

(理由)

IP ヘッダを圧縮することでオーバーヘッドを削減でき、電波の有効利用の観点からも導入を可能とすることが望ましい。

#### 3.2.5.2.3.3 アプリケーションレイヤ FEC

ファイルデリバリー層より上位のレイヤ（アプリケーションレイヤ）にて前方誤り訂正（FEC）を適用することも考えられる。IP パケット多重化において、IP パケットを使用したファイルの伝送を行うのに有効と考えられる。アプリケーションレイヤの FEC の方式はファイルデリバリー層の FEC と同様に複数の方式の中からサービスの形態などに合わせ柔軟に対応できるよう運用上の規定として別途検討することが望ましい。

(理由)

移動受信時の伝送品質の劣化をアプリケーションレイヤ FEC の導入により防ぐことができる。具体的なアプリケーションレイヤ FEC の方式については複数の FEC 方式の中からサービスの形態に合わせた方式を運用にて規定することが望ましい。

### 3.2.5.2.3.3.1 IP パケット多重化のコンフィグレーションのオプション

IP パケットの多重化では表 3.2.5.3-2 の FlowBLOB の設定は下記のようにする。

FASB\_ALLOWED: selected

CHECSUM\_ACTIVE: selected

STREAM\_ENCRYPTION\_ACTIVE: configurable

### 3.2.5.3 トランスポート層

トランスポート層はフレーミング層、ストリームエンクリプション/ディクリプション層からなる。トランスポート層の具体的な内容を以下に示す。

#### 3.2.5.3.1 フレーミング層

フレーミング層では上位のサービス層から伝送された可変長のサービスパケットを図 3.2.5.3-1 に示すように固定長のストリームブロックに分割する。Padding 処理に関してはストリーム層等のモードにより、フレーミング層もしくはストリーム層のどちらで実施するかが選択される。また、サービスパケット単位での CRC の付加も行うことができる。フレーミング層で生成されたストリームブロックはストリームエンクリプション/ディクリプション層で処理される。

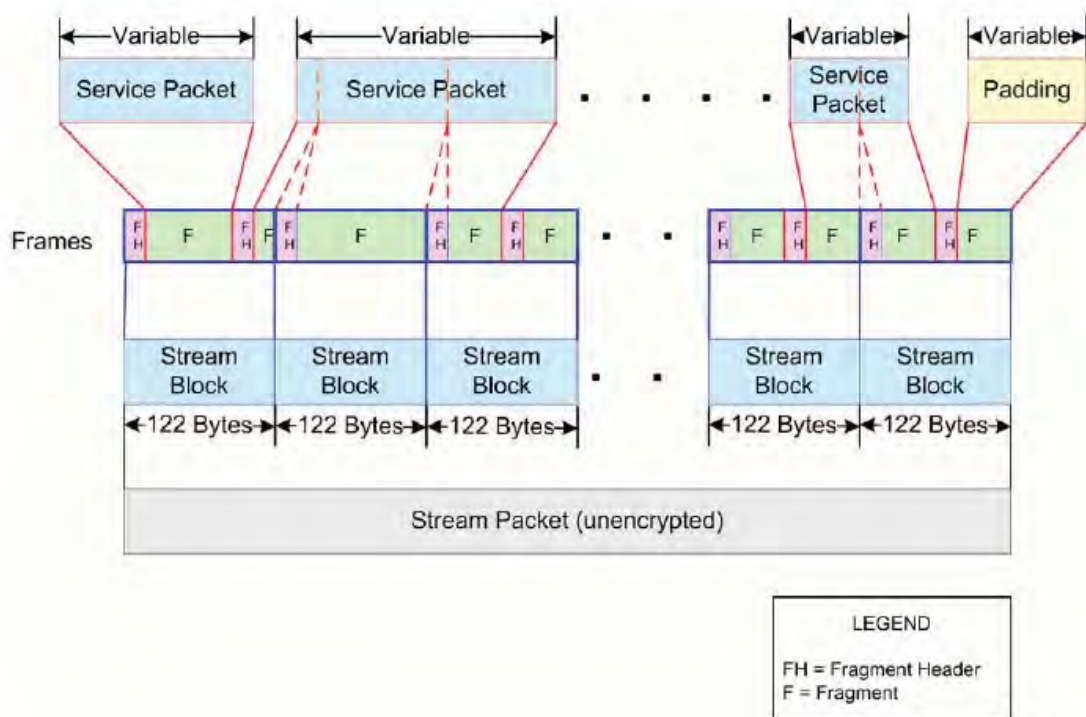


図3.2.5.3-1. フレーミング層の処理

### 3.2.5.3.1.1 フラグメントのフォーマット

フラグメントのヘッダのフォーマットを表 3.2.5.3-1 に示す。ヘッダは 1byte の長さとなっている。

表 3.2.5.3-1 フラグメントヘッダ

Field Name	Field Type	Field Presence
LENGTH	UINT (7)	MANDATORY
LAST	BIT(1)	MANDATORY

LENGTH: フラグメントに含まれているサービスパケットのバイト数を示す。

LAST: フラグメントがサービスパケットの最後のフラグメントかどうかを示す。

### 3.2.5.3.1.2 信号フローの制御オプション

コントロールチャンネルにより伝送される FlowBLOB (flow information block) フィールドで端末に伝送されるトランスポート層に関する制御オプションは表 3.2.5.3-2 の通り。なお、FlowBLOB は伝送路符号化のコントロール層にて生成され伝送される制御信号である。

表 3.2.5.3-2 FlowBLOB Bits のアサインメント情報

Bit Name	Flow BLOB Bit Number
FASB_ALLOWED	0
CHCKSUM_ACTIVE	1
STREAM_ENCRYPTION_ACTIVE	2

FASB\_ALLOWED: Fragmentation Across Superframe Boundary (FASB)機能(サービスパケットのフラグメントがスーパーフレームをまたぐこと)を有効とするかどうかを選択

CHECKSUM\_ACTIVE: サービスパケットごとに 16bits の CRC を付加するかを選択

STREAM\_ENCRYPTION\_ACTIVE: アクセス制御を実施するかどうかを選択

### 3.2.5.3.2 ストリームエンクリプション/ディクリプション層

ストリーミングエンクリプション/ディクリプション層ではストリームパケットの暗号化と非暗号化の処理を行う。具体的な手法は 3.2.4 アクセス制御方式の章で記載する。

### 3.2.5.3.3 ストリーム 0 メッセージ

ストリーム 0 は同じ MLC で伝送される他のストリームに関連する制御信号を伝送する。一般的なストリーム 0 のメッセージのフォーマットを表 3.2.5.3-3 に示す。具体的にはアクセス制御などに関連した制御信号を伝送する。

表 3.2.5.3-3 ストリーム 0 メッセージのフォーマット

Field Name	Field Type	Field Presence
MESSAGE_ID	UINT (8)	MANDATORY
MESSAGE_BODY	Variable	CONDITIONAL

#### 3.2.5.4 ストリーム層

ストリーム層はトランスポート層と MAC 層の中間にあり、トランスポート層から伝送されるストリームを MLC に多重し、MAC 層に伝送する。主要な機能は以下の通り。

- 最大で3つまでのストリームを1つのMLCに多重する。
- トランスポート層の遅延制限の調整。
- 誤りが残った時のトランスポート層に対する処理。
- ベースコンポーネントとエンハンスコンポーネントのそれぞれに対し独立した処理を行う。

また、それぞれのストリームに必要な応じてPaddingを挿入したり、ストリーム0に表3.2.5.4-1のトレーラーを付加する。

表3.2.5.4-1 ストリーム層のトレーラー

Field	Length (bits)
Stream0PadLength	7
Stream1PadLength	7
Stream2PadLength	7
Reserved	3
FillDataMACTrailer	56

Stream0PadLength:ストリーム 0 の Padding の長さを示す。

Stream1PadLength:ストリーム 1 の Padding の長さを示す。

Stream2PadLength:ストリーム 2 の Padding の長さを示す。

Reserved: 0 とする。

FillDataMACTrailer:3.2.5.5 で示すデータチャネル MAC プロトコルにおいてトレーラーを挿入する。

#### 3.2.5.5 データチャネル MAC プロトコル

データチャネルMACプロトコルではMLCの信号をスーパーフレームに格納するためにレイヤードモードでない時は図3.2.5.5-1、レイヤードモードの時は図3.2.5.5-2のように信号をMAC Layer Packetに分割する。

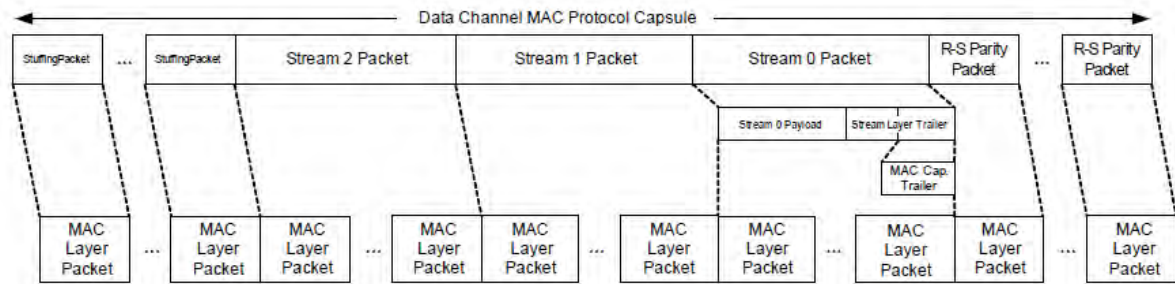


図3.2.5.5-1 データチャネルMACプロトコルのカプセル化 (ノンレイヤード)

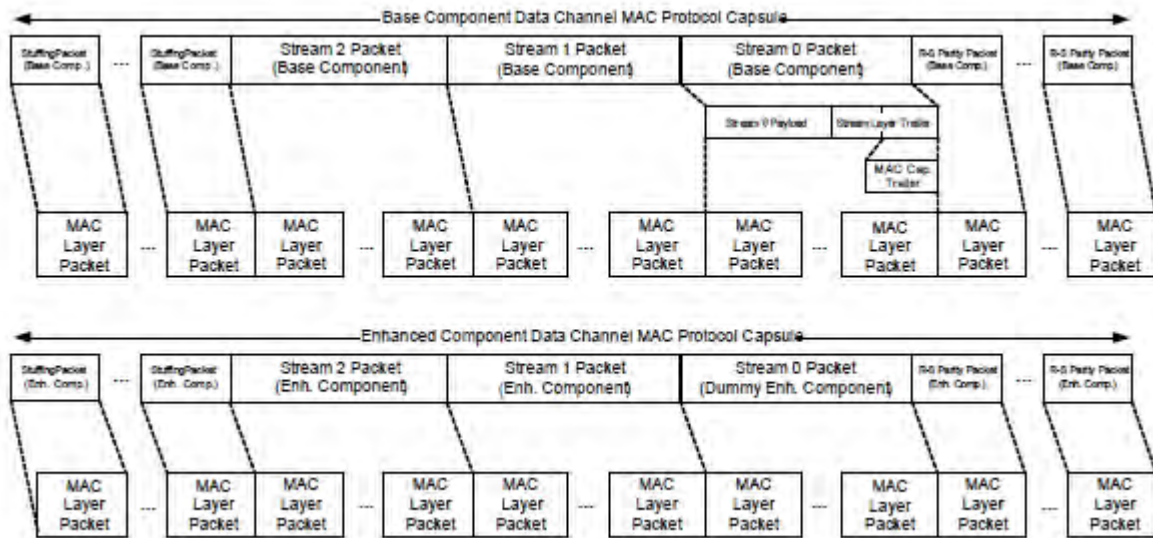


図3.2.5.5-2 データチャネルMACプロトコルのカプセル化 (レイヤード)

また、データチャネルMACプロトコルでは表3.2.5.4-1のトレーラーに対して、表3.2.5.5-1のトレーラー信号を付加する。

表3.2.5.5-1 データチャネルMACプロトコルのトレーラー信号



Field	Length (bits)
MLC_ID	8
SystemParametersUpdateFlag	1
Reserved	7
ContinueNextSuperFrame	1

If ContinueNextSuperFrame = '1' include the following three fields:

NextSuperframeStartOffset	9
NextSuperframeSlotInfo	7
NextSuperframeStreamLengths	23

If ContinueNextSuperFrame = '0' include the following two fields:

NextSuperframeOffset	10
FixedLengthReserved	29

MLC\_ID: MLC 識別。

SystemParametersUpdateFlag: System Parameter メッセージ更新フラグ。System Parameter メッセージの内容更新の有無を示す。

Reserved: 0 にセットする。

ContinueNextSuperFrame: 次のスーパーフレームにて MLC のデータが伝送されるかどうかを示す。

#### ContinueNextSuperFrame が 1 の場合 :

NextSuperframeStartOffset: 次スーパーフレームのフレーム中の最初の MAC TimeUnit から MLC の開始位置の MAC TimeUnit のオフセットを示す。

NextSuperframeSlotInfo: 次スーパーフレームのフレームの中の MLC のスロット割当て情報を示す。

NextSuperframeSlotLengths: 次のスーパーフレームで伝送される MLC に含まれる各ストリーム長を示す。

#### ContinueNextSuperFrame が 0 の場合 :

Next SuperframeOffset: 0 以外の値が設定されている場合は MLC が挿入される次スーパーフレームまでの最小スーパーフレームオフセット値を示す。

FixedLengthReserved: 0 にセットされる。

### 3.2.5.6 MLC 多重機能

各MLCの無線リソース割当てはMLC多重機能によって行われる。スーパーフレーム中のデータチャンネルは同じ長さの4つのフレームに分割される。データチャンネル中の1フレーム部分を図3.2.5.6-1に示す。フレーム中の各MAC Time Unitには8つのスロット（500変調シンボルのかたまり）があり、1スロットを最小単位としてMLCへのリソース割当てが行われる。具体的な割り当てアルゴリズムは規定せず実装によるものとする。各MLCへのリソース割当てはスーパーフレーム毎に変化し、割当て情報はOIS(Overhead Information Symbol)によって伝送される。なお、番組とそのコンポーネント、およびその多重、構成割当ての信号関係とこれらを制御する伝送制御情報を図3.2.5.6-2に示したものを図に記載する。各信号の詳細は3.2.6 伝送路符号化にて示す。

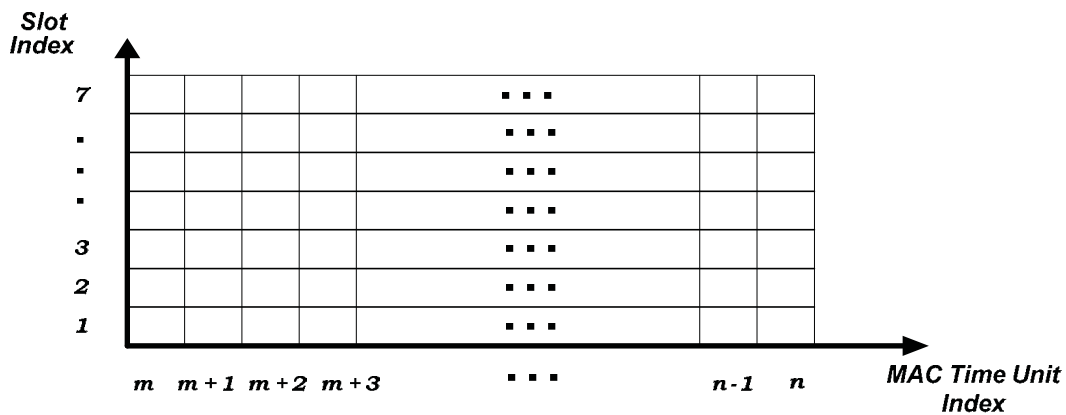
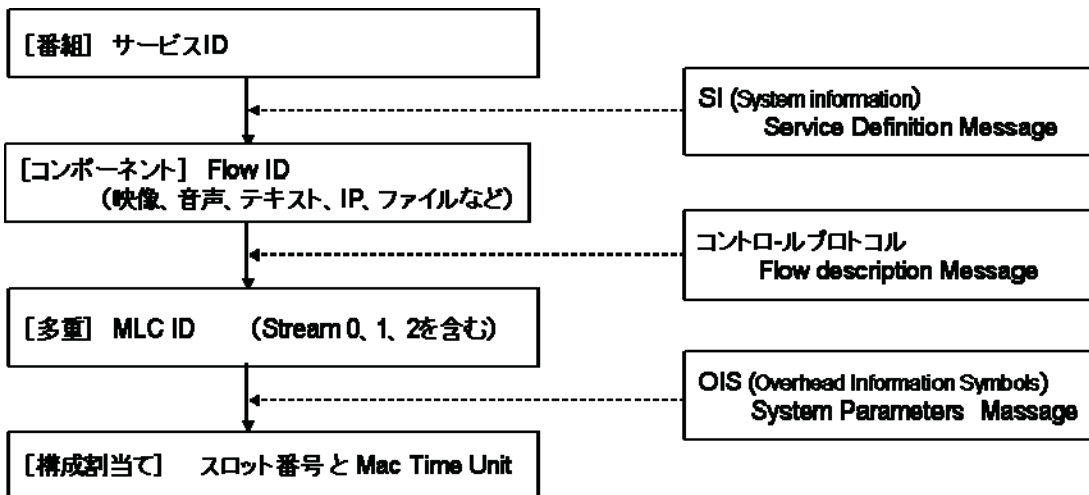


図3.2.5.6-1 データチャンネルの1フレーム部分



**Stream1/2はFlow IDのコンポーネントを1対1で送る  
Stream0はスクランブル鍵やトレーラーを含む**

図3.2.5.6-2 割当て情報の伝送媒体

### 3.2.6 伝送路符号化方式

本節では、前節の方式により構成された MLC を入力信号とし、OFDM 信号を出力するまでの技術方式を規定する。

メディアフロー方式の送信信号は、一秒間の長さを持つスーパーフレームと呼ばれる単位により構成される。伝送制御信号やデータ等の種々の情報は、それぞれ決められた物理層チャンネルを用いて伝送され、各チャンネルはスーパーフレーム上で一定の決められた構成を取る。

サブキャリアは8本おきのキャリアの集合である8つのインターレースに分割され、このインターレースを500変調シンボルとなる長さのOFDMシンボル数集めたスロットを単位として前項のMLCに割当てが行われる。これにより、時間軸・周波数軸に柔軟なデータの割当てを可能としており、受信機においては、所望のデータが伝送される時間・インターレースのみを、受信・復調することで省電力化を可能としている。また、MLCごとに変調方式と内符号、外符号の誤り訂正方式を自由に組み合わせた送信モードを設定することができるので、サービスの必要に応じた伝送品質を提供することを可能としている。

#### 3.2.6.1 物理層チャンネル構成

メディアフロー方式の送信信号は、時間長が1秒間のスーパーフレームと呼ばれる単位により構成される。スーパーフレームには制御信号等の様々な情報を伝送する物理層チャンネルが、一定のルールに則り配置されている。この各物理層チャンネルの一般的な関係及びはスーパーフレームにおける配置は図3.2.6.1-1・図3.2.6.1-2のとおりである。

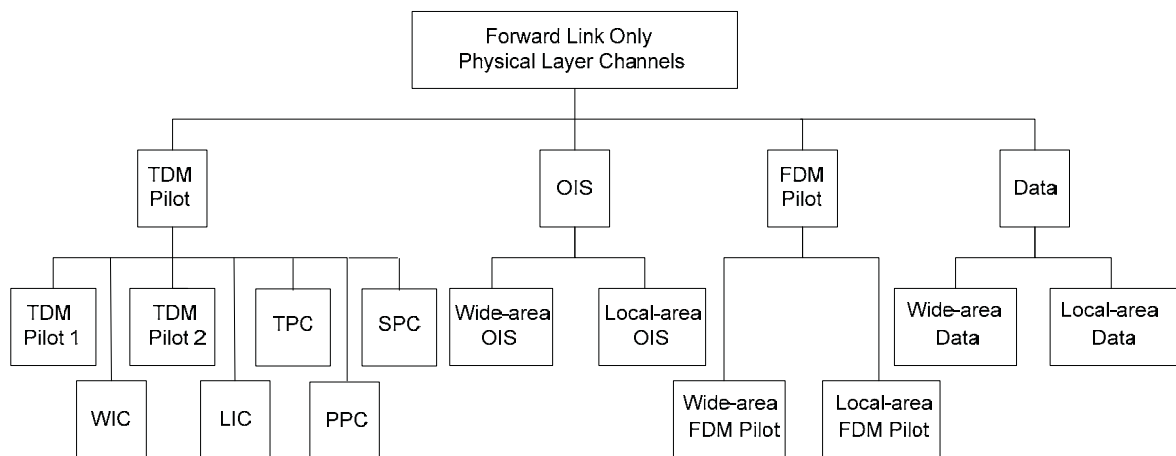


図3.2.6.1-1 メディアフロー物理層チャンネル構成

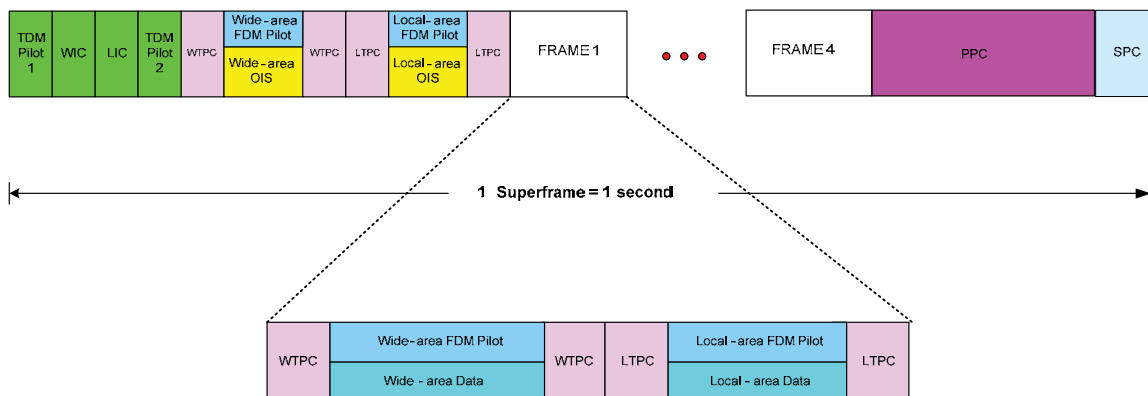


図3.2.6.1-2 スーパーフレーム構成

なお、各チャンネルの用途について、以下に示す。

- TDM Pilot 1 - スーパーフレームの境界を示し、おおよそのOFDMシンボルタイミングの決定及び周波数オフセットの見積もりに使用される。
- WIC - ワイドエリア識別チャンネル。ワイドエリア識別子を示す。
- LIC - ローカルエリア識別チャンネル。ローカルエリア識別子を示す。
- TDM Pilot 2 - 正確なOFDMシンボルタイミング補正に使用される。
- TPC - ワイドとローカルエリアの境界で送信され、タイミング同期にも使用される。
- OIS - ワイド及びローカルエリアオーバーヘッドインフォメーションシンボル。各MLC（マルチキャスト論理チャンネル）のスーパーフレーム内でのリソース割当て情報などを伝送する。
- Data - ワイド及びローカルエリアのコントロールメッセージやサービスストリームを伝送する。
- FDM Pilot - ワイド及びローカルエリアデータとFDMにて伝送され、チャンネル推定に使用される。
- PPC - Positioning Pilot Channel。各送信局からの受信電力及びチャンネル推定に使用される。
- SPC - Signaling Parameter Channel。FFTサイズ、ガードインターバル長及びパイロットパターンのパラメータを伝送する。

### 3.2.6.2 物理層パケット

物理層の伝送は1000ビット長の物理層パケット単位にて行われ、1つの物理層パケットは1つのMAC層パケットを含むものとする。図3.2.6.2-1に物理層パケットフォーマットを示す。

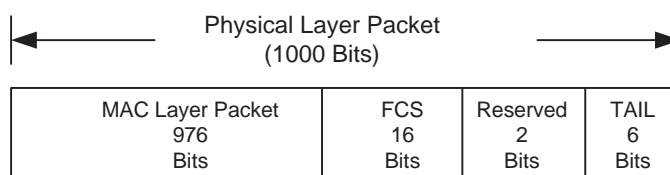


図3.2.6.2-1 物理層パケットフォーマット

MAC Layer Packet - MAC層パケット

FCS — フレームチェックシーケンス。CRC-CCITTによって計算されるCRC。

Reserved — 予約ビット。このフィールドは0とする。

TAIL — テール（末尾）ビット。すべて0とする。

### 3.2.6.3 伝送路符号化方式の概要

伝送路符号化方式としてOFDM（直交波周波数分割多重）を採用している。最小の伝送間隔は1 OFDMシンボルであり、各OFDMシンボルは個別に変調された複数のサブキャリアにより構成される。OFDMシンボルはOFDMチップと呼ばれる時間領域のベースバンドサンプルを含み、帯域幅をB(MHz)とすると每秒Bサンプルで送信される。図3.2.6.3-1にOFDMシンボル期間を示す。

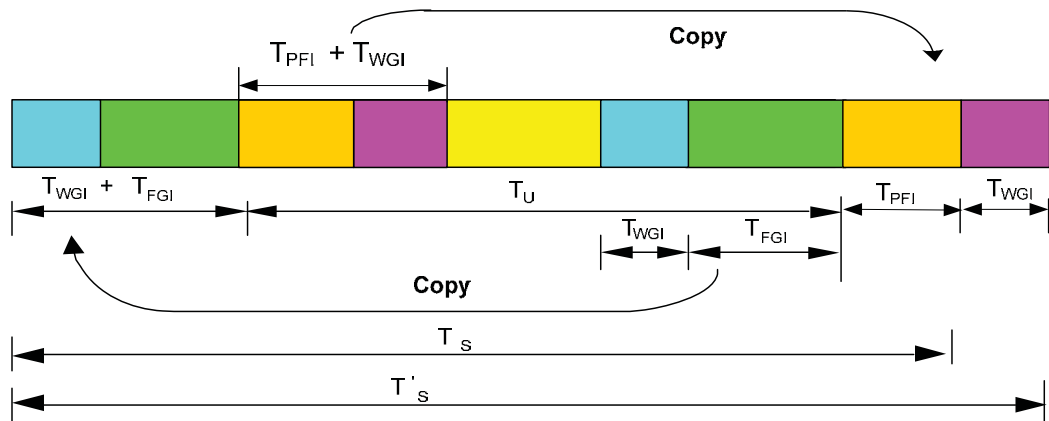


図3.2.6.3-1. OFDMシンボル期間

全OFDMシンボル期間 $T'_s$ には、有効シンボル期間 $T_U$ 、フラットガードインターバル $T_{FGI}$ 、ポストフィックスインターバル $T_{PFI}$ 及び2つのウィンドウインターバル $T_{WGI}$ が含まれる。 $T_{PFI}$ はTDMパイロットチャネル2及び最後のローカルトランジションパイロット(LTPC)のOFDMシンボルにのみ存在し、他のチャネルのOFDMシンボルでは0となる。フラットガードインターバル $T_{FGI}$ は時間的に後側から指定された時間長のデータを有効シンボルの前に付加したもの(サイクリック・プリフィックス)である。ウィンドウインターバル $T_{WGI}$ はサイドバンドをおさえることによるベースバンドOFDM信号のスペクトル成形を目的として挿入される。ポストフィックスインターバル $T_{PFI}$ は整数倍のMAC Time UnitとOFDMシンボルを適応させたあとの残りのOFDMチップを調整するために挿入される。

$$\begin{cases} T_U = N_{\text{FFT}} \text{ chips} = \frac{N_{\text{FFT}}}{B} \mu\text{s} \\ T_{FGI} = \text{FGI}_{\text{Fraction}} \times N_{\text{FFT}} \text{ chips} = \text{FGI}_{\text{Fraction}} \times \frac{N_{\text{FFT}}}{B} \mu\text{s} \\ T_{WGI} = 17 \text{ chips} = \frac{17}{B} \mu\text{s} \end{cases}$$

$N_{\text{FFT}}$  : FFTサイズ (1024、2048、4096もしくは8192)

B : 帯域幅 (MHz)

$\text{FGI}_{\text{Fraction}}$  : フラットガードインターバル (1/16、1/8、3/16、1/4もしくは1/2)

メディアフローにおいて選択可能な伝送路符号化パラメータを表3.2.6.3-1に示す。

表3.2.6.3-1 伝送路符号化パラメータ

パラメータ	値	備考
帯域幅(B)	4.625、5.55、6.475、7.4 MHz	
FFT サイズ( $N_{\text{FFT}}$ )	1024、2048、4096 もしくは 8192	

Cyclic Prefix ( $FGI_{\text{Fraction}}$ )	1/16、1/8、3/16、1/4、1/2	1/2 は PPC のみ
内符号化率	1/3、1/2、2/3、1/5、2/7、4/11、 2/5、4/9、4/7	1/5 は OIS のみ
外符号化率	15/16、7/8、3/4、1/2	
変調方式	QPSK、16QAM、Layered Modulation	

### 3.2.6.4 サブキャリア

メディアフローでは $0 \sim N_{\text{FFT}}-1$ まで番号付けされたサブキャリアが使用され、 $N_{\text{FFT}}$  (FFTサイズ)は1024、2048、4096もしくは8192の中から選択が可能である。(以降、それぞれ1K、2K、4K及び8Kと表記する。)サブキャリアはガードサブキャリアとアクティブサブキャリアに分類され、ガードサブキャリア数( $G$ )は次式によって求めることができる。

$$G = 96 \times \left( \frac{N_{\text{FFT}}}{4096} \right)$$

サブキャリア番号 $0 \sim (G/2)$ 、 $N_{\text{FFT}}/2$ 、 $N_{\text{FFT}}-(G/2)+1 \sim N_{\text{FFT}}-1$ がガードサブキャリアとなり送信には使用されない。一方、アクティブサブキャリア数は $N_{\text{FFT}}-G$ であり、以下のサブキャリア番号に割当てられる。

$$i \in \{G/2, (G/2) + 1, \dots, (N_{\text{FFT}}/2) - 1, (N_{\text{FFT}}/2) + 1, (N_{\text{FFT}}/2) + 2, \dots, N_{\text{FFT}} - (G/2)\}$$

サブキャリア間隔は次式によって求められる。(各FFTサイズにおけるサブキャリア間隔については表3.1.2-1を参照。)

$$(\Delta f)_{\text{SC}} = \frac{B}{N_{\text{FFT}}}$$

$B$  : 帯域幅 (MHz)

$(\Delta f)_{\text{SC}}$  : サブキャリア間隔 (kHz)

$N_{\text{FFT}}$  : FFT サイズ

### 3.2.6.5 サブキャリアインターレース

アクティブサブキャリアはインデックス番号 $0 \sim 7$ までの合計8つのグループに分割される。各インターレースのサブキャリアは周波数的に $8 \times (\Delta f)_{\text{SC}}$ だけ離れる。

### 3.2.6.6 送信モード

メディアフローでは複数の変調方式と内符号化率の組合せをサポートし、それぞれを送信モードと呼

ぶ。帯域5.55MHz、 $FGI_{\text{Fraction}}$ が1/8の場合の送信モード例を表3.2.6.6-1に示す。

表3.2.6.6-1 送信モード

送信モード	変調方式	内符号化率	物理レイヤ パケット毎 の スロット数	物理層 伝送レート <sup>注</sup> [Mbps]
0	QPSK	1/3	3	2.8
1	QPSK	1/2	2	4.2
2	16QAM	1/3	3/2	5.6
3	16QAM	1/2	1	8.4
4	16QAM	2/3	$\frac{3}{4}$	11.2
5	QPSK	1/5	5	1.68
6	Layered Modulation (エネルギー比 : 4)	1/3	3	5.6
7	Layered Modulation (エネルギー比 : 4)	1/2	2	8.4
8	Layered Modulation (エネルギー比 : 4)	2/3	3/2	11.2
9	Layered Modulation (エネルギー比 : 6.25)	1/3	3	5.6
10	Layered Modulation (エネルギー比 : 6.25)	1/2	2	8.4
11	Layered Modulation (エネルギー比 : 6.25)	2/3	3/2	11.2

注 この伝送レートは帯域5.55MHz、 $FGI_{\text{Fraction}}$ が1/8の場合の例であり、パイロットや外符号などのオーバーヘッドを含む。

### 3.2.6.7 メディアフロー MAC Time Unit

メディアフローのMACレイヤではMLCのスケジューリングの目的の為、各フレームがMAC time unitにさらに分割される。FFTサイズが4Kの場合には1 MAC time unitは1 OFDMシンボル間隔に相当する。各FFTサイズにおけるMAC time unitとOFDMシンボル間隔の関係を表3.2.6.7-1に示す。



表3.2.6.7-1 MAC time unitとOFDMシンボル間隔の関係

FFT サイズ	MAC Time Unit 毎の OFDM シンボル数	備考
1024	4	フレーム中の 1K OFDM シンボル数を 4 の整数倍とすることにより MAC time unit を整数倍とする。
2048	2	フレーム中の 2K OFDM シンボル数を 2 の整数倍とすることにより MAC time unit を整数倍とする。
4096	1	MAC time unit は 4K OFDM シンボルと同等。
8192	$\frac{1}{2}$	連続する 2 つの MAC time unit は 1 つの 8K OFDM symbol にマッピングされる。各フレーム中のワイド及びローカルエリアデータチャネルの MAC time unit 数を 2 の整数倍とすることにより OFDM シンボル数を整数倍とする。

### 3.2.6.8 スロット

MLCの1 MAC Time unitにおける最小帯域割当て単位は500変調シンボルのグループであり、この単位をスロットと呼ぶ。MACレイヤのMLC多重機能により、スロットを1つ以上のMAC time unitへ割当てて。MAC time unitには8スロットがあり、0~7まで番号付けられる。FDM Pilotは常に1スロット（インデックス0）を占有し、OIS及びデータチャネルは7スロット（インデックス1~7）まで使用可能である。それぞれのスロットは500サブキャリアで伝送され、表3.2.6.8-1に示される通り、FFTサイズによって500サブキャリアは1つもしくはそれ以上のインターレースに属する。

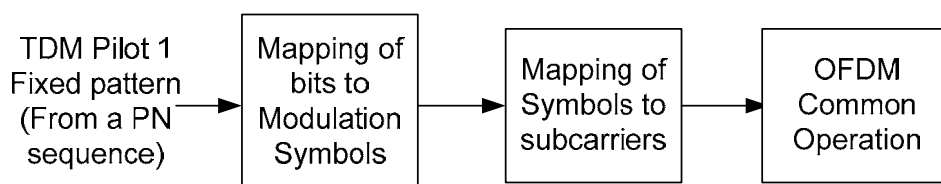
表3.2.6.8-1 スロットとインターレースの関係

FFT サイズ	インターレース毎のサブキャリア数 ( $N_{\text{Interlace}}$ )	スロット毎のインターレース数	備考
1024	125	4	1 スロットに相当する 4 つのインターレースが連続する 4 つの 1K OFDM シンボル上で伝送される。
2048	250	2	1 スロットに相当する 2 つのインターレースが連続する 2 つの 2K OFDM シンボル上で伝送される。
4096	500	1	各 4K OFDM シンボルではスロットとインターレースは 1 対 1 の関係にある。
8192	1000	$\frac{1}{2}$	各 8K OFDM シンボルでは 2 スロットが 1 インターレースへマッピングされる。

### 3.2.6.9 TDM パイロット 1 チャンネル

TDMパイロット1チャンネル1はフラットガードインターバル512チップをもつ1つの4KのOFDMシンボルにより構成され、全てのFFTサイズで4625チップとなる。図3.2.6.9-1に示される処理によって生成される。

図3.2.6.9-1 TDMパイロット1チャンネルの処理ブロック



### 3.2.6.9.1 TDMパイロット1サブキャリア

TDMパイロット1OFDMシンボル中のノンゼロサブキャリア数( $N_{TDM1}$ )を表3.2.6.9.1-1に示す。i番目のTDMパイロット1サブキャリアは4Kサブキャリアインデックスjに割当てられる。

表 3.2.6.9.1-1TDM Pilot 1サブキャリア

FFT Size	Number of non-zero sub-carriers ( $N_{TDM1}$ )	4K Sub-carrier indices (j)
1024	30	$j = \begin{cases} 128 + (i) \times 128, \forall i \in \{0, 1, \dots, 14\} \\ 128 + (i+1) \times 128, \forall i \in \{15, \dots, 29\} \end{cases}$
2048	62	$j = \begin{cases} 64 + (i) \times 64, \forall i \in \{0, 1, \dots, 30\} \\ 64 + (i+1) \times 64, \forall i \in \{31, \dots, 61\} \end{cases}$
4096	124	$j = \begin{cases} 64 + (i) \times 32, \forall i \in \{0, 1, \dots, 61\} \\ 64 + (i+1) \times 32, \forall i \in \{62, \dots, 123\} \end{cases}$
8192	250	$j = \begin{cases} 48 + (i) \times 16, \forall i \in \{0, 1, \dots, 124\} \\ 48 + (i+1) \times 16, \forall i \in \{125, \dots, 249\} \end{cases}$

### 3.2.6.9.2 TDMパイロット1固定パターン

TDMパイロット1サブキャリアは図3.2.6.9.2-1のPN系列発生器（初期値‘11110000100000000000’）から出力される固定パターンによってQPSK変調される。固定パターンは $2 \times N_{TDM1}$ ビットとする。

$$h(D) = D^{20} + D^{17} + 1$$

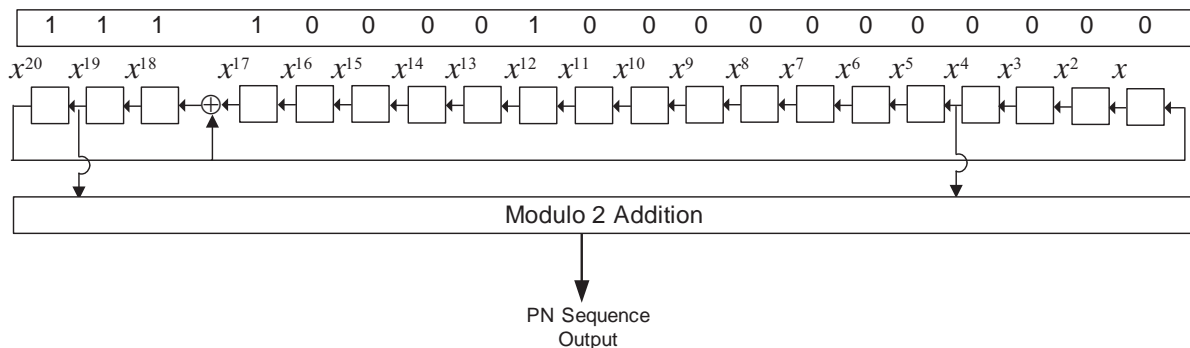


図3.2.6.9.2-1 PN系列発生器

### 3.2.6.9.3 変調シンボルマッピング

入力信号を2ビット ( $s_0, s_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は各FFTサイズでそれぞれ8(1K),  $4\sqrt{2}$ (2K), 4(4K),  $2\sqrt{2}$ (8K)とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

表 3.2.6.9.3-1 QPSK 変調テーブル

Input bits		Modulation Symbols MS	
$s_1$	$s_0$	$m_I$	$m_Q$
0	0	D	D
0	1	-D	D
1	0	D	-D
1	1	-D	-D

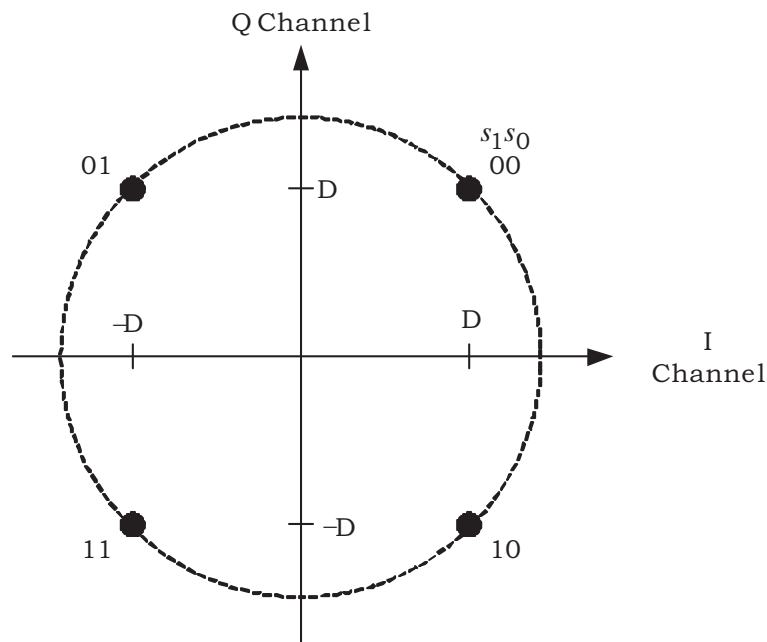


図 3.2.6.9.3-1 QPSK 位相図

### 3.2.6.9.4 変調シンボルのサブキャリアへのマッピング

i番目の変調シンボルは表3.2.6.9.1-1で示されるサブキャリアインデックスjのサブキャリアへマッピングが行われる。

### 3.2.6.9.5 OFDM 共通処理

TDMパイロット1サブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。(N<sub>FFT</sub>=4096)

### 3. 2. 6. 10 ワイドエリア識別チャンネル(WIC)

WICはフラットガードインターバル512チップをもつ1つの4KOFDMシンボルにより構成され、全てのFFTサイズで4625チップとなる。WICは図3. 2. 6. 10-1に示される処理によって生成される。

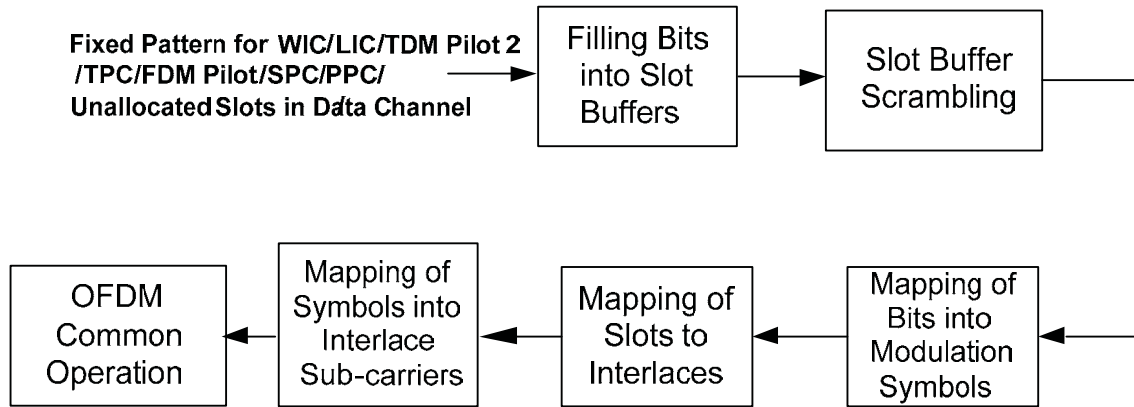


図3. 2. 6. 10-1 WIC, LIC, TDMパイロット2チャンネル, TPC, FDMパイロット, SPC, PPCチャンネルの処理ブロック

#### 3. 2. 6. 10. 1 スロット割り当て (Slot Allocation)

WICはスロットインデックス3に割り当てられる。WIC OFDMシンボルの割当て及び非割り当てスロットを図3. 2. 6. 10. 1-1に示す。割り当てスロットはスロット・インターレースマッピング1を使用してインターレース0に割り当てられる。

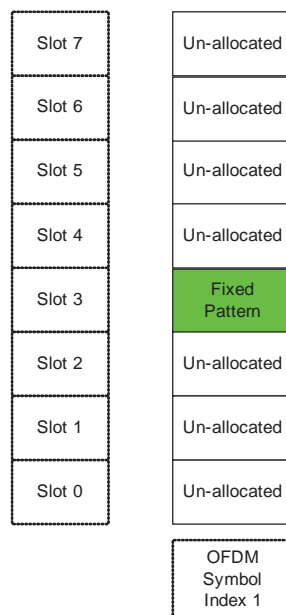


図3. 2. 6. 10. 1-1 WICスロット割り当て

### 3.2.6.10.2 スロットバッファ充填 (Filling of Slot Buffer)

割り当てスロットバッファには全てのビットが0である1000ビットの固定パターンが充填される。非割り当てスロットバッファは空とする。

### 3.2.6.10.3 エネルギー拡散 (Slot Scrambling)

拡散シーケンスを割り当てスロットバッファ内のビットと排他的論理和を行い、図3.2.6.10.3-1に示すスロットビット拡散器によって変調前にビット列をランダム化する。拡散シーケンスはスロットビット拡散器の20ビットの状態ベクトルと20ビットのマスクのモジュロ2の内積によって生成される。表3.2.6.10.3-1に20ビットマスクを示す。

表3.2.6.10.3-1 各スロットにおけるマスク

Slot Index	m <sub>19</sub>	m <sub>18</sub>	m <sub>17</sub>	m <sub>16</sub>	m <sub>15</sub>	m <sub>14</sub>	m <sub>13</sub>	m <sub>12</sub>	m <sub>11</sub>	m <sub>10</sub>	m <sub>9</sub>	m <sub>8</sub>	m <sub>7</sub>	m <sub>6</sub>	m <sub>5</sub>	m <sub>4</sub>	m <sub>3</sub>	m <sub>2</sub>	m <sub>1</sub>	m <sub>0</sub>
0	0	0	1	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	0
1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
2	1	0	0	1	0	0	0	0	1	0	0	0	0	1	1	0	0	0	1	1
3	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0
4	1	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
5	1	0	0	1	0	0	0	0	1	0	0	0	0	1	0	0	0	0	1	0
6	0	1	1	0	0	0	1	0	0	0	1	0	0	0	0	1	1	0	0	0
7	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

なお、レジスタの初期値[d<sub>3</sub>d<sub>2</sub>d<sub>1</sub>d<sub>0</sub>c<sub>3</sub>c<sub>2</sub>c<sub>1</sub>c<sub>0</sub>b<sub>0</sub>a<sub>10</sub>a<sub>9</sub>a<sub>8</sub>a<sub>7</sub>a<sub>6</sub>a<sub>5</sub>a<sub>4</sub>a<sub>3</sub>a<sub>2</sub>a<sub>1</sub>a<sub>0</sub>]はチャンネルタイプ及び拡散器シードインデックス (Slot Seed Index) に応じて初期化される。

d<sub>3</sub>d<sub>2</sub>d<sub>1</sub>d<sub>0</sub>は以下の通りとする。

- SPC以外のチャンネルでは4ビットのWIDに設定する。
- SPCでは3.2.6.15.3で規定されるように設定する。

c<sub>3</sub>c<sub>2</sub>c<sub>1</sub>c<sub>0</sub>は以下の通りとする。

- TDMパイロット2チャンネル、Wide-area OISチャンネル、Wide-area FDMパイロットチャンネルWide-area Dataチャンネル、WTPC、WIC、SPCではこれらのビットを'0000'に設定する。
- Local-area OISチャンネル、LTPC、LIC、Local-area FDMパイロットチャンネル、Local-area DataチャンネルではこれらのビットをLIDに設定する。
- インアクティブ状態のPPCではこれらのビットを'0000'、識別状態ではスロット1を'0000'、スロット0, 2, 3, 4, 6をLID、予約状態ではLIDにそれぞれ設定する。

b<sub>0</sub>は予約ビットであり、'1'に設定する。

$a_{10}a_9a_8a_7a_6a_5a_4a_3a_2a_1a_0$ は拡散器シードインデックスであり、以下の通りとする。

- WIC/LICチャンネルではOFDMシンボルインデックスとし、WICでは1、LICでは2に設定する。TDMパイロット2チャンネルでは1K, 2K, 4KのFFTサイズでは3に設定する。8Kの場合には最初の8スロットでは3に、残りの8スロットでは4にそれぞれ設定する。
- TPC、OIS、Data、FDMパイロットチャンネルではMAC Timeインデックスに設定する。
- PPCではPPC MAC Timeインデックスに設定する。
- 最初と2番目のSPC OFDMシンボルではそれぞれ0と1に設定する。

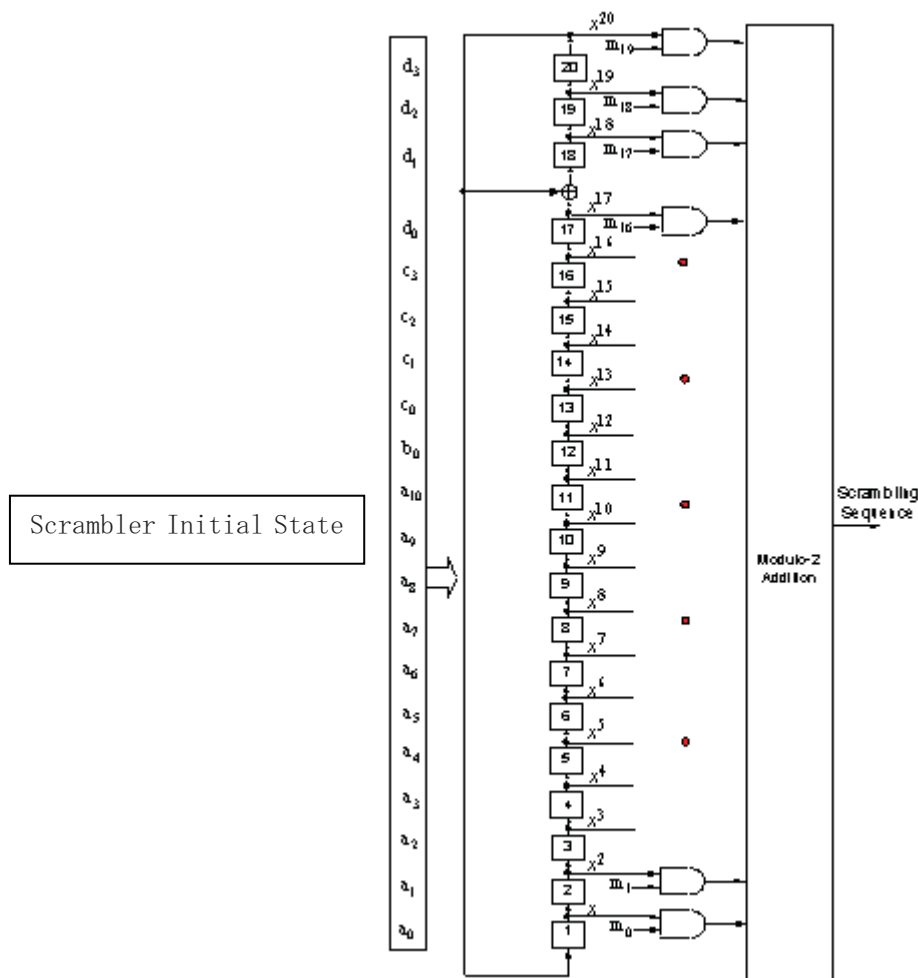


図3.2.6.10.3-1 スロットビット拡散器

#### 3.2.6.10.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は2とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

### 3.2.6.10.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

WIC OFDMシンボルのスロット・インターレースマッピングは3.2.6.22の規定の通りとする。

### 3.2.6.10.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは500本のサブキャリアに連続して割り当てられる。

### 3.2.6.10.7 OFDM 共通処理 (OFDM Common Operation)

WICサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。 $(N_{\text{FFT}}=4096)$

### 3.2.6.11 ローカルエリア識別チャネル(LIC)

LICはフラットガードインターバル512チップをもつ1つの4KOFDMシンボルにより構成され、全てのFFTサイズで4625チップとなる。LICは図3.2.6.10-1に示される処理によって生成される。

#### 3.2.6.11.1 スロット割り当て (Slot Allocation)

LICはスロットインデックス5に割り当てられる。LIC OFDMシンボルの割り当て及び非割り当てスロットを図3.2.6.11.1-1に示す。割り当てスロットはスロット・インターレースマッピング1を使用してインターレース0に割り当てられる。

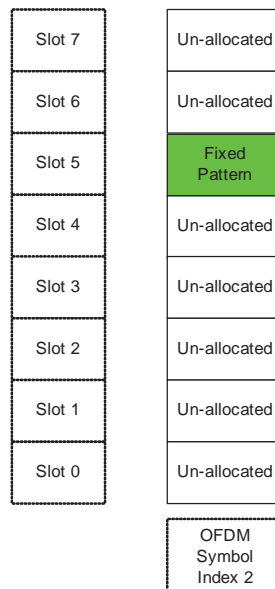


図3.2.6.11.1-1 LICスロット割り当て



### 3.2.6.11.2 スロットバッファ充填 (Filling of Slot Buffer)

割り当てスロットバッファには全てのビットが0である1000ビットの固定パターンが充填される。非割り当てスロットバッファは空とする。

### 3.2.6.11.3 エネルギー拡散 (Slot Scrambling)

LICのスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

### 3.2.6.11.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は2とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

### 3.2.6.11.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

LIC OFDMシンボルのスロット・インターレースマッピングは3.2.6.22の規定の通りとする。

### 3.2.6.11.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは500本のサブキャリアに連続して割り当てられる。

### 3.2.6.11.7 OFDM 共通処理 (OFDM Common Operation)

LICサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。 $(N_{\text{FFT}}=4096)$

## 3.2.6.12 TDM パイロット 2 チャンネル

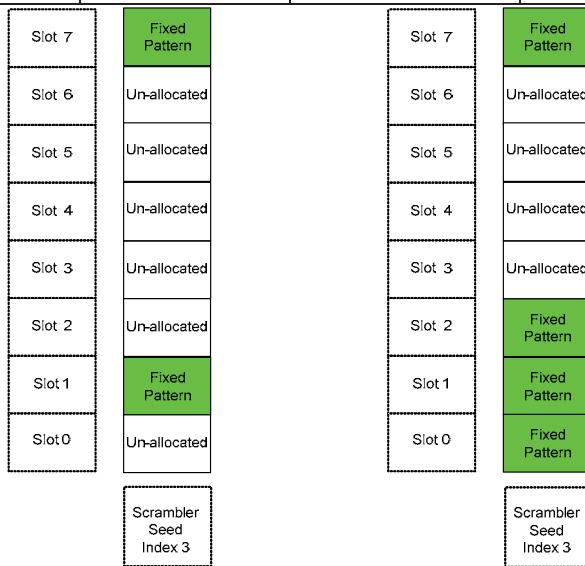
TDMパイロット2チャンネルは図3.2.6.10-1に示される処理によって生成される。

### 3.2.6.12.1 スロット割り当て (Slot Allocation)

TDMパイロット2チャンネルのスロットは表3.2.6.12.1-1のように割り当てられる。LICはスロットインデックス5に割り当てられる。TDMパイロット2チャンネルの割り当て及び非割り当てスロットを図3.2.6.12.1-1に示す。

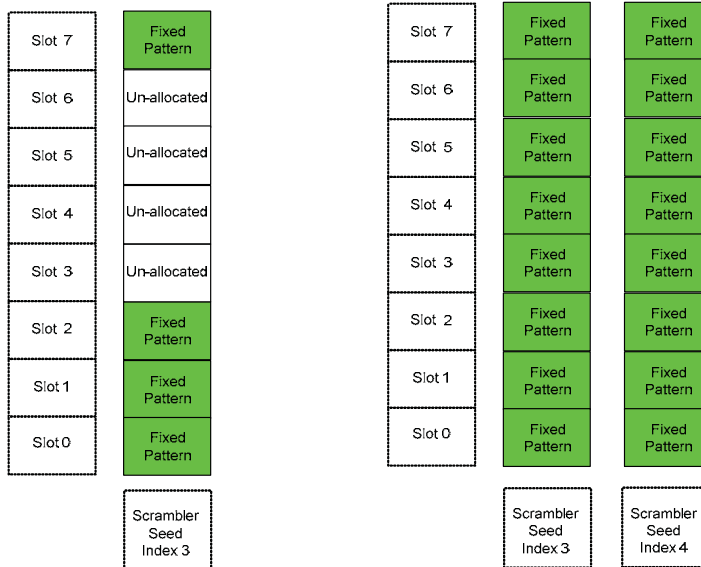
表3.2.6.12.1-1 TDMパイロット2チャンネルスロット割り当て

FFT Size	Number of slots	Slot indices	Scrambler seed index
1024	2	1, 7	3
2048	4	0, 1, 2, 7	3
4096	4	0, 1, 2, 7	3
8192	16	0, 1, 2, 3, ..., 7	3, 4



**1K FFT Size**

**2K FFT Size**



**4K FFT Size**

**8K FFT Size**

図3.2.6.12.1-1 TDMパイロット2チャンネルスロット割り当て

### 3.2.6.12.2 スロットバッファ充填 (Filling of Slot Buffer)

割り当てスロットバッファには全てのビットが0である1000ビットの固定パターンが充填される。非割り当てスロットバッファは空とする。

### 3.2.6.12.3 エネルギー拡散 (Slot Scrambling)

TDMパイロット2チャンネルのスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

### 3.2.6.12.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値はFFTサイズ1K、2K、8Kで $1\sqrt{2}$ 、4Kで1とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

### 3.2.6.12.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

TDMパイロット2チャンネルのスロット・インターレースマッピングは図3.2.6.12.5-1に示す通り2段階で処理される。各FFTサイズにおけるTDMパイロット2チャンネルのインターレースを表3.2.6.12.5-1に示す。

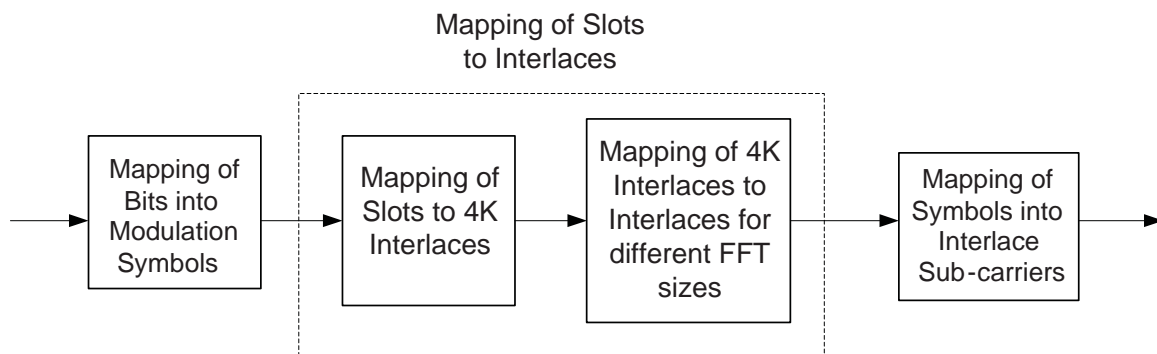


図3.2.6.12.5-1 TDMパイロット2チャンネル スロット・インターレースマッピング

表3.2.6.12.5-1 TDMパイロット2チャンネルインターレース

FFT Size	Scrambler seed index	Slot indices	4K interlace indices	Actual interlace indices
1024	3	1, 7	4, 0	(1, 3, 5, 7), (0, 2, 4, 6)
2048	3	0, 1, 2, 7	6, 4, 2, 0	(3, 7), (2, 6), (1, 5), (0, 4)
4096	3	0, 1, 2, 7	6, 4, 2, 0	6, 4, 2, 0
8192	3	0, 1, 2, 3, 4, 5, 6, 7	6, 4, 2, 1, 5, 3, 7, 0	6, 4, 2, 1, 5, 3, 7, 0
	4	0, 1, 2, 3, 4, 5, 6, 7	6, 4, 2, 1, 5, 3, 7, 0	6, 4, 2, 1, 5, 3, 7, 0

3.2.6.12.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルはインターレースサブキャリアに以下のように連続して割り当てられる。

FFTサイズが1Kの場合、スロットsにマッピングされるインターレースを $[I_0(s), I_1(s), I_2(s), I_3(s)]$ とすると、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はインターレース $I_k(s)$ のj番目のサブキャリアに次式によってマッピングされる。ただし、 $j=124$ で $I_k(s)=0$ の場合には変調シンボルは送信されない。

$$j = \left\lfloor \frac{i}{4} \right\rfloor, \quad k = i \bmod 4$$

FFTサイズが2Kの場合、スロットsにマッピングされるインターレースを $[I_0(s), I_1(s)]$ とすると、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はインターレース $I_k(s)$ のj番目のサブキャリアに次式によってマッピングされる。

$$j = \left\lfloor \frac{i}{2} \right\rfloor, \quad k = i \bmod 2$$

FFTサイズが4Kの場合、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はi番目のサブキャリアにマッピングされる。

FFTサイズが8Kの場合、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はj番目のサブキャリアに次式によってマッピングされる。

$$j = \begin{cases} 2 \times i, & \text{if the slot has a scrambler seed index of 3} \\ 2 \times i + 1, & \text{if the slot has a scrambler seed index of 4} \end{cases}$$

### 3.2.6.12.7 OFDM 共通処理 (OFDM Common Operation)

TDMパイロット2チャンネルサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。TDMパイロット2チャンネルOFDMシンボルは表3.2.6.12.7-1に示すようにフラットガードインターバル、ウィンドウガードインターバルに加えてポストフィックスインターバルを含む。

表3.2.6.12.7-1 TDMパイロット2チャンネルOFDMシンボルパラメータ

FFT Size	Flat Guard Interval (Chips)	Post-fix Interval (Chips)	OFDM symbol Interval (Chips)
1024	256	1024	2321
2048	512	2048	4625
4096	512	0	4625
8192	1024	8192	17425

### 3.2.6.13 トランジショニングパイロットチャンネル (TPC)

TPCチャンネルにはワイドエリアTPCチャンネル(WTPC)とローカルエリアTPCチャンネル(LTPC)の2種類があり、図3.2.6.10-1に示される処理によって生成される。スーパーフレーム中のTPC Mac Time Unit数は等しくWTPCとLTPCに分割され、WTPCとLTPC が隣り合って伝送されることが9回、WTPCとLTPC が個別に伝送されることが1回ある。TPCのMAC Time Unitインデックスは表3.2.6.13-1に示す。ここで、Wはフレーム中のワイドエリアデータに割当てられるMAC Time Unit数であり、Fは1フレーム中のMAC Time Unit数 (WTPCとLTPCを含む) であり、以下によって求められる。

$$F = \begin{cases} \left( \frac{N_{FFT}}{4096} \right) \times D + 4, & 1K/2K/4K \text{ FFT sizes} \\ 2 \times D + 8, & 8K \text{ FFT size} \end{cases}$$

Dはフレーム毎に割当てられるOFDMシンボル数であり、FFTサイズ、帯域幅、PPC有無によってきまる。(3.2.6.23.5参照)。

表3.2.6.13-1 TPCにおけるスーパーフレーム中のMAC Timeインデックス

Transition Pilot Channel	WTPC MAC time index (1K/2K/4K)	LTPC MAC time index (1K/2K/4K)	WTPC MAC time index (8K)	LTPC MAC time index (8K)
TDM Pilot 2 Channel→Wide-area OIS Channel	4	---	4, 5	---
Wide-area OIS Channel→Local-area OIS Channel	10	11	12, 13	14, 15
Local-area OIS Channel→Wide-area Data Channel	18	17	24, 25	22, 23
Wide-area Data Channel→Local-area Data Channel	$19 + W + F \times i,$ $\{i = 0,1,2,3\}$	$20 + W + F \times i,$ $\{i = 0,1,2,3\}$	$26 + W + F \times i$ $27 + W + F \times i$ $i = \{0,1,2,3\}$	$28 + W + F \times i$ $29 + W + F \times i$ $i = \{0,1,2,3\}$
Local-area Data Channel →Wide-area Data Channel	$18 + F \times i,$ $\{i = 1,2,3\}$	$17 + F \times i,$ $\{i = 1,2,3\}$	$24 + F \times i$ $25 + F \times i$ $i = \{1,2,3\}$	$22 + F \times i$ $23 + F \times i$ $i = \{1,2,3\}$
Local-area Data Channel →PPC or SPC	---	$17 + F \times 4$	---	$22 + F \times 4$ $23 + F \times 4$

### 3.2.6.13.1 スロット割り当て (Slot Allocation)

各TPC MAC Time Unitはインデックス0~7の8スロット全てに割り当てられる。

### 3.2.6.13.2 スロットバッファ充填 (Filling of Slot Buffer)

スロットインデックス0のスロットバッファには全てのビットが0である1000ビットの固定パターンが充填される。スロットインデックス1~7のスロットバッファには図3.2.6.13.2-1に示す11タップの線形帰還シフトレジスタ（初期値‘11000011111’）によって生成される最初の1000ビット固定パターンが充填される。

$$h(D) = D^{11} + D^9 + 1$$

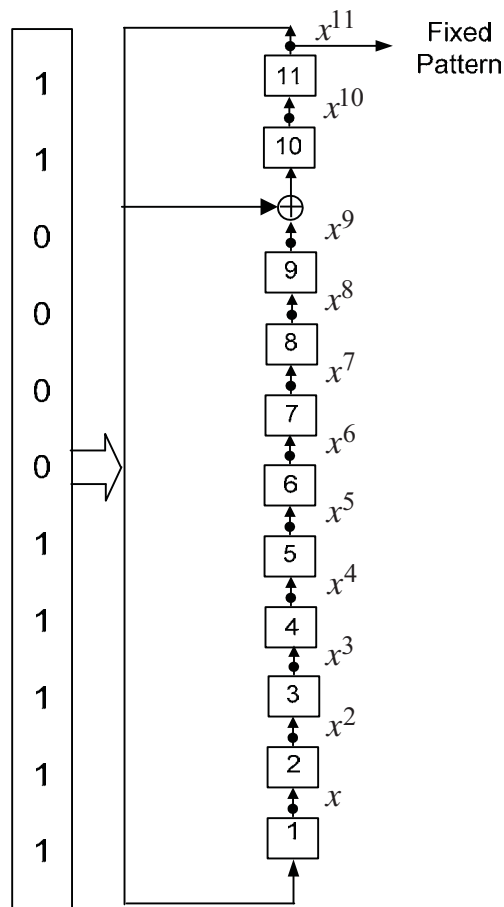


図3.2.6.13.2-1 固定パターン発生用線形帰還シフトレジスタ

### 3.2.6.13.3 エネルギー拡散 (Slot Scrambling)

TPCチャンネルのロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

### 3.2.6.13.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $D = \frac{1}{\sqrt{2}}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

### 3.2.6.13.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

TPCチャンネルのロット・インターレースマッピングは3.2.6.22の規定の通りとする。FFTサイズ1K、2K、4K、8Kにおける各ロットは4、2、1、1/2インターレースに割り当てられる。1つのロットに複

数のインターレースが割当てられる場合にはこれらのインターレースは連続したOFDMシンボルに属する。

### 3.2.6.13.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルはインターレースサブキャリアに以下のように連続して割り当てられる。1つのスロットに複数のインターレースが連続したOFDMシンボルに割り当てられる場合にはインターレースはOFDMシンボルインデックスの順に充填される。

FFTサイズが1Kの場合、スロットsに4つの連続したOFDMシンボル上にマッピングされるインターレースを $[I_0(s), I_1(s), I_2(s), I_3(s)]$ とすると、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はインターレース $I_k(s)$ のj番目のサブキャリアに次式によってマッピングされる。ただし、 $j=124$ で $I_k(s)=0$ の場合には変調シンボルは送信されない。

$$j = i \bmod 125, \quad k = \left\lfloor \frac{i}{125} \right\rfloor$$

FFTサイズが2Kの場合、スロットsに2つの連続したOFDMシンボル上にマッピングされるインターレースを $[I_0(s), I_1(s)]$ とすると、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はインターレース $I_k(s)$ のj番目のサブキャリアに次式によってマッピングされる。

$$j = i \bmod 250, \quad k = \left\lfloor \frac{i}{250} \right\rfloor$$

FFTサイズが4Kの場合、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はi番目のサブキャリアにマッピングされる。

FFTサイズが8Kの場合、i番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はj番目のサブキャリアに次式によってマッピングされる。

$$j = \begin{cases} 2 \times i, & \text{if the slot belongs to an even MAC time unit} \\ 2 \times i + 1, & \text{if the slot belongs to an odd MAC time unit} \end{cases}$$

### 3.2.6.13.7 OFDM 共通処理 (OFDM Common Operation)

TPCチャネルサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。最後のLTFC OFDMシンボルはフラットガードインターバル、ウィンドウガードインターバルに加えてポストフィックスインターバルを含む。ポストフィックスインターバルが有効シンボル長を超える場合、1つもしくは複数の有効シンボル長と有効シンボル長の一部を含むものとする。(3.2.6.23.5参照)



### 3.2.6.14 ポジショニングパイロットチャネル (PPC)

PPCはOIS中の設定によって有効・無効にすることが可能であり、PPCの図3.2.6.10-1に示される処理によって生成される。PPCはフラットガードインターバル $FGI_{\text{Fraction}}=1/2$ を使用するため、TPC/Data/OISチャネルよりも長いMAC Time Unitとなる。1K、2K、4KのFFTサイズの場合、PPC MAC Timeインデックスは0~7、8Kでは0~15のレンジ値となる。各FFTサイズにおけるPPC MAC Time Unit数とPPC OFDMシンボル数を表3.2.6.14-1に示す。各送信機はインアクティブ、識別もしくは予約のいずれか1つの状態になるものとする。

表3.2.6.14-1 PPCの長さ

FFT Size	Number of PPC MAC time units	Number of PPC OFDM symbols	OFDM symbol duration (chips)	PPC duration (Chips)
1024	8	32	1553	49696
2048	8	16	3089	49424
4096	8	8	6161	49288
8192	16	8	12305	98440

#### 3.2.6.14.1 PPC (インアクティブ状態)

##### 3.2.6.14.1.1 スロット割り当て (Slot Allocation)

全てのFFTサイズにおいてPPC MAC Time Unitはインデックス7のスロットに割り当てられる。8K FFTサイズの場合、スロット7はPPC OFDMシンボルに相当する両方のPPC MAC Time Unitに割り当てられる。

##### 3.2.6.14.1.2 スロットバッファ充填 (Filling of Slot Buffer)

スロットインデックス7のスロットバッファには3.2.6.13.2に規定される11タップの線形帰還シフトレジスタ (初期値 ‘11000011111’) によって生成される最初の1000ビット固定パターンが充填される。非割り当てスロットバッファは空とする。

##### 3.2.6.14.1.3 エネルギー拡散 (Slot Scrambling)

割り当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

#### 3.2.6.14.1.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値はD=2とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

#### 3.2.6.14.1.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

スロット・インターレースマッピングは同一とし、スロット7はインターレース7に割当てられる。スロットが複数のインターレースに割当てられるFFTサイズ 2K及び4Kの場合であっても同一マッピングを適用する。FFTサイズ 8Kの場合、各PPC OFDMシンボル中のスロットインデックス7の2スロットがインターレース7に割当てられる。

#### 3.2.6.14.1.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは3.2.6.13.6に規定される通りインターレースサブキャリアに割り当てられる。

#### 3.2.6.14.1.7 OFDM 共通処理 (OFDM Common Operation)

変調されたインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

### 3.2.6.14.2 PPC (識別状態)

#### 3.2.6.14.2.1 スロット割り当て (Slot Allocation)

FFTサイズ 1K、2K、4Kの場合、スロット0、1、2、3、4、6に割り当てられる。8K FFTサイズの場合、最初のPPC MAC Time Unitにはスロット0、1、2、3、4、6が、2番目のPPC MAC Time Unitにはスロット0、2、4、6がそれぞれ割り当てられる。

#### 3.2.6.14.2.2 スロット0、1、2、4、6のスロットバッファ充填 (Fillig of Slot Buffer)

スロットインデックス0、1、2、4、6のスロットバッファには3.2.6.13.2に規定される11タップの線形帰還シフトレジスタ (初期値 ‘11000011111’) によって生成される最初の1000ビット固定パターンが充填される。非割り当てスロットバッファは空とする。

### 3.2.6.14.2.3 スロット3のロットバッファ充填 (Fillig of Slot Buffer)

#### 3.2.6.14.2.3.1 概要 (Overview)

スロットインデックス3のロットは49ビットの情報を送送するのに使用される。これらのビットの処理を図3.2.6.14.2.3-1に示す。

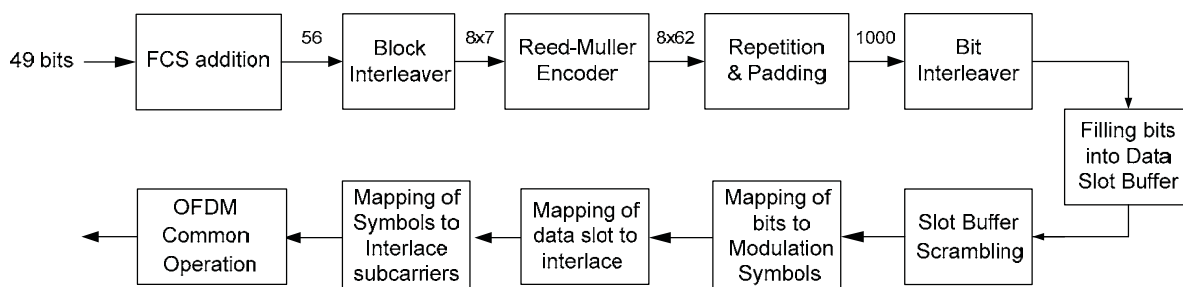


図3.2.6.14.2.3-1 スロット3の処理

#### 3.2.6.14.2.3.2 PPC パケットフォーマット (PPC Packet Format)

PPCパケットのビット割り当てを表3.2.6.14.2.3.2-1に、パケットフォーマットを図3.2.6.14.2.3.2-1にそれぞれ示す。

表3.2.6.14.2.3.2-1 PPCパケットのビット割り当て

Field	Length (bits)	Description
Packet type	4	Packet type 識別
TxID	18	送信機識別
Tx parameter	24	表3.2.6.14.2.3.2-2参照
Tx allocation	3	送信機に割り当てられた後続の PPC MAC Time Unit 数
FCS	7	フレームチェックシーケンス

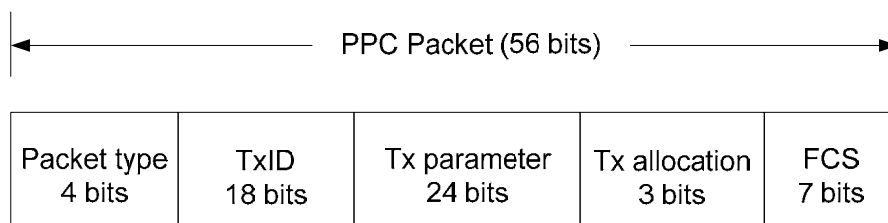


図3.2.6.14.2.3.2-1 PPCパケットフォーマット

Packet typeはPPCパケットで伝送されるTx parameterを識別する。各Packet typeと対応するTx parameterを表3.2.6.14.2.3.2-2に示す。

表3.2.6.14.2.3.2-2 Packet Type識別

Packet type	Tx parameter conveyed	Tx parameter length (bits)
0000	None	0
0001	Latitude	24
0010	Longitude	24
0011	Altitude	15
0100	Tx offset	21
0101 - 1111	Reserved for future use	Not defined

3.2.6.14.2.3.3 フレームチェックシーケンスの計算 (Computation of FSC bits)

フレームチェックシーケンスは以下の生成多項式にて計算されるCRCとする。図3.2.6.14.2.3.3-1にフレームチェックシーケンス生成回路を示す。

$$g(x)=x^7+x^6+x^4+1$$

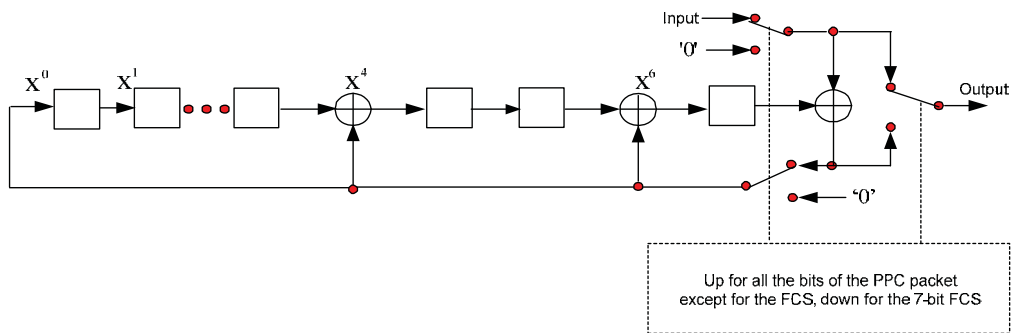


図3.2.6.14.2.3.3-1 フレームチェックシーケンス生成回路

3.2.6.14.2.3.4 ビットインターリーブ (Bit Interleaving)

PPCパケット56ビットは8×7のサイズのブロックインターリーバーによってインターリーブが行われる。図3.2.6.14.2.3.4-1に示すようにPPCパケットビットは列で書き込み、行で読み出すこととする。7ビットの各行がリード・ミュラー符号化への入力となる。

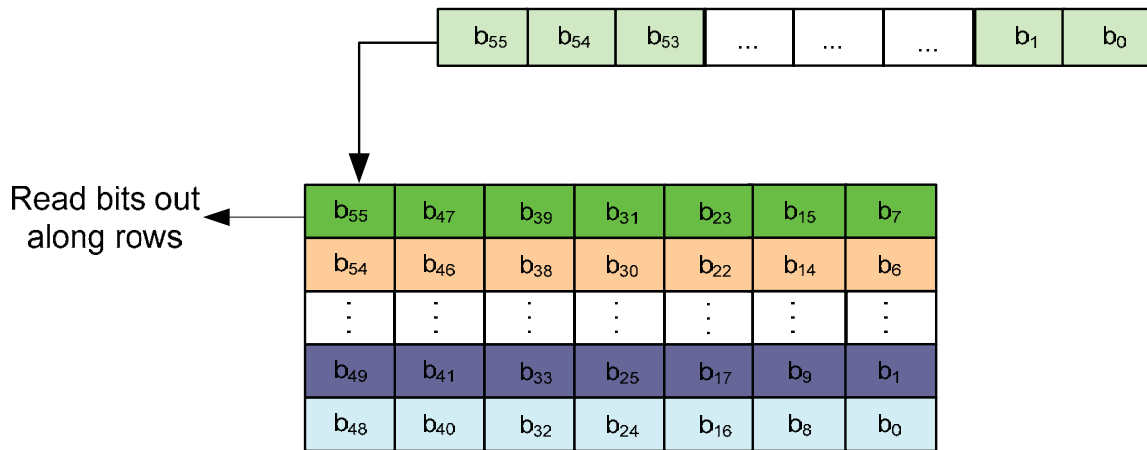


図3. 2. 6. 14. 2. 3. 4-1 PPCパケットのビットインターリーブ処理

### 3. 2. 6. 14. 2. 3. 5 リード・ミュラー符号化 (Reed-Muller (RM) Encoding)

$[m_6 m_5 m_4 m_3 m_2 m_1 m_0]$  で表される各7ビットの入力は(62, 7) リード・ミュラー符号によって62ビットへ符号化される。図3. 2. 6. 14. 2. 3. 5-1にリード・ミュラー符号化回路を示す。各7ビットの入力後とに以下の手順によって符号化が行われる。

1.  $[t_5 t_4 t_3 t_2 t_1 t_0]$  を '000000' へ初期化する。
2. For  $k=0 \sim 61$ ,  $c_k = m_6 + \sum_{j=0}^5 t_j m_j \pmod{2}$

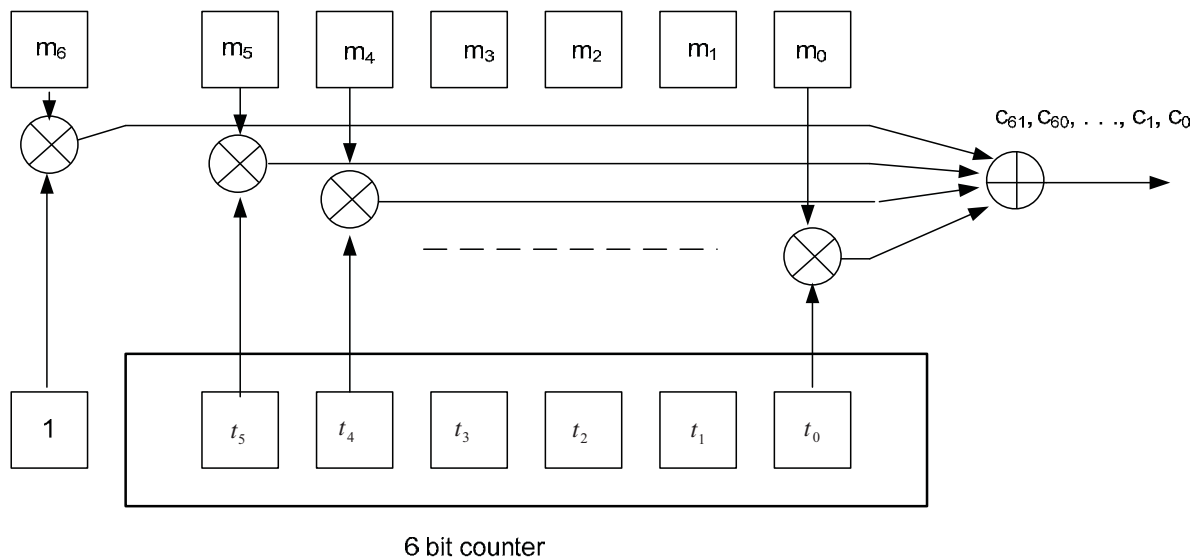


図3. 2. 6. 14. 2. 3. 5-1 リード・ミュラー符号化回路

各PPCパケット毎に符号化処理を8回繰り返し8コードワードを生成する。

### 3.2.6.14.2.3.6 繰り返しとパディング (Repetition and Padding)

8コードワードの出力ビットは図3.2.6.14.2.3.6-1に示すように連結された後、一度繰り返されて992ビットとなる。このビットシーケンスに'00000000'を付加して1000ビットとする。



図3.2.6.14.2.3.6-1 リード・ミュラーコードワードの繰り返し処理

### 3.2.6.14.2.3.7 ビットインタリーブ (Bit Interleaving)

繰り返しとパディングの結果から得られた1000ビットは3.2.6.16.2に規定する手順に従ってN=1000、250行×4列のインターリーバマトリクスによりビットインタリーブが行われる。

### 3.2.6.14.2.4 エネルギー拡散 (Slot Scrambling)

スロット0、1、2、3、4、6のスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

### 3.2.6.14.2.5 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は表3.2.6.14.2.5-1に示す。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

表3.2.6.14.2.5-1 PPCスロットの正規化係数

FFT Size	Slot index	D
1K/2K/4K	0, 1, 2, 4, 6	$\frac{2}{3}$
1K/2K/4K	3	$\frac{4}{3}$
8K	0, 2, 4, 6	$\frac{2}{3}$
8K	1	$\frac{2\sqrt{2}}{3}$
8K	3	$\frac{4\sqrt{2}}{3}$

### 3.2.6.14.2.6 スロット・インターレースマッピング (Slot to Interlace Mapping)

スロット・インターレースマッピングは同一とし、スロット0、1、2、3、4、6はインターレース0、1、2、3、4、6にそれぞれ割当てられる。スロットが複数のインターレースに割当てられるFFTサイズ 2K及び4Kの場合であっても同一マッピングを適用する。FFTサイズ 8Kの場合、各PPC OFDMシンボル中のスロットインデックス $k$ の2スロットがインターレース $k$ に割当てられる。

### 3.2.6.14.2.7 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

スロット0、1、2、4、6では各割り当てスロットの500シンボルは3.2.6.13.6に規定に従いインターレースサブキャリアに割り当てられる。スロット3では500シンボルは3.2.6.16.8に規定に従いインターレースサブキャリアに割り当てられる。

### 3.2.6.14.3 OFDM 共通処理 (OFDM Common Operation)

変調されたインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

### 3.2.6.14.4 PPC (リザーブ状態)

#### 3.2.6.14.4.1 スロット割り当て (Slot Allocation)

PPC MAC Time Unitはインデックス0~7の8スロット全てに割り当てられる。

#### 3.2.6.14.4.2 スロットバッファ充填 (Filling of Slot Buffer)

8スロットの各スロットバッファには3.2.6.13.2に規定される11タップの線形帰還シフトレジスタ(初期値‘11000011111’)によって生成される最初の1000ビット固定パターンが充填される。

#### 3.2.6.14.4.3 エネルギー拡散 (Slot Scrambling)

割当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

#### 3.2.6.14.4.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $D=1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

#### 3.2.6.14.4.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

スロット・インターレースマッピングは同一とし、スロット0~7はインターレース0~7にそれぞれ割当てられる。スロットが複数のインターレースに割当てられるFFTサイズ 2K及び4Kの場合であっても同一マッピングを適用する。FFTサイズ 8Kの場合、各PPC OFDMシンボル中のスロットインデックスkの2スロットがインターレースkに割当てられる。(k=0~7)

#### 3.2.6.14.4.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

各割り当てスロットの500シンボルは3.2.6.13.6に規定される通りインターレースサブキャリアに割り当てられる。

#### 3.2.6.14.4.7 OFDM 共通処理 (OFDM Common Operation)

変調されたインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。



### 3.2.6.15 シグナリングパラメータチャネル (SPC)

SPCはフラットガードインターバル512チップをもつ2つの4KOFDMシンボルにより構成され、全てのFFTサイズで4625チップとなる。SPCはFFTサイズ、フラットガードインターバル( $FGI_{\text{Fraction}}$ )、スロット・インターレースマッピング種別など受信機の復調を補助する情報である。各SPC OFDMシンボルは2スロットを使って8ビットが運ばれ、合計16ビットの情報 $[p_{15}p_{14}p_{13} \dots p_3p_2p_1p_0]$ が伝送される。 $[p_7p_6p_5p_4p_3p_2p_1p_0]$ は最初のOFDMシンボルで、 $[p_{15}p_{14}p_{13}p_{12}p_{11}p_{10}p_9p_8]$ は2番目のOFDMシンボルでそれぞれ伝送される。SPCは図3.2.6.10-1に示される処理によって生成される。

#### 3.2.6.15.1 スロット割り当て (Slot Allocation)

SPC OFDMシンボルはスロットインデックス0及び4に割り当てられる。SPC OFDMシンボルの割り当て及び非割り当てスロットを図3.2.6.15.1-1に示す。

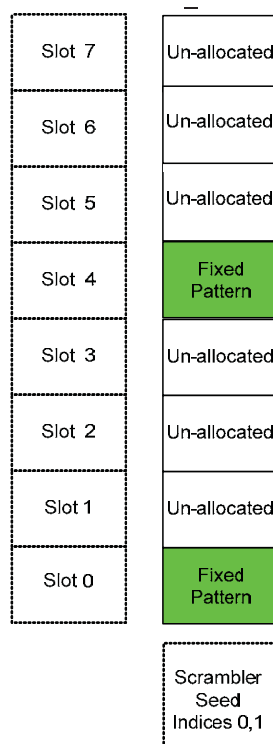


図3.2.6.15.1-1 SPCスロット割り当て

#### 3.2.6.15.2 スロットバッファ充填 (Filling of Slot Buffer)

スロットインデックス0および4のスロットバッファには3.2.6.13.2に規定される11タップの線形帰還シフトレジスタ (初期値 '11000011111') によって生成される最初の1000ビット固定パターンが充填される。非割り当てスロットバッファは空とする。

### 3.2.6.15.3 エネルギー拡散 (Slot Scrambling)

SPCのロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。20ビットのレジスタの初期値 $[d_3d_2d_1d_0c_3c_2c_1c_0b_0a_{10}a_9a_8a_7a_6a_5a_4a_3a_2a_1a_0]$ のLSB16ビット $(c_3c_2 \dots a_1a_0)$ については3.2.6.10.3の通り設定する。MSB4ビット $(d_3d_2d_1d_0)$ は以下の通りSPCのペイロードへマッピングを行う。

最初のSPC OFDMシンボル

$$d_3d_2d_1d_0 = \begin{cases} p_7p_6p_5p_4 & \text{for slot 4} \\ p_3p_2p_1p_0 & \text{for slot 0} \end{cases}$$

2番目のSPC OFDMシンボル

$$d_3d_2d_1d_0 = \begin{cases} p_{15}p_{14}p_{13}p_{12} & \text{for slot 4} \\ p_{11}p_{10}p_9p_8 & \text{for slot 0} \end{cases}$$

SPCで伝送される16ビットの情報を表3.2.6.15.3-1に、それぞれの情報のビット割当てを表3.2.6.15.3-2に示す。

表3.2.6.15.3-1 SPC情報

Bits	OFDM Symbol Parameter
$[p_{15}p_{14}p_{13}p_{12}p_{11}p_{10}p_9p_8]$	Reserved for future use
$[p_7p_6p_5]$	FFT Size ( $N_{\text{FFT}}$ )
$[p_4p_3]$	Slot to Interlace mapping
$[p_2p_1p_0]$	$\text{FGI}_{\text{Fraction}}$

表3.2.6.14.2.5-1 SPCパラメータのビット割当て

Bits $[p_7p_6p_5]$	FFT Size	Bits $[p_4p_3]$	Slot to Interlace mapping	Bits $[p_2p_1p_0]$	FGI Fraction
000	1024	00	Mapping1	000	1/16
001	2048	01	Mapping 2	001	1/8
010	4096	10-11	Reserved for future use	010	3/16
011	8192			011	1/4
100-111	Reserved for future use			100-111	Reserved for future use

#### 3.2.6.15.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

#### 3.2.6.15.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

SPCのスロット・インターレースマッピングは同一とし、スロット0および4は4Kインターレース0および4にそれぞれ割当てられる。

#### 3.2.6.15.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは500本のサブキャリアに連続して割り当てられる。

#### 3.2.6.15.7 OFDM 共通処理 (OFDM Common Operation)

SPCサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。 $(N_{\text{FFT}}=4096)$

#### 3.2.6.16 ワイドエリア OIS チャンネル(Wide-area OIS Channel)

ワイドエリアOISチャンネルはワイドエリアデータチャンネル中のアクティブMLCに関する現スーパーフレーム中の時間およびスロット割当てのスケジュール情報を伝送する。FFTサイズ1K、2K、4KではワイドエリアOISチャンネルは各スーパーフレームで5 MAC Time Unitとし、それぞれ20、10、5 OFDMシンボルに相当するものとする。FFTサイズ8KではワイドエリアOISチャンネルは各スーパーフレームで6 MAC Time Unitとし、3 OFDMシンボルに相当するものとする。ワイドエリアOISチャンネルは図3.2.6.16-1に示される処理によって生成される。

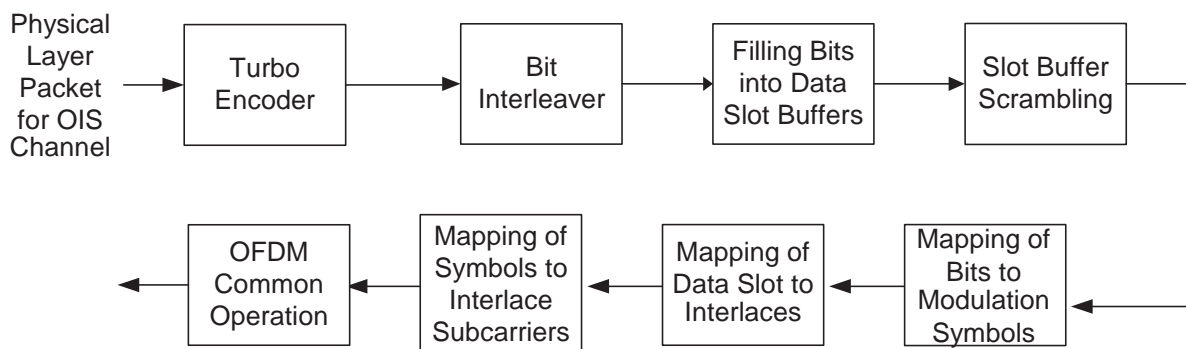


図3.2.6.16-1 OISチャンネルの処理ブロック

### 3.2.6.16.1 内符号化 (Encoding)

ワイドエリアOISチャンネルは符号化率 $R=1/5$ で符号化する。符号化器は6ビットのテールビットを破棄し、残りのビットを符号化し、ターボ符号化器にて内部生成した $6/R$  (30) ビットを付加し入力ビットの $1/R$ 倍を出力する。OISチャンネルの符号化処理を図3.2.6.16.1-1に、OISチャンネルの符号化パラメータを表3.2.6.16.1-1にそれぞれ示す。

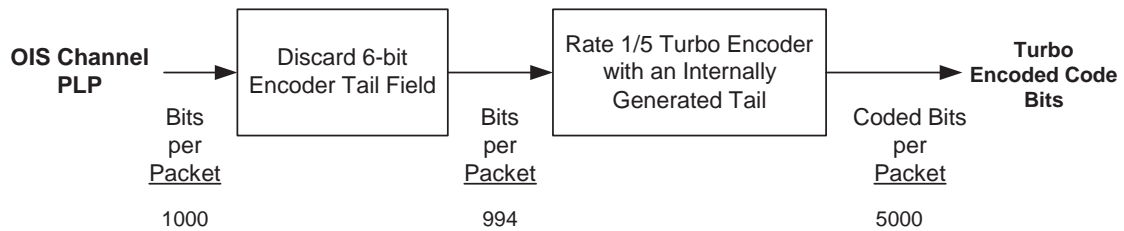


図3.2.6.16.1-1 OISチャンネルの符号化

表3.2.6.16.1-1 OISチャンネルの符号化パラメータ

Bits	Turbo Encoder Input Bits $N_{turbo}$	Code Rate	Turbo Encoder Output bits
1000	994	1/5	5000

#### 3.2.6.16.1.1 ターボ符号化(Turbo Encoder)

内符号には図3.2.6.16.1.1-1に示すターボ符号回路を用いる。ターボ符号回路は2つの要素符号器をもち、要素符号器1には、情報系列、要素符号器2には、情報系列をインターリーバを介してランダム化したものを入力し、それぞれから出力される符号ビットを1組として並列に取り出す。OISチャンネルデータビットおよびテールビットの伝送信号系列のパンクチャパターンを表3.2.6.16.1.1-1および3.2.6.16.1.1-2にそれぞれ示す。

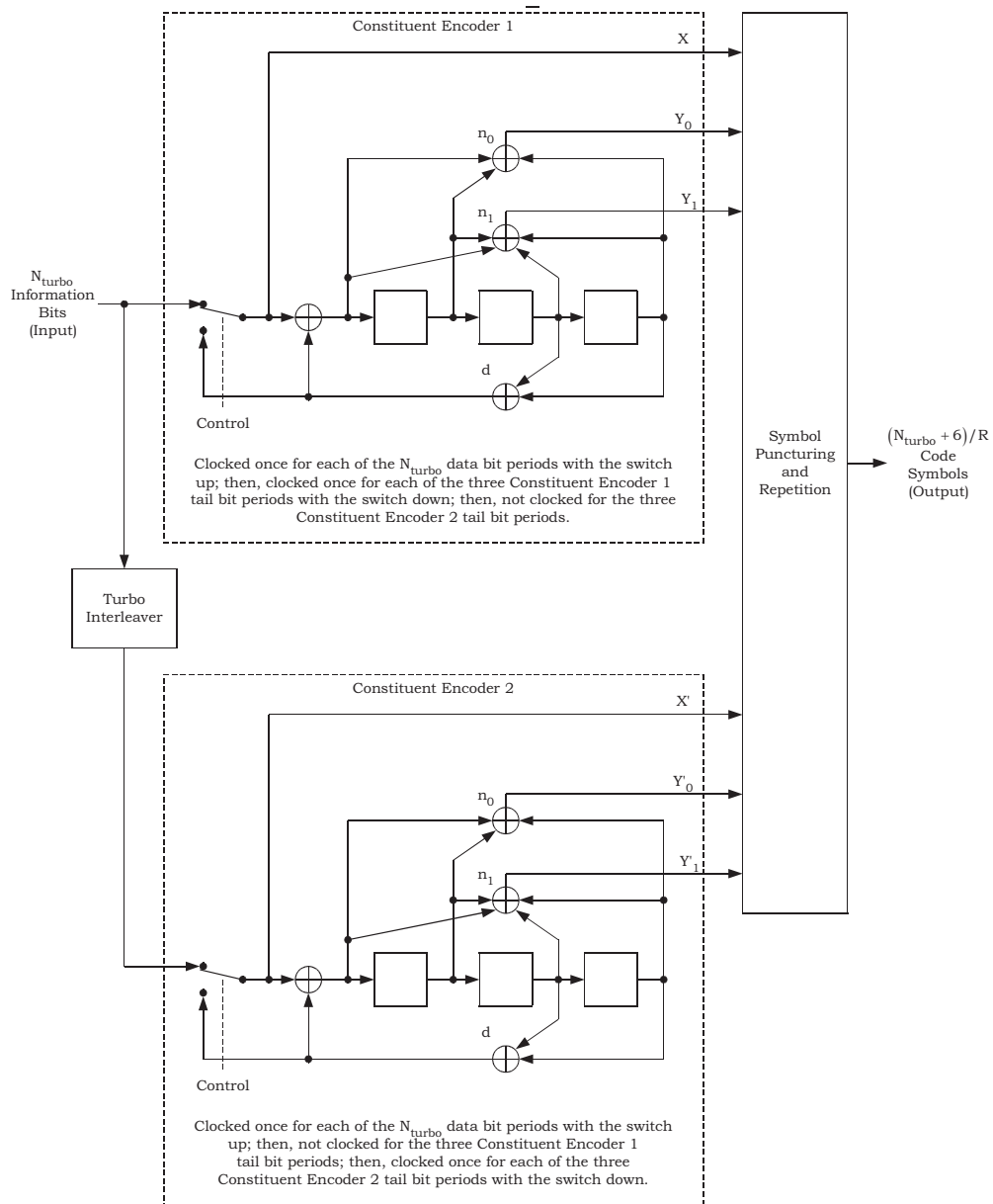


図 3.2.6.16.1.1-1 ターボ符号回路

表 3.2.6.16.1.1-1 OIS チャンネルデータビットの伝送信号系列のパンクチャパターン

	Code Rate
<b>Output</b>	<b>1/5</b>
X	1
Y <sub>0</sub>	1
Y <sub>1</sub>	1
X'	0
Y' 0	1
Y' 1	1

Note: The puncturing table is to be read from top to bottom.

表 3.2.6.16.1.1-2 OIS チャンネルテールビットの伝送信号系列のパンクチャパターン

	Code Rate
<b>Output</b>	<b>1/5</b>
X	111 000
Y <sub>0</sub>	111 000
Y <sub>1</sub>	111 000
X'	000 111
Y' 0	000 111
Y' 1	000 111

Note: For rate-1/5 turbo codes, the puncturing table is to be read first from top to bottom repeating X, X', Y<sub>1</sub>, and Y' 1 and then from left to right.

### 3.2.6.16.1.2 ターボインターリーバー

要素符号器2 へ入力される情報系列は配列に書き込まれ、図3.2.6.16.1.2-1に示すターボインターリーバーの出力アドレス計算処理によって求められる順序で出力される。表3.2.6.16.1.2-1に物理レイヤパッケージが1000ビットの場合のターボインターリーバーのパラメータを、表3.2.6.16.1.2-1にターボインターリーバーのルックアップテーブルをそれぞれ示す。

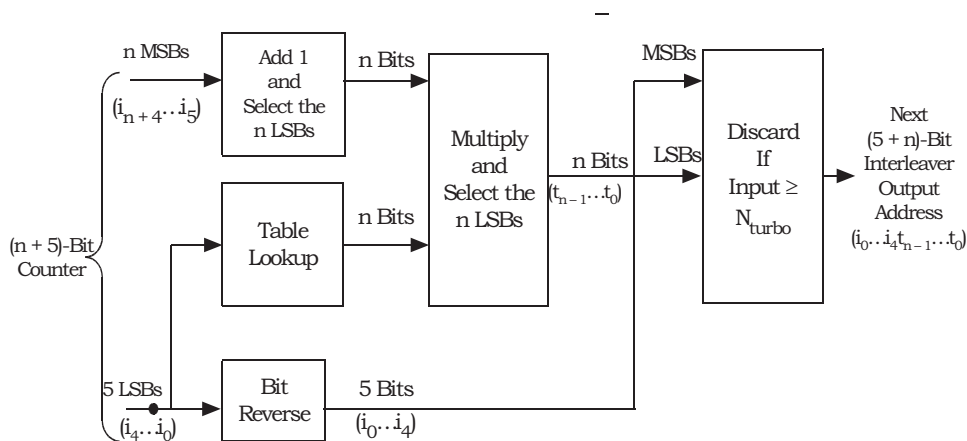


図3.2.6.16.1.2-1 ターボインターリーバーの出力アドレス計算処理

表3.2.6.16.1.2-1 ターボインターリーバーのパラメータ

Physical Layer Packet Size	Turbo Interleaver Block Size $N_{turbo}$	Turbo Interleaver Parameter $n$
1,000	994	5

表3.2.6.16.1.2-2 ターボインターリーバーのルックアップテーブル

Table Index	$n = 5$ Entries	Table Index	$n = 5$ Entries
0	27	16	21
1	3	17	19
2	1	18	1
3	15	19	3
4	13	20	29
5	17	21	17
6	23	22	25
7	13	23	29
8	9	24	9
9	3	25	13
10	15	26	23
11	3	27	13
12	13	28	13
13	1	29	1
14	13	30	13
15	29	31	13

### 3.2.6.16.2 ビットインターリーブ

OISチャンネルとデータチャンネルについてはターボ符号化ビットを以下の手順に従ってビットインターリーブ処理を行い、隣接する符号化ビットが異なるコンスタレーションシンボルにマッピングされる。

- ① インターリーブを行うNビットについて4列、N/4行のビットインターリーバ配列とし、入力Nビットを列方向（縦方向）へ順番に書き込んでゆき、行のインデックスjを0～N/4-1とする。
- ② 偶数行（インデックス  $(j \bmod 2=0)$ ）の2列目と3列目を入替える。
- ③ 奇数行（インデックス  $(j \bmod 2 \neq 0)$ ）の1列目と4列目を入替える。
- ④ 出力ビットはビットインターリーバ配列から行方向（横方向）へ読み出す。

図3.2.6.16.2-1に入力ビット数Nを20と仮定した場合のビットインターリーバの処理例を示す。

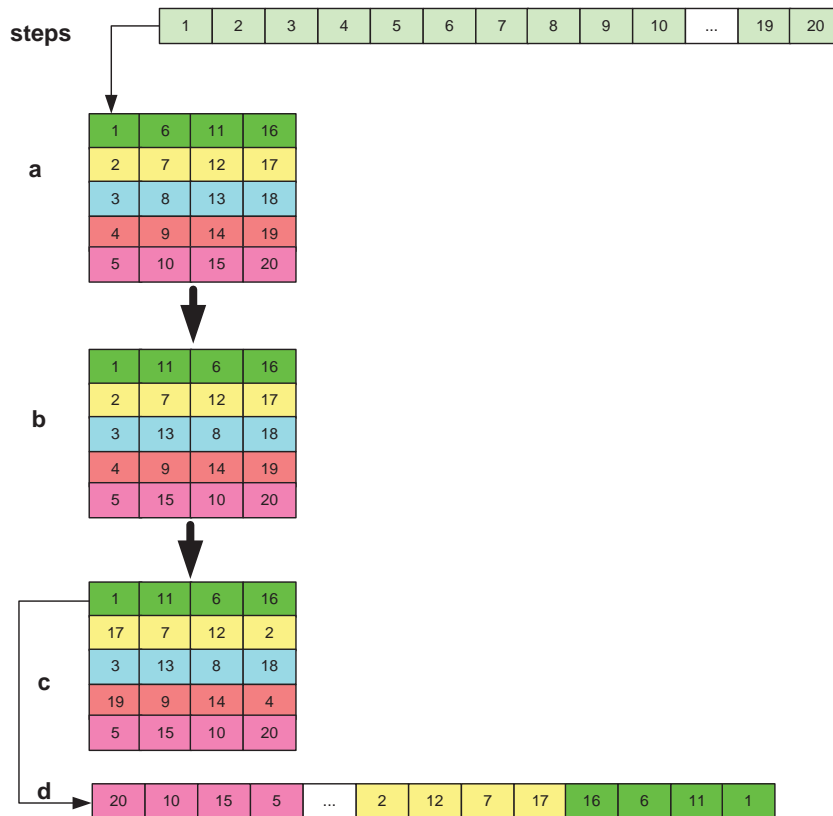


図 3.2.6.16.1.2-1 N=20 の場合のインターリーブ処理例

### 3.2.6.16.3 スロット割り当て (Slot Allocation)

ワイドエリアOISチャンネルでは7スロットが各MAC Time Unitに割り当てられる。ワイドエリアOISチャンネルは送信モード5を使用するため、各ターボ符号化パケットの送信に5スロットを必要とする。FFTサイズが1K、2K、4Kの場合、7ターボ符号化パケットが5 MAC Time Unitで伝送される。8Kでは6番目の



MAC Time Unitは非割り当てスロットが付与される。

3.2.6.16.4 スロットバッファ充填 (Filling of Slot Buffer)

ビットインターリーブされた各ターボ符号化パケット (TEP) は連続する5つのデータスロットバッファへ書き込まれる。FFTサイズが1K、2K、4Kの場合、図3.2.6.16.4-1のように7ターボ符号化パケットがワイドエリアOISチャンネルの5 MAC Time Unitで伝送される。8Kの場合、図3.2.6.16.4-2のように7ターボ符号化パケットがワイドエリアOISチャンネルの5 MAC Time Unitで伝送され、6番目のMAC Time Unitは非割り当てスロットとなる。非割り当てスロットは3.2.6.20.11の規定に従って処理される。

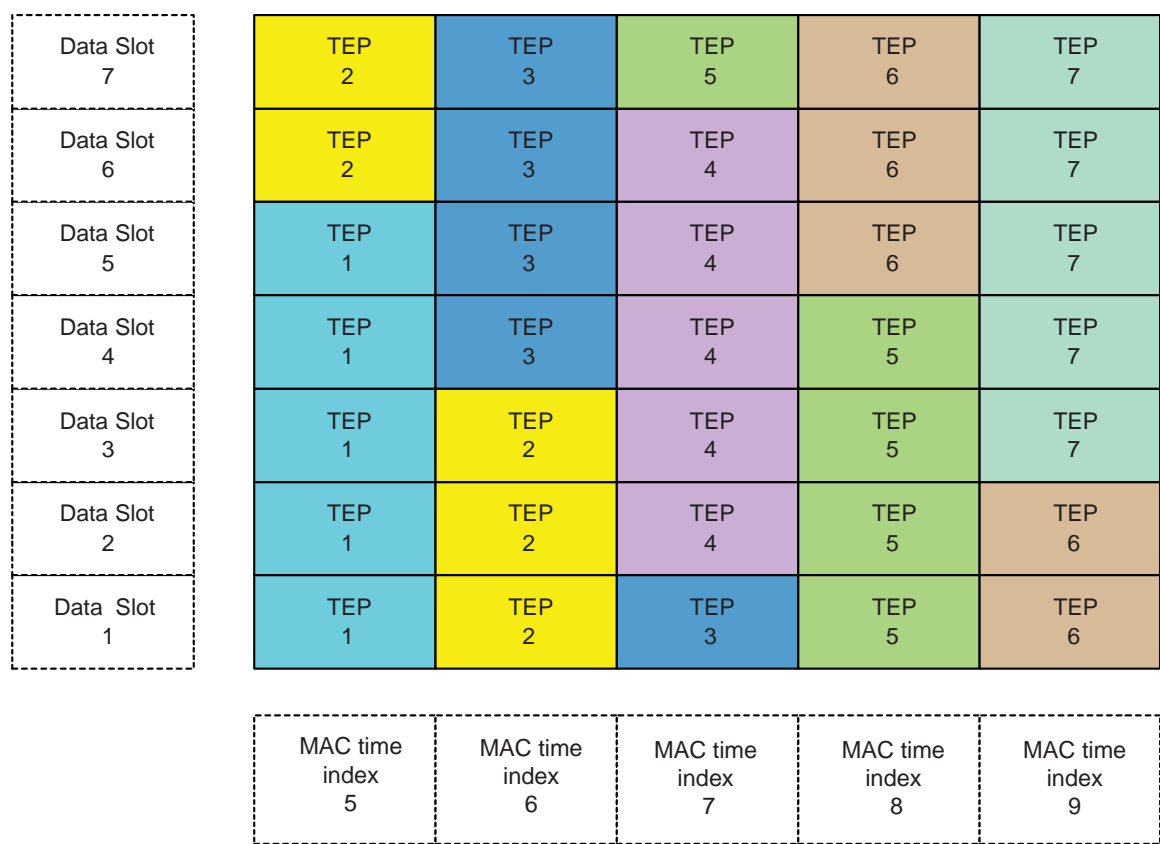


図 3.2.6.16.4-1 ターボ符号化パケットのデータスロットバッファ割当て  
(1K、2K、4K FFT サイズ)

Data Slot 7	TEP 2	TEP 3	TEP 5	TEP 6	TEP 7	Unallocated
Data Slot 6	TEP 2	TEP 3	TEP 4	TEP 6	TEP 7	Unallocated
Data Slot 5	TEP 1	TEP 3	TEP 4	TEP 6	TEP 7	Unallocated
Data Slot 4	TEP 1	TEP 3	TEP 4	TEP 5	TEP 7	Unallocated
Data Slot 3	TEP 1	TEP 2	TEP 4	TEP 5	TEP 7	Unallocated
Data Slot 2	TEP 1	TEP 2	TEP 4	TEP 5	TEP 6	Unallocated
Data Slot 1	TEP 1	TEP 2	TEP 3	TEP 5	TEP 6	Unallocated

MAC time index 6	MAC time index 7	MAC time index 8	MAC time index 9	MAC time index 10	MAC time index 11
------------------	------------------	------------------	------------------	-------------------	-------------------

図 3.2.6.16.4-2 ターボ符号化パケットのデータスロットバッファ割当て  
(8K FFTサイズ)

### 3.2.6.16.5 エネルギー拡散 (Slot Scrambling)

割当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

### 3.2.6.16.6 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $D=1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

### 3.2.6.16.7 スロット・インターレースマッピング (Slot to Interlace Mapping)

ワイドエリアOISチャネルのスロット・インターレースマッピングは3.2.6.22の通りとする。

### 3.2.6.16.8 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルはインターレースサブキャリアにサブキャリアインデックスベクト

ル (SCIV) を用いて連続して割り当てられる。SCIVは以下の手順によって生成される。

- ① 空のSCIVを作成 (ベクトル長500)
- ② インデックス変数*i* ( $i \in \{0, 1, \dots, 511\}$ ) を0に初期化
- ③ *i*を9ビットの*i<sub>b</sub>*へ変換
- ④ *i<sub>b</sub>*をビット反転させた値を*i<sub>br</sub>*とし、500未満であればSCIVへ付与
- ⑤ *i*が511未満であれば1を加えてステップ③へ

1つのスロットの変調シンボルは以下の手順によって1インターレースへマッピングが行われる。

FFTサイズが1Kの場合、スロット*s*に4つの連続したOFDMシンボル上にマッピングされるインターレースを $[I_0(s), I_1(s), I_2(s), I_3(s)]$ とすると、*i*番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はインターレース*I<sub>k</sub>*(*s*)の*j*番目のサブキャリアに次式によってマッピングされる。ただし、 $j=124$ で*I<sub>k</sub>*(*s*)=0の場合には変調シンボルは送信されない。

$$j = \left\lfloor \frac{\text{SCIV}[i]}{4} \right\rfloor, \quad k = \text{BR}_2(\text{SCIV}[i] \bmod 4)$$

ここで $\text{BR}_2(\cdot)$ は2ビットのビット反転処理とする。

FFTサイズが2Kの場合、スロット*s*に2つの連続したOFDMシンボル上にマッピングされるインターレースを $[I_0(s), I_1(s)]$ とすると、*i*番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) はインターレース*I<sub>k</sub>*(*s*)の*j*番目のサブキャリアに次式によってマッピングされる。

$$j = \left\lfloor \frac{\text{SCIV}[i]}{2} \right\rfloor, \quad k = \text{SCIV}[i] \bmod 2$$

FFTサイズが4Kの場合、*i*番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) は*i*番目のサブキャリアインデックスSCIV[*i*]にマッピングされる。

FFTサイズが8Kの場合、*i*番目の変調シンボル ( $i \in \{0, 1, \dots, 499\}$ ) は*j*番目のサブキャリアに次式によってマッピングされる。

$$j = \begin{cases} 2 \times \text{SCIV}[i], & \text{if the slot belongs to an even MAC time unit} \\ 2 \times \text{SCIV}[i] + 1, & \text{if the slot belongs to an odd MAC time unit} \end{cases}$$

### 3.2.6.16.9 OFDM 共通処理 (OFDM Common Operation)

変調されたワイドエリアOISチャネルインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

### 3.2.6.17 ローカルエリア OIS チャンネル(Local-area OIS Channel)

ローカルエリアOISチャンネルはワイドエリアデータチャンネル中のアクティブMLCに関する現スーパーフレーム中の時間およびスロット割当てのスケジュール情報を伝送する。FFTサイズ1K、2K、4KではローカルエリアOISチャンネルは各スーパーフレームで5 MAC Time Unitとし、それぞれ20、10、5 OFDMシンボルに相当するものとする。FFTサイズ8KではローカルエリアOISチャンネルは各スーパーフレームで6 MAC Time Unitとし、3 OFDMシンボルに相当するものとする。ワイドエリアOISチャンネルは図3.2.6.16-1に示される処理によって生成される。

#### 3.2.6.17.1 内符号化 (Encoding)

ローカルエリアOISチャンネルは符号化率 $R=1/5$ で符号化する。符号化は3.2.6.16.1で規定されるワイドエリアOISチャンネルの手順と同様とする。

#### 3.2.6.17.2 ビットインターリーブ

ローカルエリアOISチャンネルは3.2.6.16.2で規定されるワイドエリアOISチャンネルの手順と同様とする。

#### 3.2.6.17.3 スロット割り当て (Slot Allocation)

ローカルエリアOISチャンネルでは7スロットが各MAC Time Unitに割り当てられる。ローカルエリアOISチャンネルは送信モード5を使用するため、各ターボ符号化パケットの送信に5スロットを必要とする。FFTサイズが1K、2K、4Kの場合、7ターボ符号化パケットが5 MAC Time Unitで伝送される。8Kでは6番目のMAC Time Unitは非割り当てスロットが付与される。

#### 3.2.6.17.4 スロットバッファ充填 (Filling of Slot Buffer)

ビットインターリーブされた各ターボ符号化パケット (TEP) は連続する5つのデータスロットバッファへ書き込まれる。FFTサイズが1K、2K、4Kの場合、図3.2.6.17.4-1のように7ターボ符号化パケットがローカルエリアOISチャンネルの5 MAC Time Unitで伝送される。8Kの場合、図3.2.6.17.4-2のように7ターボ符号化パケットがワイドエリアOISチャンネルの5 MAC Time Unitで伝送され、6番目のMAC Time Unitは非割り当てスロットとなる。非割り当てスロットは3.2.6.21.11の規定に従って処理される。

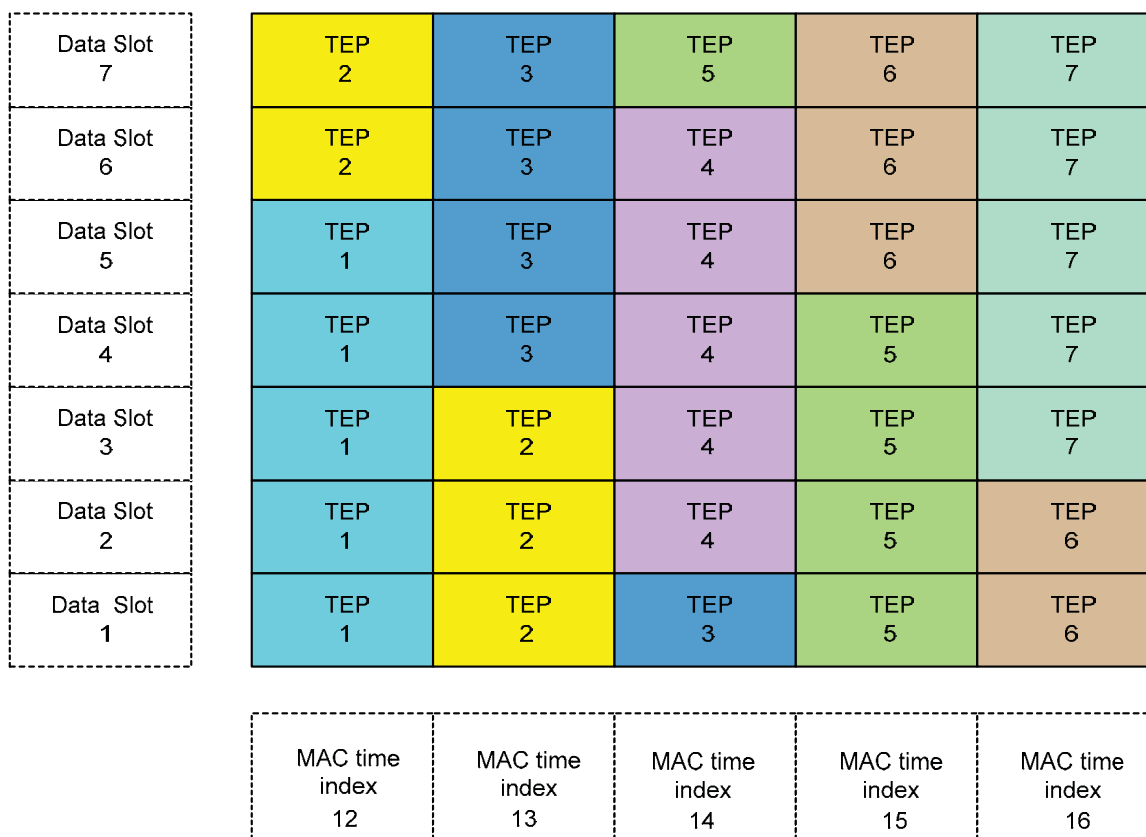


図 3. 2. 6. 17. 4-1 ターボ符号化パケットのデータスロットバッファ割当て  
(1K、2K、4K FFTサイズ)

Data Slot 7	TEP 2	TEP 3	TEP 5	TEP 6	TEP 7	Unallocated
Data Slot 6	TEP 2	TEP 3	TEP 4	TEP 6	TEP 7	Unallocated
Data Slot 5	TEP 1	TEP 3	TEP 4	TEP 6	TEP 7	Unallocated
Data Slot 4	TEP 1	TEP 3	TEP 4	TEP 5	TEP 7	Unallocated
Data Slot 3	TEP 1	TEP 2	TEP 4	TEP 5	TEP 7	Unallocated
Data Slot 2	TEP 1	TEP 2	TEP 4	TEP 5	TEP 6	Unallocated
Data Slot 1	TEP 1	TEP 2	TEP 3	TEP 5	TEP 6	Unallocated

MAC time index 16	MAC time index 17	MAC time index 18	MAC time index 19	MAC time index 20	MAC time index 21
-------------------	-------------------	-------------------	-------------------	-------------------	-------------------

図 3.2.6.17.4-2 ターボ符号化パケットのデータスロットバッファ割当て  
(8K FFTサイズ)

### 3.2.6.17.5 エネルギー拡散 (Slot Scrambling)

割当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

### 3.2.6.17.6 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

### 3.2.6.17.7 スロット・インターレースマッピング (Slot to Interlace Mapping)

ローカルエリアOISチャンネルのスロット・インターレースマッピングは3.2.6.22の通りとする。

### 3.2.6.17.8 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

ローカルエリアOISチャンネルの変調シンボルのサブキャリアへのマッピングは3.2.6.16.8の通りとする。

### 3.2.6.17.9 OFDM 共通処理 (OFDM Common Operation)

変調されたローカルエリアOISチャンネルインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

### 3.2.6.18 ワイドエリア FDM パイロットチャンネル

ワイドエリアFDMパイロットチャンネルはワイドエリアデータチャンネルもしくはワイドエリアOISチャンネルとともに送信され、受信機によってワイドエリアチャンネルのチャンネル推定に用いられる。ワイドエリアFDMパイロットチャンネルは図3.2.6.10-1に示される処理によって生成される。

#### 3.2.6.18.1 スロット割り当て (Slot Allocation)

ワイドエリアFDMパイロットチャンネルはワイドエリアデータチャンネルもしくはワイドエリアOISチャンネルを伝送する全てのMAC Time Unitのスロットインデックス0に割り当てられる。

#### 3.2.6.18.2 スロットバッファ充填 (Filling of Slot Buffer)

割り当てスロットバッファには全てのビットが0である1000ビットの固定パターンが充填される。

#### 3.2.6.18.3 エネルギー拡散 (Slot Scrambling)

割り当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

#### 3.2.6.18.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

#### 3.2.6.18.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

ワイドエリアFDMパイロットチャンネルのスロット・インターレースマッピングは3.2.6.22の規定の通りとする。

#### 3.2.6.18.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは3.2.6.13.6に規定される通りインターレースサブキャリアに割り当てられる。

#### 3.2.6.18.7 OFDM 共通処理 (OFDM Common Operation)

ワイドエリアFDMパイロットチャンネルのサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

#### 3.2.6.19 ローカルエリア FDM パイロットチャンネル

ローカルエリアFDMパイロットチャンネルはローカルエリアデータチャンネルもしくはローカルエリアOISチャンネルとともに送信され、受信機によってローカルエリアチャンネルのチャンネル推定に用いられる。ローカルエリアFDMパイロットチャンネルは図3.2.6.10-1に示される処理によって生成される。

##### 3.2.6.19.1 スロット割り当て (Slot Allocation)

ローカルエリアFDMパイロットチャンネルはローカルエリアデータチャンネルもしくはローカルエリアOISチャンネルを伝送する全てのMAC Time Unitのスロットインデックス0に割り当てられる。

##### 3.2.6.19.2 スロットバッファ充填 (Filling of Slot Buffer)

割り当てスロットバッファには全てのビットが0である1000ビットの固定パターンが充填される。

##### 3.2.6.19.3 エネルギー拡散 (Slot Scrambling)

割り当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。



#### 3.2.6.19.4 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

#### 3.2.6.19.5 スロット・インターレースマッピング (Slot to Interlace Mapping)

ローカルエリアFDMパイロットチャンネルのスロット・インターレースマッピングは3.2.6.22の規定の通りとする。

#### 3.2.6.19.6 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは3.2.6.13.6に規定される通りインターレースサブキャリアに割り当てられる。

#### 3.2.6.19.7 OFDM 共通処理 (OFDM Common Operation)

ローカルエリアFDMパイロットチャンネルのサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

#### 3.2.6.20 ワイドエリアデータチャンネル (Wide-area Data Channel)

ワイドエリアデータチャンネルはワイドエリアのマルチキャストに使用される。ワイドエリアデータチャンネルの物理パケットはワイドエリアで送信される1つのアクティブMLCに属する。

##### 3.2.6.20.1 割り当てスロットのワイドエリアデータチャンネル処理

ワイドエリアデータチャンネルは図3.2.6.20.1-1に示される処理によって生成される。

QPSKもしくは16QAMで変調される場合、物理レイヤパケットはデータスロットバッファにストアされる前にターボ符号化およびビットインターリーブが行われる。レイヤードモジュレーションの場合、ベースコンポーネントおよびエンハンスメントコンポーネントの物理レイヤパケットはデータスロットバッファへ多重される前にそれぞれ独立にターボ符号化およびビットインターリーブが行われる。

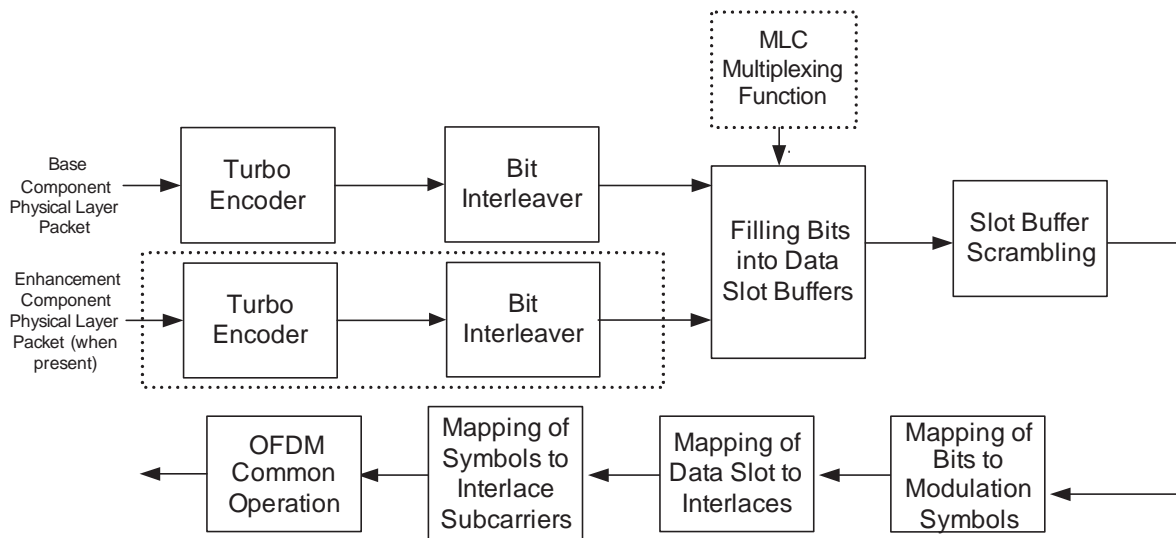


図3. 2. 6. 20. 1-1 データチャネルの処理ブロック

また、ワイドエリアデータチャネルは図3. 2. 6. 20. 1-2に示されるようにコードブロック単位（物理パケット16個のグループ）での処理を行うことができる。

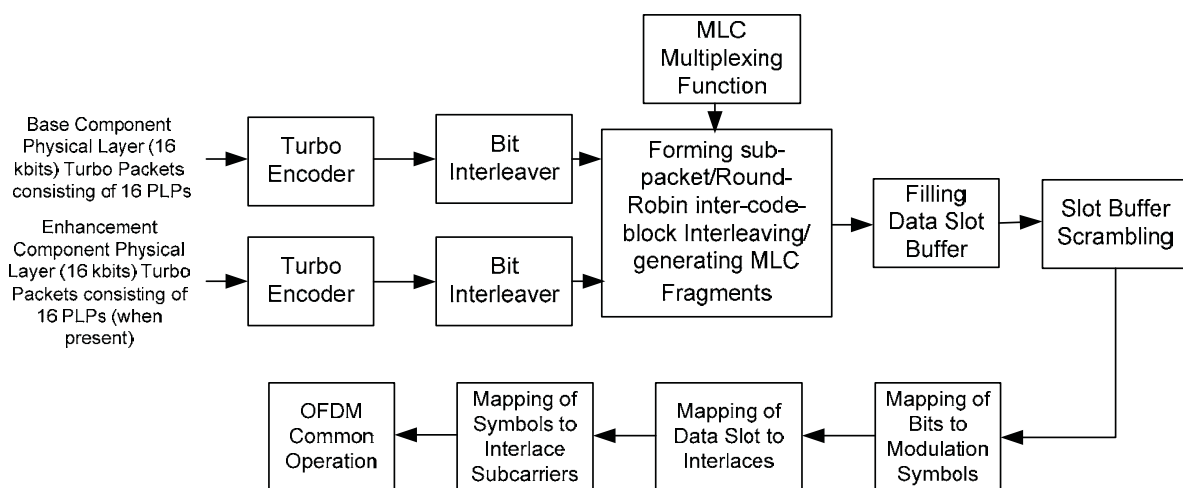


図3.2.6.20.1-2 データチャネルの処理ブロック (コードブロック単位)

### 3.2.6.20.2 内符号化 (Encoding)

ワイドエリアデータチャネルは符号化率 $R=1/2$ 、 $1/3$ もしくは $2/3$ で符号化する。符号化器は6ビットのテールビットを破棄し、残りのビットを符号化し、ターボ符号化器にて内部生成した $6/R$  ( $=12$ 、 $18$ もしくは $9$ ) ビットを付加し入力ビットの $1/R$ 倍を出力する。

コードブロック単位で処理を行う場合、ワイドエリアデータチャネルは符号化率 $R=2/7$ 、 $1/3$ 、 $4/11$ 、 $2/5$ 、 $4/9$ 、 $1/2$ 、 $4/7$ 、もしくは $2/3$ で符号化する。

#### 3.2.6.20.2.1 ターボ符号化 (Turbo Encoder)

内符号には図3.2.6.16.1.1-1に示すターボ符号回路を用いる。ターボ符号回路は2つの要素符号器をもち、要素符号器1には、情報系列、要素符号器2には、情報系列をインターリーブを介してランダム化したものを入力し、それぞれから出力される符号ビットを1組として並列に取り出す。データチャネルデータビットおよびテールビットの伝送信号系列のパンクチャパターンを表3.2.6.20.2.1-1および3.2.6.20.2.1-2にそれぞれ示す。

また、コードブロック単位で処理を行う場合のデータチャネルデータビットおよびテールビットの伝送信号系列のパンクチャパターンを表3.2.6.20.2.1-3および3.2.6.20.2.1-4にそれぞれ示す。

表 3.2.6.20.2.1-1 データチャネルデータビットの伝送信号系列のパンクチャパターン

Output	Code Rate		
	1/2	1/3	2/3
X	11	11	1111
$Y_0$	10	11	1000
$Y_1$	00	00	0000
$X'$	00	00	0000
$Y'_0$	01	11	0001
$Y'_1$	00	00	0000

Note: The puncturing table is to be read from top to bottom.

表 3.2.6.20.2.1-2 データチャネルテールビットの伝送信号系列のパンクチャパターン

Output	Code Rate		
	1/2	1/3	2/3
X	111 000	111 000	111 000
$Y_0$	111 000	111 000	101 000
$Y_1$	000 000	000 000	000 000
$X'$	000 111	000 111	000 111
$Y'_0$	000 111	000 111	000 010
$Y'_1$	000 000	000 000	000 000

Note: For rate-1/2 turbo codes, the puncturing table is to be read first from top to bottom and then from left to right. For Rate 1/3 turbo code, the puncturing table is to be read from top to bottom repeating X and X', and then from left to right. For rate-2/3 turbo codes, the puncturing table is to be read first from top to bottom and then from left to right.

表 3.2.6.20.2.1-3 データチャネルデータビットの伝送信号系列のパンクチャパターン  
(コードブロック単位)

Output	Code Rate							
	2/7	1/3	4/11	2/5	4/9	1/2	4/7	2/3
$X$	1111	11	11111111	1111	11111111	11	11111111	1111
$Y_0$	0001	11	00000000	0000	00000000	10	01001010	1000
$Y_1$	1111	00	01111111	1110	01101101	00	00000000	0000
$X'$	0000	00	00000000	0000	00000000	00	00000000	0000
$Y'_0$	0100	11	00000000	0000	00000000	01	10100100	0001
$Y'_1$	1111	00	11110111	1011	11010110	00	00000000	0000

Note: The puncturing table is read from top to bottom.

表 3.2.6.20.2.1-4 データチャネルテールビットの伝送信号系列のパンクチャパターン  
(コードブロック単位)

Output	Code Rate							
	2/7	1/3	4/11	2/5	4/9	1/2	4/7	2/3
$X$	111 000	111 000	111 000	111 000	111 000	111 000	111 000	111 000
$Y_0$	101 000	111 000	101 000	101 000	111 000	111 000	101 000	101 000
$Y_1$	111 000	000 000	111 000	111 000	000 000	000 000	000 000	000 000
$X'$	000 111	000 111	000 111	000 111	000 111	000 111	000 111	000 111
$Y'_0$	000 010	000 111	000 010	000 010	000 111	000 111	000 010	000 010
$Y'_1$	000 111	000 000	000 111	000 111	000 000	000 000	000 000	000 000

Note: The puncturing table is read first from top to bottom and then from left to right.

### 3.2.6.20.2.2 ターボインターリーバー

ワイドエリアデータチャネルのインターリーバー処理は3.2.6.16.1.2に規定する。コードブロック単位で処理する場合は要素符号器2へ入力される情報系列は配列に書き込まれ、図3.2.6.16.1.2-1に示す

ターボインターリーバーの出力アドレス計算処理によって求められる順序で出力される。表 3.2.6.20.2.2-1にコードブロック単位の場合のターボインターリーバーのパラメータを、表 3.2.6.20.2.2-2にターボインターリーバーのルックアップテーブルをそれぞれ示す。

表 3.2.6.20.2.2-1 ターボインターリーバーのパラメータ (コードブロック単位)

Physical Layer Packet Size	Turbo Interleaver Block Size $N_{turbo}$	Turbo Interleaver Parameter $n$
16,000	15,994	9

表3.2.6.20.2.2-2 ターボインターリーバーのルックアップテーブル (コードブロック単位)

Table Index	$n = 9$ Entries	Table Index	$n = 9$ Entries
0	13	16	509
1	335	17	215
2	87	18	47
3	15	19	425
4	15	20	295
5	1	21	229
6	333	22	427
7	11	23	83
8	13	24	409
9	1	25	387
10	121	26	193
11	155	27	57
12	1	28	501
13	175	29	313
14	421	30	489
15	5	31	391

### 3.2.6.20.3 ビットインターリーブ

ワイドエリアデータチャネルについてはターボ符号化ビットを3.2.6.16.2の手順に従ってビットインターリーブ処理を行う。コードブロック単位で処理を行う場合には図3.2.6.20.3-1および3.2.6.20.3-2のMシーケンスインターリーバーを使用する。インターリーブが行われる符号化パッケージサイズSは $16000/R$ で表され、Rは符号化率とする。インターリーブを行う符号化パッケージサイズによってMシーケンスインターリーバーを選択可能とする。

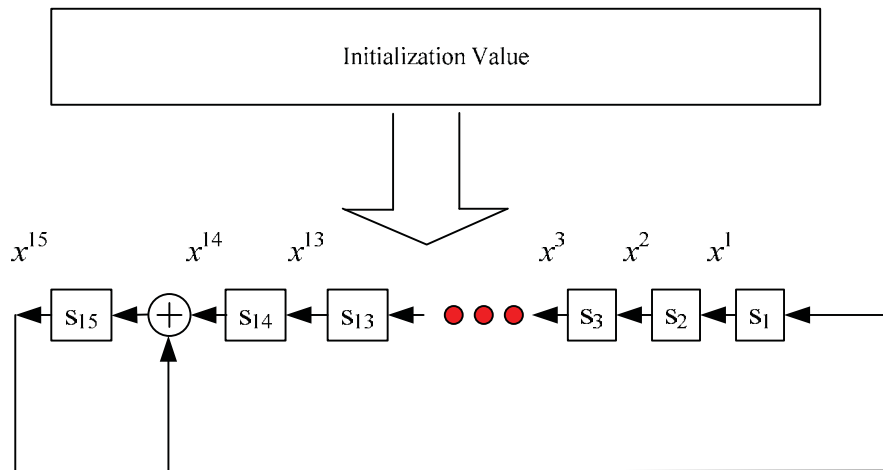


図3.2.6.20.3-1 Mシーケンスインターリーバー (15-bit)

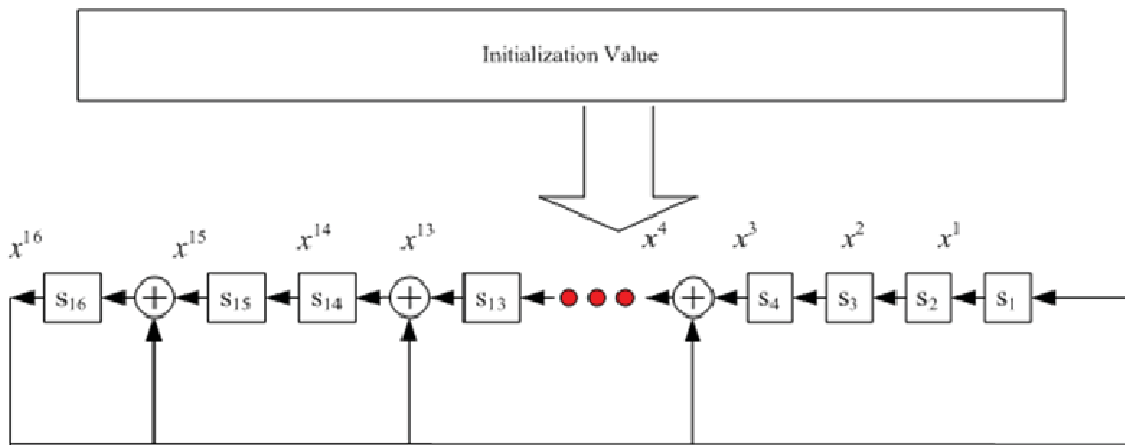


図3.2.6.20.3-2 Mシーケンスインターリーバー (16-bit)

コードブロック単位ではインターリーブは以下の手順によって行われる。

- ① インターリーブを行うターボ符号化パッケージサイズSを入力バッファへ順番へ書き込む。
- ② Mシーケンスインターリーバーによって生成されるアドレスを入力バッファから出力バッファへ読み出す。1ビット出力毎にシフトレジスタがクロックし、新しい値が符号化パッケージ

サイズSと比較され、Sよりも大きい場合にはレジスタ値を増加させる。

③ 出力バッファが符号化パッケージサイズSになるまで処理を繰り返す。

インターリーブされた各符号化パッケージはS/MビットのMサブパッケージに均等に分割される。符号化パッケージのサブパッケージは同じMLCに属する他の符号化パッケージのサブパッケージとラウンドロビン方式にて多重される。この処理をインターコードブロックインターリーブと呼ぶ。MLCに割り当てられた符号化パッケージ数をNとすれば、インターコードブロックインターリーブ処理をされたビット数は  $(N/R) \times 16000$  ビットで表される。これが16Nで順番に分割され残りの処理が実施される。

#### 3.2.6.20.4 スロット割り当て (Slot Allocation)

ワイドエリアデータチャネルでは1つもしくは複数のMLCの物理レイヤパッケージの伝送に各MAC Time Unitに最大7スロットまで割り当てが可能である。

#### 3.2.6.20.5 スロットバッファ充填 (Filling of Slot Buffer)

ビットインターリーブされた各ターボ符号化パッケージ (TEP) は1つ以上のデータスロットバッファへ書き込まれる。これらのスロットバッファはスロットインデックスの1~7に対応する。データスロットバッファサイズはQPSKで1000ビット、16QAMおよびレイヤードモジュレーションでは2000ビットである。QPSKおよび16QAMではビットインターリーブされたターボ符号化パッケージのビットは連続してスロットバッファに書き込まれるが、レイヤードモジュレーションの場合には図3.2.6.20.5-1に示されるようにスロットバッファに書き込まれる前に交互に配置される。



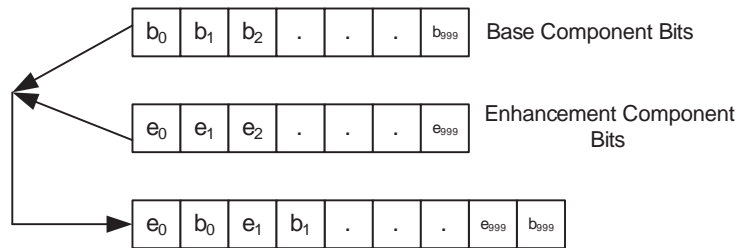


図3. 2. 6. 20. 5-1 ベースおよびエンハンスメントコンポーネントの多重

図3. 2. 6. 20. 5-2に1ターボ符号化パッケージが3データスロットバッファへ充填される例を示す。また、図3. 2. 6. 20. 5-3にベースおよびエンハンスメントコンポーネントのターボ符号化パッケージが3データスロットバッファへ多重される例を、図3. 2. 6. 20. 5-4に4つのターボ符号化パッケージが3データスロットバッファへ充填される例をそれぞれ示す。

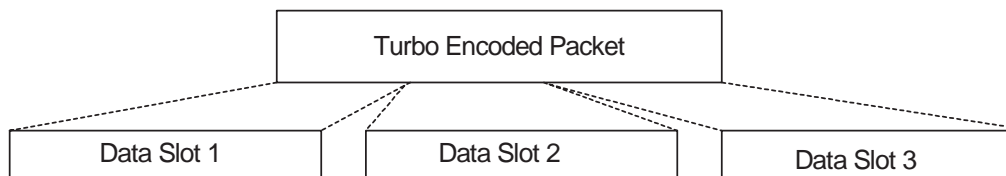


図3. 2. 6. 20. 5-2 1ターボ符号化パッケージの3データスロットバッファへの充填例

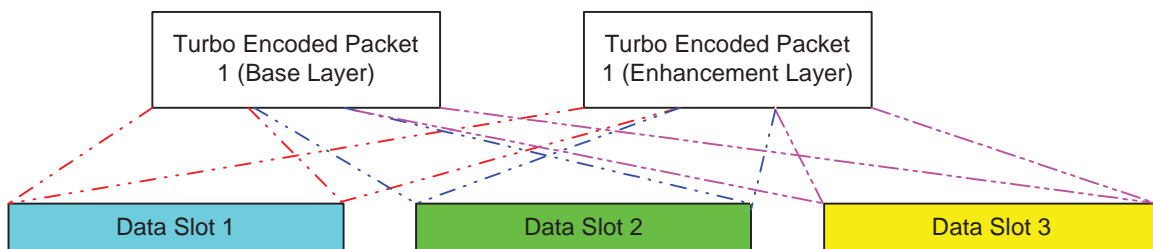


図3. 2. 6. 20. 5-3 ベースおよびエンハンスメントコンポーネントの多重例

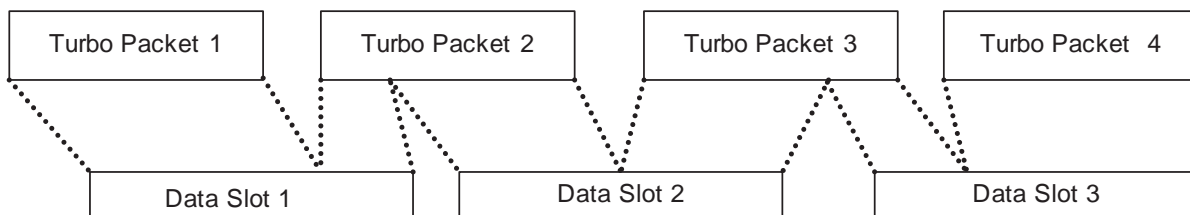


図3. 2. 6. 20. 5-4 ベースおよびエンハンスメントコンポーネントの交互配置

図3. 2. 6. 20. 5-5に各フレームにおいて5つのMLCを3つの連続するMAC time unitに割当ててる場合の例を示す。図の中でTEP(n, m)はm番目のMLCに対するn番目のターボ符号化パッケージを示す。

- MLC 1 は送信モード 0 を使用しており、各ターボ符号化パッケージ毎に 3 スロット必要となり、3 MAC time unit を使用して 1 つのターボ符号化パッケージを送信している。

- MLC 2 は送信モード1 を使用しており、各ターボ符号化パケット毎に2 スロット必要となり、MAC time unit  $n$  及び  $n+1$  を使用して2 つのターボ符号化パケットを送信している。
- MLC 3 は送信モード2 を使用しており、1 つのターボ符号化パケットに1.5 スロット必要となり、3 MAC time unit を使用して6 つのターボ符号化パケットを送信している。
- MLC 4 は送信モード1 を使用しており、1 つのターボ符号化パケットに2 スロット必要となり、2 MAC time unit を使用して2 つのターボ符号化パケットを送信している。
- MLC 5 は送信モード3 を使用しており、1 つのターボ符号化パケットに1 スロット必要となり、1 MAC time unit を使用して1 つのターボ符号化パケットを送信している。

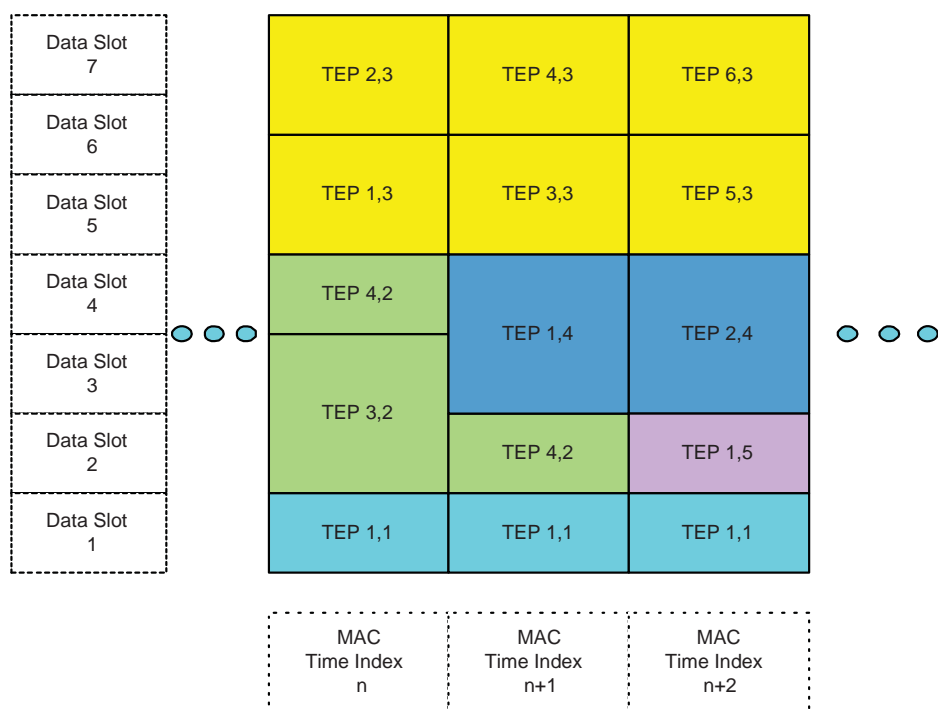


図 3. 2. 6. 20. 5-5 複数 MLC のスロット割り当て例

### 3. 2. 6. 20. 6 エネルギー拡散 (Slot Scrambling)

割当てスロットバッファのエネルギー拡散処理は3. 2. 6. 10. 3の通りとする。

### 3. 2. 6. 20. 7 変調シンボルマッピング (Modulation Symbol Mapping)

ワイドエリアデータチャネルではQPSK、16QAMもしくはレイヤードモジュレーションのいずれかを使用することが可能である。

#### 3. 2. 6. 20. 7. 1 QPSK 変調

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3. 2. 6. 9. 3-1の通りにQPSKのマッピングを行い、複

数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

### 3.2.6.20.7.2 16QAM 変調

入力信号を4ビット ( $S_0, S_1, S_2, S_3$ ) /シンボルとして表3.2.6.20.7.2-1の通りに16QAMのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Aの値は $A=1/\sqrt{10}$ とする。図3.2.6.20.7.2-1にマッピングのコンスタレーションを示す。

表 3.2.6.20.7.2-1 16QAM 変調テーブル

Interleaved Bits				Modulation Symbols	
$s_3$ SB(i, 4k + 3)	$s_2$ SB(i, 4k + 2)	$s_1$ SB(i, 4k + 1)	$s_0$ SB(i, 4k)	$m_Q(k)$	$m_I(k)$
0	0	0	0	3A	3A
0	0	0	1	3A	A
0	0	1	1	3A	-A
0	0	1	0	3A	-3A
0	1	0	0	A	3A
0	1	0	1	A	A
0	1	1	1	A	-A
0	1	1	0	A	-3A
1	1	0	0	-A	3A
1	1	0	1	-A	A
1	1	1	1	-A	-A
1	1	1	0	-A	-3A
1	0	0	0	-3A	3A
1	0	0	1	-3A	A
1	0	1	1	-3A	-A
1	0	1	0	-3A	-3A

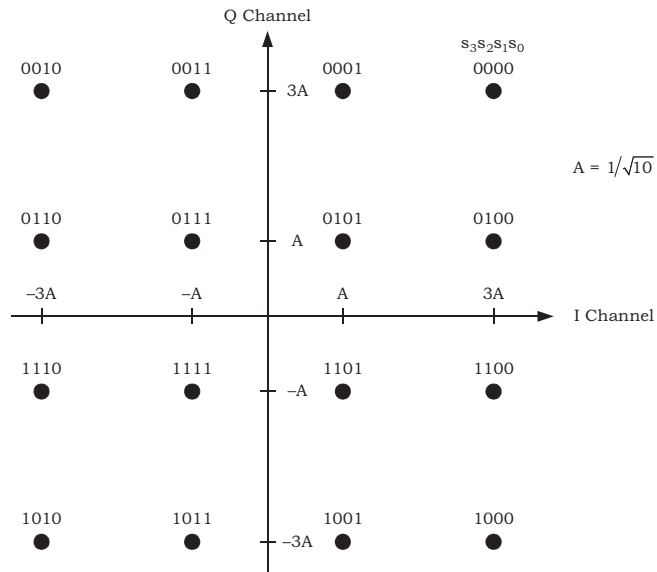


図 3.2.6.20.7.2-1 16QAM 位相図

### 3.2.6.20.7.3 レイヤードモジュレーション (ベースおよびエンハンスメントコンポーネント)

入力信号を4ビット ( $S_0, S_1, S_2, S_3$ ) /シンボルとして表3.2.6.20.7.2-1の通りにレイヤードモジュレーションのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。ベースおよびエンハンスメントコンポーネントのエネルギー比を $r$ とすると正規化係数 $\alpha$ および $\beta$ は次式によって表される。

$$\alpha = \sqrt{\frac{r}{2(1+r)}}, \quad \beta = \sqrt{\frac{1}{2(1+r)}}$$

表 3.2.6.20.7.3-1 レイヤードモジュレーション変調テーブル

Interleaved Bits				Modulation Symbols	
s <sub>3</sub> SB(i, 4k + 3)	s <sub>2</sub> SB(i, 4k + 2)	s <sub>1</sub> SB(i, 4k + 1)	s <sub>0</sub> SB(i, 4k)	m <sub>Q</sub> (k)	m <sub>I</sub> (k)
0	0	0	0	$\alpha+\beta$	$\alpha+\beta$
0	0	0	1	$\alpha+\beta$	$\alpha-\beta$
0	0	1	1	$\alpha+\beta$	$-\alpha+\beta$
0	0	1	0	$\alpha+\beta$	$-\alpha-\beta$
0	1	0	0	$\alpha-\beta$	$\alpha+\beta$
0	1	0	1	$\alpha-\beta$	$\alpha-\beta$
0	1	1	1	$\alpha-\beta$	$-\alpha+\beta$
0	1	1	0	$\alpha-\beta$	$-\alpha-\beta$
1	1	0	0	$-\alpha+\beta$	$\alpha+\beta$
1	1	0	1	$-\alpha+\beta$	$\alpha-\beta$
1	1	1	1	$-\alpha+\beta$	$-\alpha+\beta$
1	1	1	0	$-\alpha+\beta$	$-\alpha-\beta$
1	0	0	0	$-\alpha-\beta$	$\alpha+\beta$
1	0	0	1	$-\alpha-\beta$	$\alpha-\beta$
1	0	1	1	$-\alpha-\beta$	$-\alpha+\beta$
1	0	1	0	$-\alpha-\beta$	$-\alpha-\beta$

Note:  $\alpha = \sqrt{\frac{r}{2(1+r)}}$ ,  $\beta = \sqrt{\frac{1}{2(1+r)}}$ , where  $r$  is the ratio of the base component energy to the enhancement component energy.

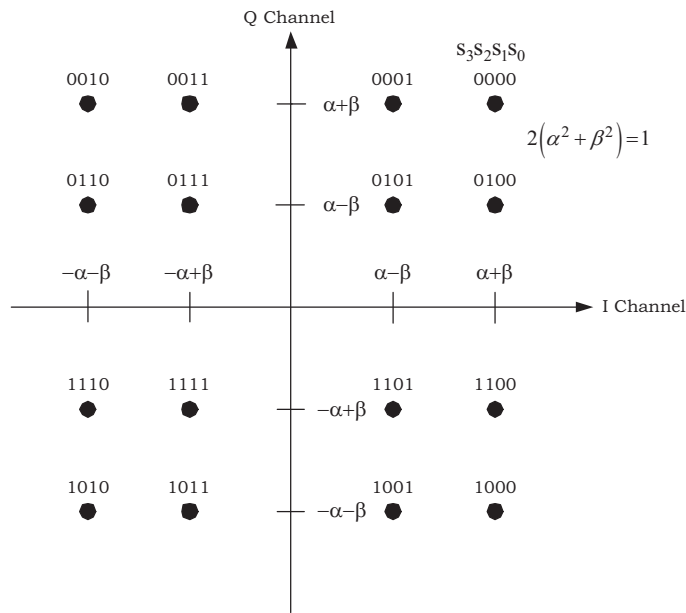


図 3.2.6.20.7.3-1 レイヤードモジュレーション位相図

#### 3.2.6.20.7.4 レイヤードモジュレーション (ベースコンポーネントのみ)

入力信号4ビットの2番目および4番目の2ビット ( $S_1, S_3$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

#### 3.2.6.20.8 スロット・インターレースマッピング (Slot to Interlace Mapping)

ワイドエリアデータチャンネルのスロット・インターレースマッピングは3.2.6.22の通りとする。

#### 3.2.6.20.9 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは3.2.6.16.8に規定される通りインターレースサブキャリアに割り当てられる。

#### 3.2.6.20.10 OFDM 共通処理 (OFDM Common Operation)

変調されたワイドエリアデータチャンネルインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

### 3.2.6.20.11 非割当てスロットのワイドエリアデータチャネル処理

ワイドエリアデータチャネルの非割当てスロットは図3.2.6.20.1-1に示される処理によって生成される。

#### 3.2.6.20.11.1 スロットバッファ充填 (Filling of Slot Buffer)

スロットインデックス7のスロットバッファには3.2.6.13.2に規定される11タップの線形帰還シフトレジスタ(初期値‘11000011111’)によって生成される最初の1000ビット固定パターンが充填される。

#### 3.2.6.20.11.2 エネルギー拡散 (Slot Scrambling)

割当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

#### 3.2.6.20.11.3 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $D=1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

#### 3.2.6.20.11.4 スロット・インターレースマッピング (Slot to Interlace Mapping)

ワイドエリアデータチャネルの非割当てスロットのスロット・インターレースマッピングは3.2.6.22の通りとする。

#### 3.2.6.20.11.5 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは3.2.6.13.6に規定される通りインターレースサブキャリアに割り当てられる。

#### 3.2.6.20.11.6 OFDM 共通処理 (OFDM Common Operation)

変調されたインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

### 3.2.6.21 ローカルエリアデータチャネル(Local-area Data Channel)

ローカルエリアデータチャネルはローカルエリアのマルチキャストに使用される。ローカルエリアデータチャネルの物理パケットはローカルエリアで送信される1つのアクティブMLCに属する。

#### 3.2.6.21.1 割当てスロットのローカルエリアデータチャネル処理

ローカルエリアデータチャネルは図3.2.6.20.1-1に示される処理によって生成される。

QPSKもしくは16QAMで変調される場合、物理レイヤパケットはデータスロットバッファにストアされる前にターボ符号化およびビットインターリーブが行われる。レイヤードモジュレーションの場合、ベースコンポーネントおよびエンハンスメントコンポーネントの物理レイヤパケットはデータスロットバッファへ多重される前にそれぞれ独立にターボ符号化およびビットインターリーブが行われる。

#### 3.2.6.21.2 内符号化 (Encoding)

ローカルエリアデータチャネルは符号化率 $R=1/2$ 、 $1/3$ もしくは $2/3$ で符号化する。符号化処理は3.2.6.16.1に規定される。

#### 3.2.6.21.3 ビットインターリーブ

ローカルエリアデータチャネルについてはターボ符号化ビットを3.2.6.16.2の手順に従ってビットインターリーブ処理を行う。

#### 3.2.6.21.4 スロット割り当て (Slot Allocation)

ローカルエリアデータチャネルのスロット割り当ては3.2.6.20.4に規定される。

#### 3.2.6.21.5 スロットバッファ充填 (Filling of Slot Buffer)

ローカルエリアデータチャネルのスロットバッファ充填は3.2.6.20.5に規定される。

#### 3.2.6.21.6 エネルギー拡散 (Slot Scrambling)

割当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。



### 3.2.6.21.7 変調シンボルマッピング (Modulation Symbol Mapping)

ローカルエリアデータチャネルではQPSK、16QAMもしくはレイヤードモジュレーションのいずれかを使用することが可能である。

#### 3.2.6.21.7.1 QPSK 変調

3.2.6.20.7.1の規定の通りに入力信号を2ビット ( $S_0, S_1$ ) /シンボルとしてQPSKのマッピングを行う。

#### 3.2.6.21.7.2 16QAM 変調

3.2.6.20.7.2の規定の通りに入力信号を4ビット ( $S_0, S_1, S_2, S_3$ ) /シンボルとして16QAMのマッピングを行う。

#### 3.2.6.21.7.3 レイヤードモジュレーション (ベースおよびエンハンスメントコンポーネント)

3.2.6.20.7.3の規定の通りに入力信号を4ビット ( $S_0, S_1, S_2, S_3$ ) /シンボルとしてレイヤードモジュレーションのマッピングを行う。

#### 3.2.6.21.7.4 レイヤードモジュレーション (ベースコンポーネントのみ)

3.2.6.20.7.4の規定の通りに入力信号4ビットの2番目および4番目の2ビット ( $S_1, S_3$ ) /シンボルとしてQPSKのマッピングを行う。

### 3.2.6.21.8 スロット・インターレースマッピング (Slot to Interlace Mapping)

ローカルエリアデータチャネルのスロット・インターレースマッピングは3.2.6.22の通りとする。

### 3.2.6.21.9 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

割り当てスロットの500シンボルは3.2.6.16.8に規定される通りインターレースサブキャリアに割り当てられる。

### 3.2.6.21.10 OFDM 共通処理 (OFDM Common Operation)

変調されたワイドエリアデータチャネルインターレースサブキャリアは3.2.6.23に規定されるOFDM

共通処理が行われる。

#### 3.2.6.21.11 非割当てスロットのローカルエリアデータチャネル処理

ローカルエリアデータチャネルの非割当てスロットは図3.2.6.20.1-1に示される処理によって生成される。

##### 3.2.6.21.11.1 スロットバッファ充填 (Filling of Slot Buffer)

スロットインデックス7のスロットバッファには3.2.6.13.2に規定される11タップの線形帰還シフトレジスタ (初期値 '11000011111') によって生成される最初の1000ビット固定パターンが充填される。

##### 3.2.6.21.11.2 エネルギー拡散 (Slot Scrambling)

割当てスロットバッファのエネルギー拡散処理は3.2.6.10.3の通りとする。

##### 3.2.6.21.11.3 変調シンボルマッピング (Modulation Symbol Mapping)

入力信号を2ビット ( $S_0, S_1$ ) /シンボルとして表3.2.6.9.3-1の通りにQPSKのマッピングを行い、複数ビットのI軸データ及びQ軸データを出力する。正規化係数Dの値は $D=1/\sqrt{2}$ とする。図3.2.6.9.3-1にマッピングのコンスタレーションを示す。

##### 3.2.6.21.11.4 スロット・インターレースマッピング (Slot to Interlace Mapping)

ローカルエリアデータチャネルの非割当てスロットのスロット・インターレースマッピングは3.2.6.22の通りとする。

##### 3.2.6.21.11.5 変調シンボルのサブキャリアへのマッピング (Mapping of Slot Buffer Modulation Symbols to Interlace Sub-carriers)

非割り当てスロットの500シンボルは3.2.6.13.6に規定される通りインターレースサブキャリアに割り当てられる。

##### 3.2.6.21.11.6 OFDM 共通処理 (OFDM Common Operation)

変調されたインターレースサブキャリアは3.2.6.23に規定されるOFDM共通処理が行われる。

### 3.2.6.22 スロット・インターレースマッピング (Mapping of Slot to Interlaces)

スロットからインターレースへのマッピングはスーパーフレーム内のOFDMシンボルインデックスに基づいてシンボル単位で行われる。全てのFFTサイズにおいてOFDMシンボルインデックス0, 1, 2及び3はそれぞれTDM Pilot 1、WIC、LIC、及びTDM Pilot 2に割当てられる。それ以降のOFDMシンボルインデックスについては表3.2.6.22-1に示すとおりMAC時間indexと関連付けられる。

表3.2.6.22-1. OFDMシンボルインデックスとMAC timeインデックスの関係

FFT サイズ	MAC 時間インデックス $m$ に対する OFDM シンボルインデックス ( $m = 4, 5, \dots$ )
1024	$4m - 12, 4m - 11,$ $4m - 10, 4m - 9$
2048	$2m - 4, 2m - 3$
4096	$m$
8192	$\left\lfloor \frac{m+4}{2} \right\rfloor$

1Kおよび2KのFFTサイズでは各スロットは連続するOFDMシンボルにわたって複数のインターレーススロットへマッピングされ、各スロットのインターレースインデックスは連続するOFDMシンボルにおいて変化する。8Kの場合、各OFDMシンボルはMAC Time Unitを2つ含むため、スロットインターレースマッピングは同じスロットインデックスの2スロットに1つのインターレースが割り当てられる。

スロットインターレースマッピングには2種類があり、SPCによって受信機へ伝送される。各マッピングはFDMパイロットチャネルの周期的パターンによって一意に識別される。全てのFFTサイズにおいてFDMパイロットチャネルはスロット0を使用するが、2種類のパイロットパターンをパイロットパターン1および2とし、それぞれのパイロットパターンに相当するスロットインターレースマッピングをマッピング1およびマッピング2と定義する。

#### 3.2.6.22.1 スロット・インターレースマッピング (パイロットパターン1)

パイロットパターン1ではスロット0はスーパーフレーム中のOFDMインデックス  $j$  へインターレース  $I_p[j]$  が以下のように割当てられる。

- if ( $j \bmod 2 = 0$ ), then  $I_p[j] = 2$ .
- Otherwise,  $I_p[j] = 6$

パイロットパターン1のインターレースは図3.2.6.22.1-1に示すようにスロット0を偶数のOFDMシンボルインデックスではインターレース2へ、奇数のOFDMシンボルインデックスではインターレース6へ割り当てる。各OFDMシンボルの残りの7インターレースがスロット1から7に割り当てられる。

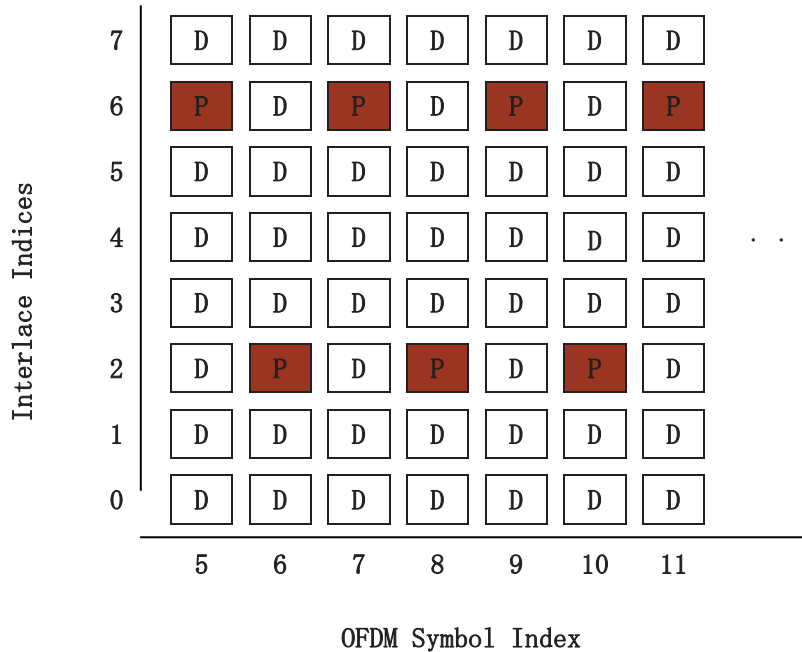


図 3.2.6.22.1-1 パイロットパターン1のFDMパイロットパターン

スロット1から7のスロットインターレース割当ては以下の手順に従う。図3.2.6.22.1-2にスロット1から7のスロットインターレース割当てを示す。

1. 3 ビットの  $i$  ( $i \in \{0, 1, \dots, 7\}$ ) をインターレースインデックスとし、ビット反転したものを  $i_{br}$  とする。
2.  $I_k$  を  $k$  番目のインターレースとし、インターレースシーケンス  $\{I_0 I_1 I_2 I_3 I_4 I_5 I_6 I_7\}$  の並びを  $i_{br}$  によって並び替えたものを置換シーケンス  $PS = \{I_0 I_4 I_2 I_6 I_1 I_5 I_3 I_7\}$  とする。
3. インターレース  $I_2$  と  $I_6$  をまとめて短縮形インターレースシーケンス  $SIS = \{I_0 I_4 I_2/I_6 I_1 I_5 I_3 I_7\}$  とする。
4. スーパーフレーム中の OFDM シンボルインデックス  $j$  ( $j \in \{1, 2, 3, \dots\}$ ) にて短縮形インターレースシーケンス  $SIS$  を  $(2 \times j) \bmod 7$  だけ右サイクリックシフトさせ短縮形置換シーケンス  $PSIS(j)$  を生成する。
5. OFDM シンボルインデックスが偶数 ( $j \bmod 2 = 0$ ) であれば  $PSIS(j)$  の  $I_6$  を、奇数であれば  $I_2$  を選択する。
6. スーパーフレーム中の OFDM シンボルインデックス  $j$  において  $k$  番目のデータスロット ( $k \in \{1, 2, \dots, 7\}$ ) には  $PSIS(j)[k-1]$  を割り当てる。

7	5	6	0	3	1	4	7	5	2	0	3	1	4	7	5	
6	1	4	7	5	2	0	3	1	4	7	5	6	0	3	1	
5	2	0	3	1	4	7	5	6	0	3	1	4	7	5	2	
4	4	7	5	6	0	3	1	4	7	5	2	0	3	1	4	...
3	0	3	1	4	7	5	2	0	3	1	4	7	5	6	0	
2	7	5	2	0	3	1	4	7	5	6	0	3	1	4	7	
1	3	1	4	7	5	6	0	3	1	4	7	5	2	0	3	
0	6	2	6	2	6	2	6	2	6	2	6	2	6	2	6	
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	

OFDM Symbol Index

図 3.2.6.22.1-2 マッピング 1 のインターレース割当て

### 3.2.6.22.2 スロット・インターレースマッピング (パイロットパターン 2)

パイロットパターン2ではスロット0はスーパーフレーム中のOFDMインデックスjへインターレース  $I_p[j]$  は以下のように割当てられる。

- $I_p[j] = PS[j \bmod 8]$

但し、 $PS[0] = 0$ ,  $PS[1] = 3$ ,  $PS[2] = 6$ ,  $PS[3] = 1$ ,  $PS[4] = 4$ ,  $PS[5] = 7$ ,  $PS[6] = 2$ ,  $PS[7] = 5$ とする。

パイロットパターン2のインターレースを図3.2.6.22.2-1に示す。FDMパイロットチャネルは連続する8 OFDMシンボルインデックスで8インターレース全てにスロット0が割当てられる。各OFDMシンボルの残りの7インターレースがスロット1から7に割り当てられる。

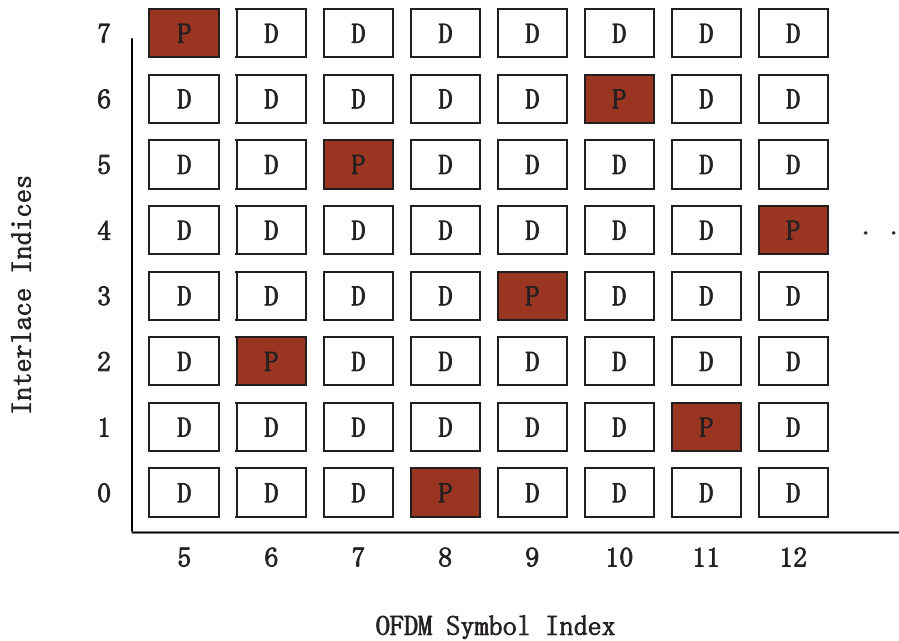


図 3.2.6.22.2-1 パイロットパターン 2 の FDM パイロットパターン

スロット1から7のスロットインターレース割当てでは以下の手順に従う。図3.2.6.22.2-2にスロット1から7のスロットインターレース割当てを示す。

1. スーパーフレーム中の OFDM シンボルインデックス  $j$  ( $j \in \{1, 2, 3, \dots\}$ ) のローテーションファクタ  $R[j] = (2 \times j) \bmod 7$  を定義する。
2. 長さ 7 の距離ベクトル  $D = [7, 2, 4, 6, 1, 5, 3]$  を定義する。ただし、 $D[0] = 7$ ,  $D[1] = 2, \dots$ ,  $D[6] = 3$  とする。
3. スーパーフレーム中の OFDM シンボルインデックス  $j$  において距離ベクトルをローテーションファクタだけ右サイクリックシフトさせ巡回距離ベクトル  $D_{R[j]}$  を次式により生成する。

$$D_{R[j]}[m] = D[(m - R[j]) \bmod 7], \quad m = 0, 1, \dots, 6$$

4. スーパーフレーム中の OFDM シンボルインデックス  $j$  において  $k$  番目のデータスロット ( $k \in \{1, 2, \dots, 7\}$ ) に割り当てられるインターレースは次式によって求められる。

$$(I_P[j] + D_{R[j]}[k-1]) \bmod 8$$

7	1	5	4	0	1	7	5	6	2	1	5	6
6	5	3	1	2	6	5	1	2	0	6	7	3
5	2	1	5	6	4	2	3	7	6	2	3	1
4	0	6	7	3	2	6	7	5	3	4	0	7
3	6	2	3	1	7	0	4	3	7	0	6	4
2	3	4	0	7	3	4	2	0	1	5	4	0
1	7	0	6	4	5	1	0	4	5	3	1	2
0	4	7	2	5	0	3	6	1	4	7	2	5
	4	5	6	7	8	9	10	11	12	13	14	15

図 3.2.6.22.2-2 マッピング 2 のインターレース割当て

3.2.6.23 OFDM 共通処理 (OFDM Common Operation)

図3.2.6.23-1に示すブロックにより、サブキャリアインデックスmのサブキャリアインデックスkに係わる複素変調シンボル $X_{k,m}$ がRF信号へ変換される。 $f_c$ はRFの中心周波数である。

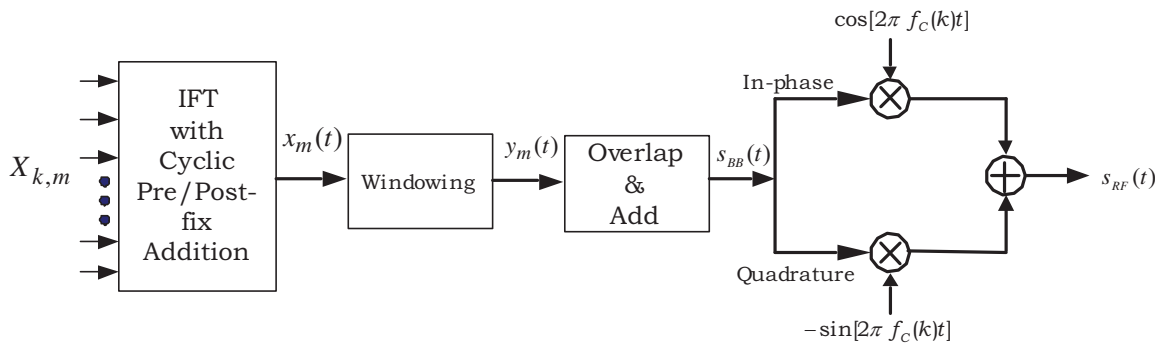


図3.2.6.23-1. OFDM共通処理

3.2.6.23.1 IFFT 処理 (IFFT Operation)

m番目のOFDMシンボルの複素変調シンボル  $X_{k,m}$ ,  $k = 0, 1, \dots, N_{\text{FFT}} - 1$ , は逆フーリエ変換によって時間的な連続信号  $x_m(t)$  に関係付けられる。

$$x_m(t) = \frac{1}{\sqrt{N_{\text{FFT}}}} \sum_{k=0}^{N_{\text{FFT}}-1} X_{k,m} e^{j2\pi(\Delta f)sc\left(k - \frac{N_{\text{FFT}}}{2}\right)(t - T_{\text{WGI}} - T_{\text{FGI}})}, \text{ for } 0 \leq t \leq T_s'$$

$N_{\text{FFT}}$  : FFT サイズ

$(\Delta f)_{sc}$  : サブキャリア間隔 (kHz)

- $T_{WGI}$  : ウィンドウインターバル
- $T_{FGI}$  : フラットガードインターバル
- $T'_s$  : 全 OFDM シンボルインターバル

### 3.2.6.23.2 ウィンドウ処理 (Windowing)

信号  $x_m(t)$  はウィンドウ関数  $w(t)$  を乗じるによりウィンドウ処理が行われる。

ウィンドウ処理信号  $y_m(t) = x_m(t) w(t)$ .

$$w(t) = \begin{cases} 0.5 + 0.5 \cos(\pi + \pi t / T_{WGI}) & 0 \leq t \leq T_{WGI} \\ 1 & T_{WGI} < t < T'_s - T_{WGI} \\ 0.5 + 0.5 \cos(\pi + \pi (T'_s - t) / T_{WGI}) & T'_s - T_{WGI} \leq t \leq T'_s \end{cases}$$

### 3.2.6.23.3 重ね合わせ処理 (Overlap and Add)

ベースバンド信号  $s_{BB}(t)$  はウィンドウ処理された OFDM 信号を後続の OFDM 信号と  $T_{WGI}$  分だけ重ね合わせるによって生成される。重ね合わせ処理を図 3.2.6.23.3-1 に示す。

$$s_{BB}(t) = \sum_{m=-\infty}^0 y_m \left( t + \sum_{k=m}^{-1} T_{s,k} \right) + \sum_{m=1}^{\infty} y_m \left( t - \sum_{k=0}^{m-1} T_{s,k} \right)$$

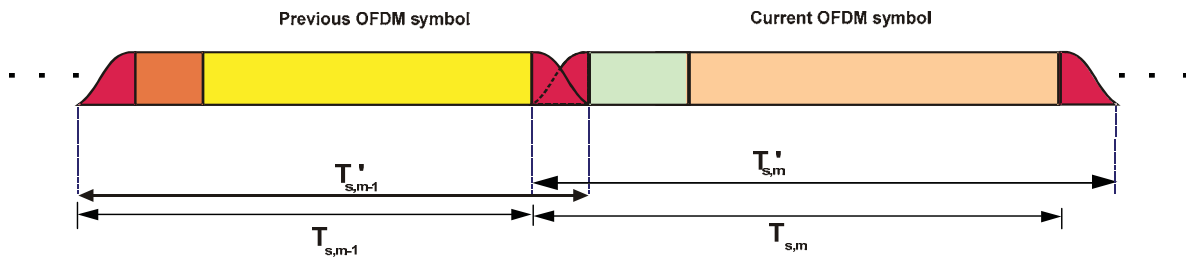


図 3.2.6.23.3-1. ウィンドウ処理された OFDM 信号の重ね合わせ

### 3.2.6.23.4 キャリア変調

同相と直角位相のベースバンド信号は RF 周波数へ変換される。



### 3.2.6.23.5 フレーム毎の OFDM シンボル数

メディアフローの物理レイヤではFFTサイズ、帯域幅、フラットガードインターバル、PPC有効・無効などのパラメータが用意されているため、OFDMシンボルやスーパーフレーム構成については128通りのオプションがある。ここでは全てのオプションにおけるフレーム毎のデータチャネルOFDMシンボルと最後のLTPC OFDMシンボルのポストフィックスインターバルを示す。

表3.2.6.23.5-1. 1K FFTサイズ、PPC有効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PFI</sub> for last LTPC OFDM symbol (chips)
1/8	5	940	14138
	6	1140	3938
	7	1336	12442
	8	1536	2242
1/16	5	996	14938
	6	1208	2898
	7	1416	8538
	8	1624	14178
3/16	5	892	2554
	6	1080	338
	7	1264	17850
	8	1452	15634
1/4	5	844	15546
	6	1024	6706
	7	1200	18618
	8	1380	9778

表3.2.6.23.5-2. 1K FFTサイズ、PPC無効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PFI</sub> for last LTPC OFDM symbol (chips)
1/8	5	952	7722
	6	1148	16226
	7	1348	6026
	8	1544	14530
1/16	5	1008	11594
	6	1216	17234
	7	1428	5194
	8	1636	10834
3/16	5	900	12794
	6	1088	10578
	7	1276	8362
	8	1464	6146
1/4	5	856	2986
	6	1032	14898
	7	1212	6058
	8	1388	17970

表3.2.6.23.5-3. 2K FFTサイズ、PPC有効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PFI</sub> for last LTPC OFDM symbol (chips)
1/8	5	474	7950
	6	574	4550
	7	674	1150
	8	772	16318
1/16	5	502	12702
	6	608	7870
	7	714	3038
	8	818	15750
3/16	5	448	12278
	6	542	16454
	7	638	1038
	8	732	5214
1/4	5	426	1998
	6	514	19894
	7	604	17174
	8	694	14454

表3.2.6.23.5-4. 2K FFTサイズ、PPC無効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PFI</sub> for last LTPC OFDM symbol (chips)
1/8	5	480	1670
	6	578	16838
	7	678	13438
	8	778	10038
1/16	5	508	9494
	6	614	4662
	7	718	17374
	8	824	12542
3/16	5	454	2926
	6	548	7102
	7	642	11278
	8	736	15454
1/4	5	430	10190
	6	520	7470
	7	610	4750
	8	700	2030

表3.2.6.23.5-5. 4K FFTサイズ、PPC有効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PFI</sub> for last LTPC OFDM symbol (chips)
1/8	5	238	6212
	6	288	6212
	7	338	6212
	8	388	6212
1/16	5	252	12940
	6	305	11712
	7	358	10484
	8	411	9256
3/16	5	225	8632
	6	272	16004
	7	320	3852
	8	367	11224
1/4	5	213	17128
	6	258	17468
	7	303	17808
	8	348	18148

表3.2.6.23.5-6. 4K FFTサイズ、PPC無効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PFI</sub> for last LTPC OFDM symbol (chips)
1/8	5	241	0
	6	291	0
	7	341	0
	8	391	0
1/16	5	255	9800
	6	308	8572
	7	361	7344
	8	414	6116
3/16	5	227	18872
	6	275	6720
	7	322	14092
	8	370	1940
1/4	5	216	4772
	6	261	5112
	7	306	5452
	8	351	5792

表3.2.6.23.5-7. 8K FFTサイズ、PPC有効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PPF</sub> for last LTPC OFDM symbol (chips)
1/8	5	114	35704
	6	140	472
	7	165	2172
	8	190	3872
1/16	5	122	3416
	6	148	21432
	7	175	4564
	8	201	22580
3/16	5	108	22800
	6	132	12280
	7	156	1760
	8	179	30220
1/4	5	102	34472
	6	125	15828
	7	147	38212
	8	170	19568

表3.2.6.23.5-8. 8K FFTサイズ、PPC無効

FGI <sub>Fraction</sub>	RF Channel Bandwidth (W (MHz))	Data OFDM symbols per frame (D)	T <sub>PFI</sub> for last LTPC OFDM symbol (chips)
1/8	5	117	23348
	6	142	25048
	7	167	26748
	8	192	28448
1/16	5	124	32088
	6	151	15220
	7	177	33236
	8	204	16368
3/16	5	111	4300
	6	134	32760
	7	158	22240
	8	182	11720
1/4	5	105	9828
	6	127	32212
	7	150	13568
	8	172	35952



### 3.2.6.24 外符号誤り訂正

外符号としてリードソロモン及びIETF RFC5053として規定されているラプター符号を使用可能とする。外符号の種別と符号化率についてはOISチャンネルによって受信機に伝送される。

(理由)

広くモバイル放送に使用されているリードソロモン符号に加え、3GPPのMBMSストリーミング及びDVB-Hのファイル配信で採用されているラプター符号の使用を可能とする。

#### 3.2.6.24.1 リードソロモン符号

リードソロモン誤りコントロールブロック (Reed-Solomon Error Control Block) 毎にリードソロモン符号 (N, K, R) を適用する。Nはリードソロモン符号語 (Reed-Solomon code word) で16オクテット固定、Kはそのうちデータ部のオクテット数であり、8、12、14及び16から選択が可能である。Rはパリティ部のオクテット数で8、4、2もしくは0となる。このリードソロモン符号の元としてはGF(2<sup>8</sup>)の元を用い、原始元 (primitive element) は次式によって定義される。

$$\alpha^8 + \alpha^4 + \alpha^3 + \alpha^2 + 1 = 0.$$

また、それぞれのリードソロモン外符号の生成多項式g(X)は以下の通りとする。

(16, 8, 8) リードソロモン符号

$$g(X) = 1 + \alpha^{44} X + \alpha^{231} X^2 + \alpha^{70} X^3 + \alpha^{235} X^4 + \alpha^{70} X^5 + \alpha^{231} X^6 + \alpha^{44} X^7 + X^8$$

(16, 12, 4) リードソロモン符号

$$g(X) = 1 + \alpha^{201} X + \alpha^{246} X^2 + \alpha^{201} X^3 + X^4.$$

(16, 14, 2) リードソロモン符号

$$g(X) = 1 + \alpha^{152} X + X^2.$$

リードソロモン誤りコントロールブロックの構成を図3.2.6.24.1-1に示す。

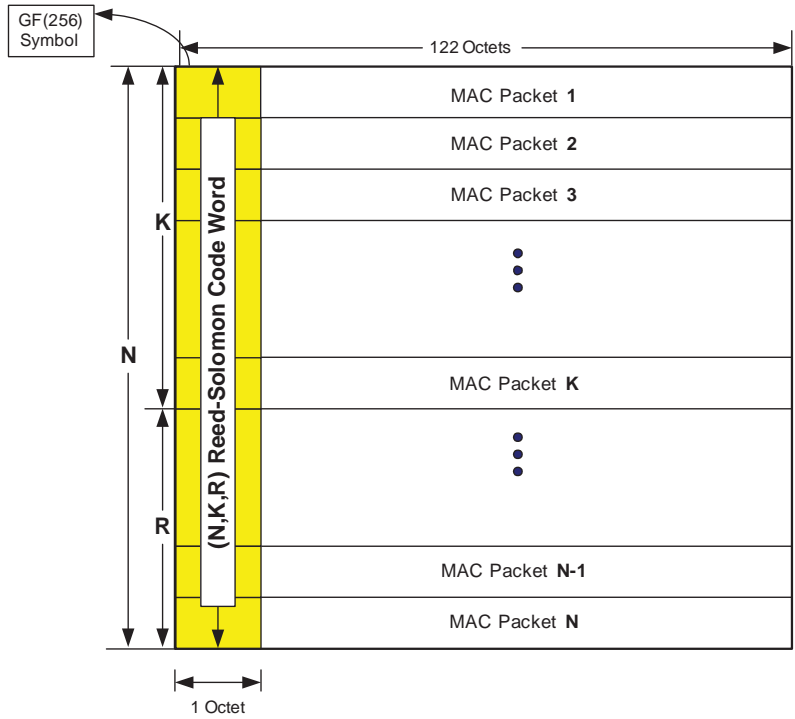


図 3.2.6.24.1-1 リードソロモン誤りコントロールブロック構成

3.2.6.24.1.1 リードソロモン誤りコントロールブロックの物理レイヤ割当て

リードソロモン誤りコントロールブロックの物理レイヤ割り当て例を図3.2.6.24.1.1-1及び図3.2.6.24.1.1-2に示す。

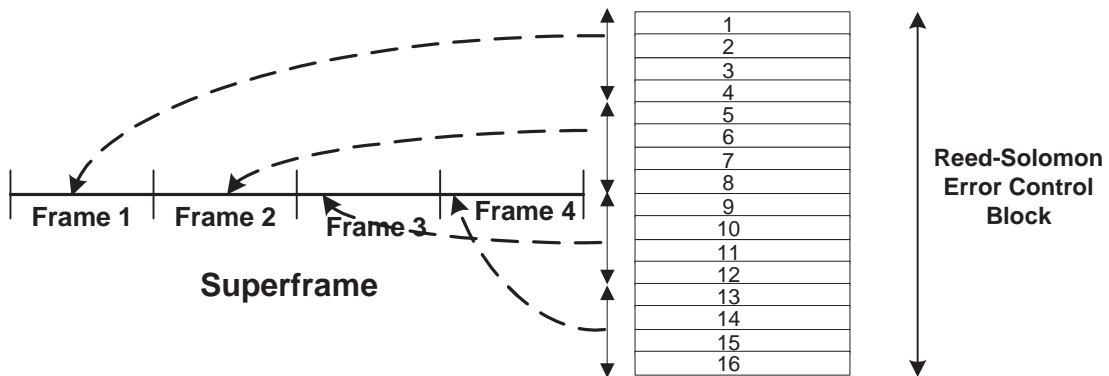


図 3.2.6.24.1.1-1 リードソロモン誤りコントロールブロックの物理レイヤ割当て

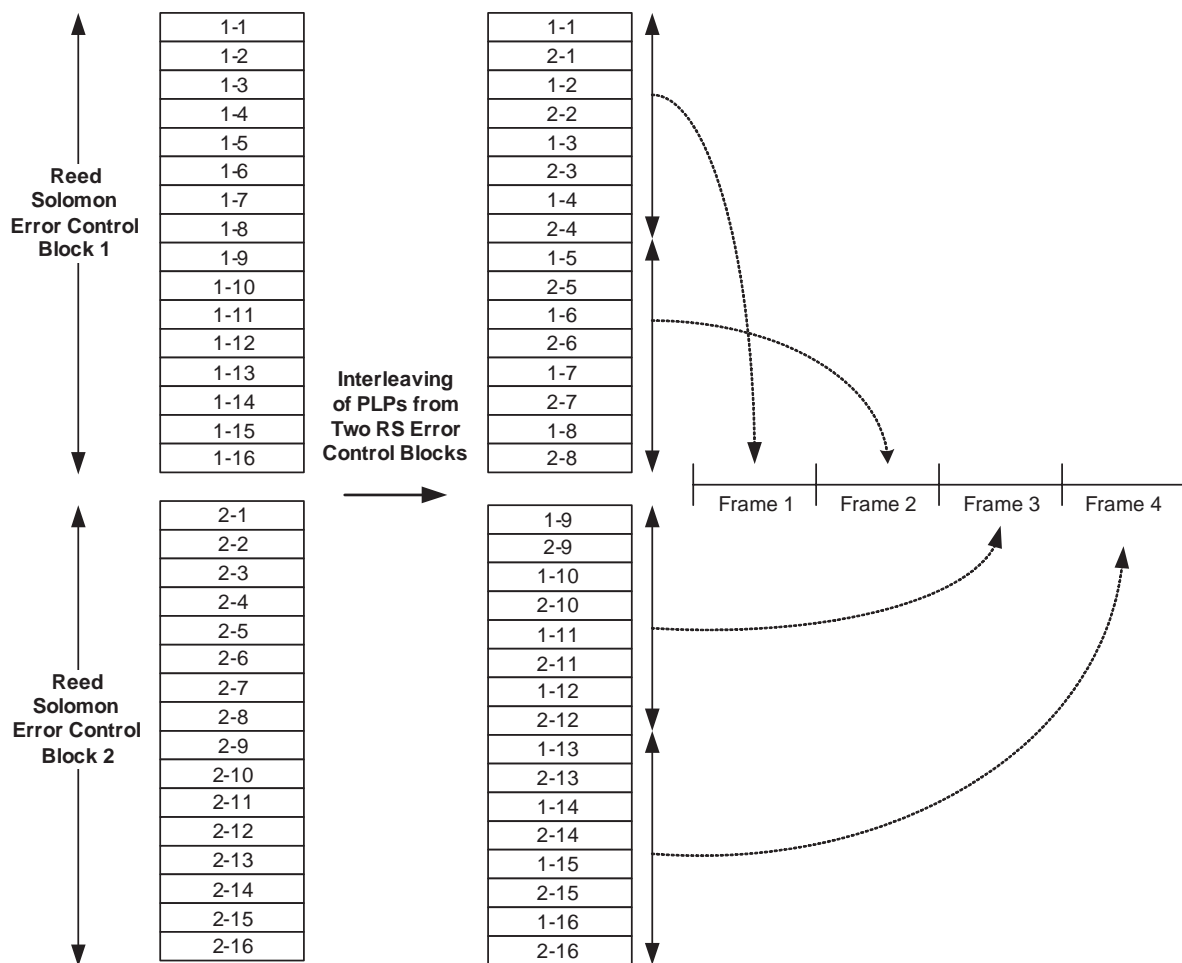


図 3.2.6.24.1.1-2 2 リードソロモン誤りコントロールブロックの物理レイヤ割当て

### 3.2.6.24.2 ラプター符号

ラプター誤りコントロールブロック (Raptor Error Control Block) 毎にラプター符号 (N, K, R) を適用する。ラプター符号の符号化率は $1/2$ 、 $3/4$ 、 $7/8$ および $15/16$ とする。各ラプター誤りコントロールブロックはN行×122バイト列とする。NはRaptor符号語 (Raptor code word) で16の倍数である。Kはそのうちデータ部のオクテット数であり、 $16 \times$ 符号化率の倍数、すなわち8、12、14及び15の倍数となる。Rはパリティ部のオクテット数で $16 \times (\text{符号化率}-1)$ の倍数で8、4、2もしくは1の倍数となる。ラプター符号化の手順についてはIETF RFC5053に準拠する。(ただし、5.3は除く)

ラプター誤りコントロールブロックの構成を図3.2.6.24.2-1に示す。

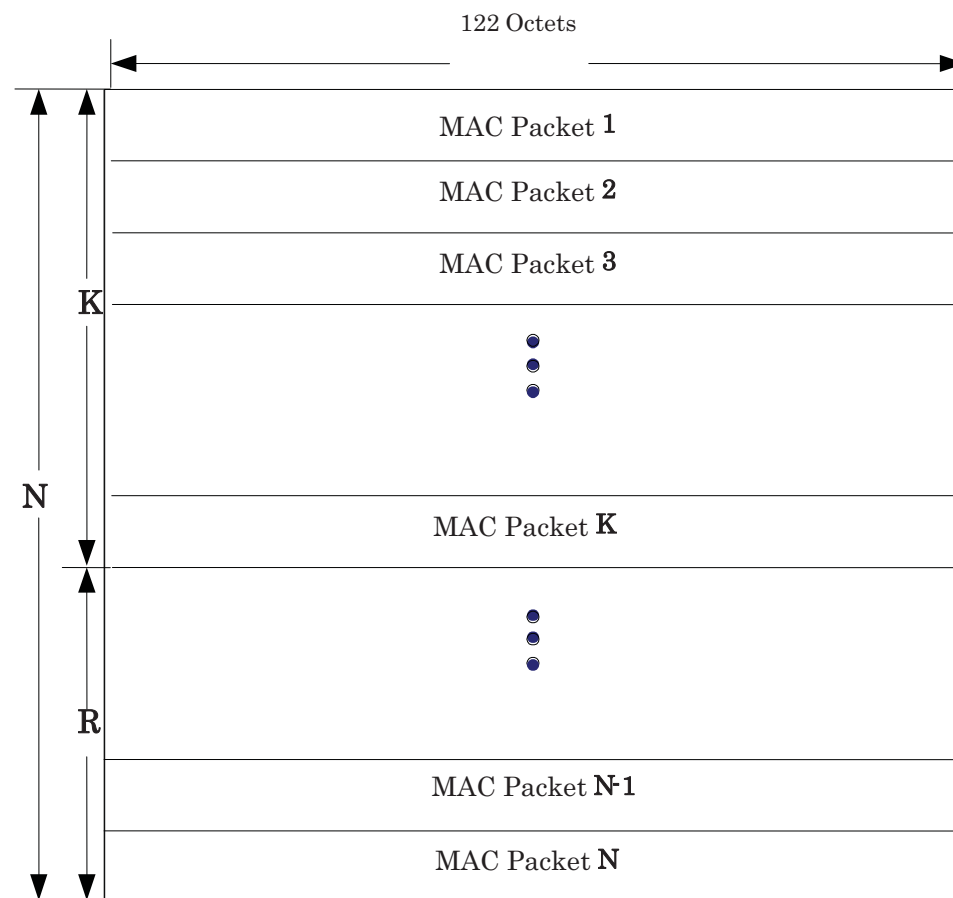


図 3. 2. 6. 24. 2-1 ラプター誤り制御ブロック構成

### 3. 2. 6. 24. 2. 1 ラプター誤りコントロールブロックの物理レイヤ割当て

ラプター誤りコントロールブロックの物理レイヤ割当てを図3. 2. 6. 24. 2. 1-1に示す。

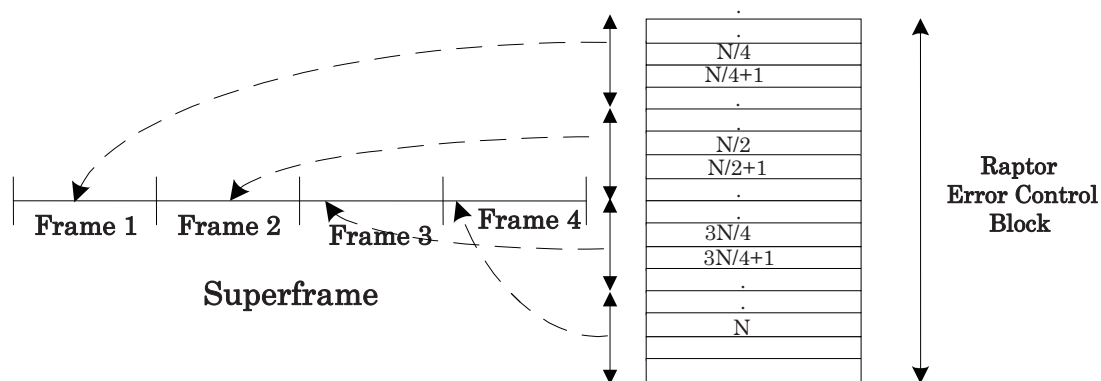


図 3. 2. 6. 24. 2. 1-1 1 ラプター誤りコントロールブロックの物理レイヤ割当て