

超高速光エッジノード技術の研究開発

ICTイノベーションフォーラム2012
2012年10月2日

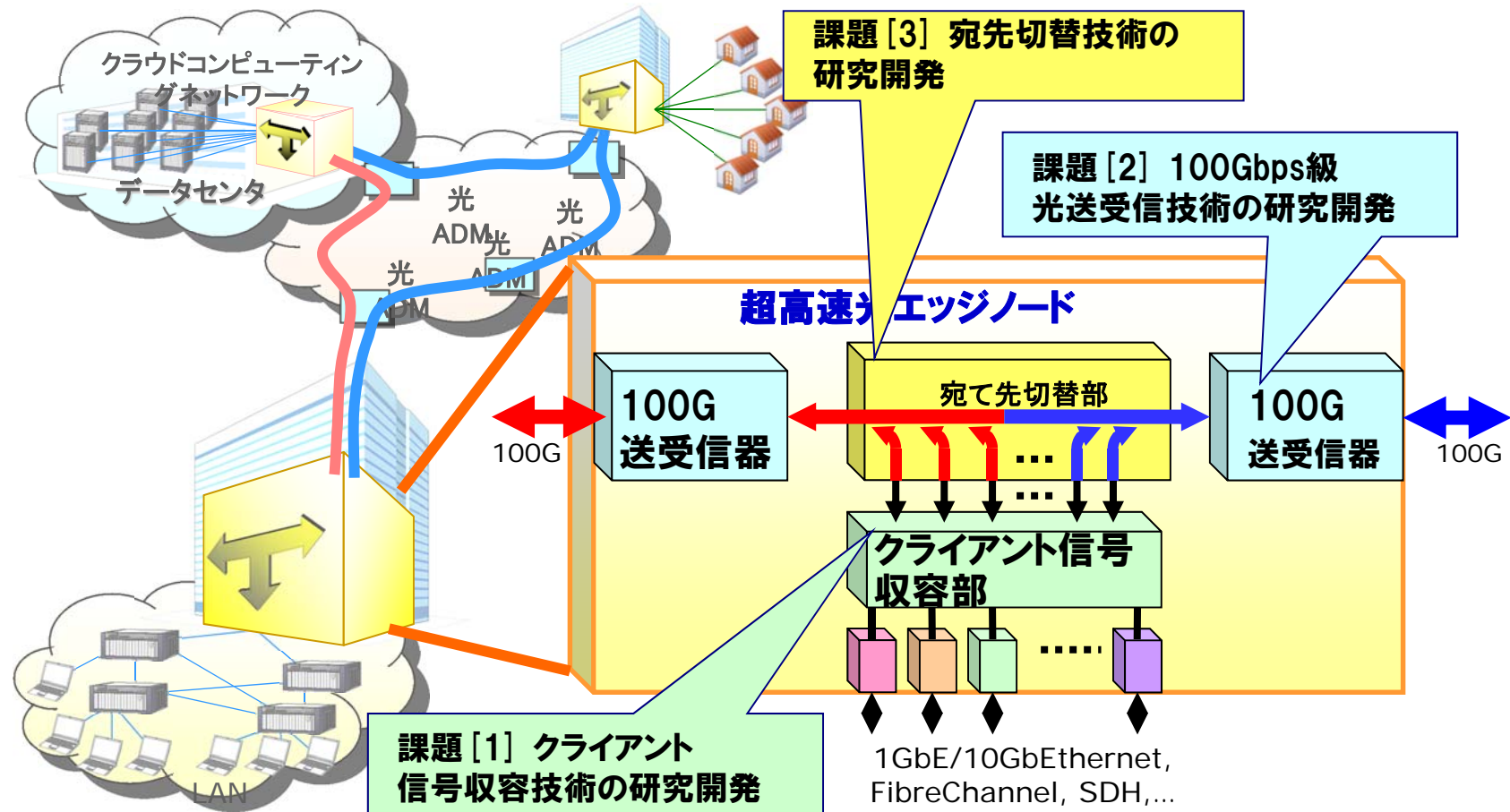
日本電信電話株式会社
日本電気株式会社
富士通株式会社
三菱電機株式会社

講演内容

1. **100ギガビット光通信技術の研究開発概況**
2. **デジタルコヒーレント信号処理集積回路**
3. **コンセプトプルーフ評価実験**
4. **実現要素技術**
5. **今後の展望**
6. **まとめ**

研究開発の目的と概要

超高速光エッジノード高速化に必須となるクライアント信号収容技術、100Gbps級光送受信技術、及び宛先切替技術の確立を目指す。これら技術の確立によりネットワークの効率化、低消費電力化を可能とし、国民生活の利便性向上や地球温暖化対策に貢献する。



研究開発フォーメーション

超高速光エッジノード技術の研究開発

課題[1] クライアント信号収容技術の研究開発(富士通)

課題[2] 100Gbps級光送受信技術の研究開発

課題2-ア 100Gbpsデジタルコヒーレント信号処理方式の研究開発

2-ア-1 デジタルコヒーレント信号処理方式の研究開発

2-ア-1-1
デジタルコヒーレント信号処理技術 (NTT)

2-ア-1-2
デジタルコヒーレント波長分散補償技術 (NEC)

2-ア-1-3
デジタルコヒーレント偏波処理技術 (富士通)

2-ア-1-4
デジタルコヒーレント軟判定FEC技術 (三菱電機)

2-ア-3 デジタル信号処理統合検証技術の研究開発 (NTT)

課題2-イ 100Gbpsデジタルコヒーレント光送受信技術の研究開発

2-イ-1 光送受信技術の研究開発

2-イ-1-1
受信フロントエンド技術の研究開発(NTT)

2-イ-1-2
モジュレーション技術の研究開発(NTT)

2-イ-1-3 光トランシーバ技術の研究開発(富士通)

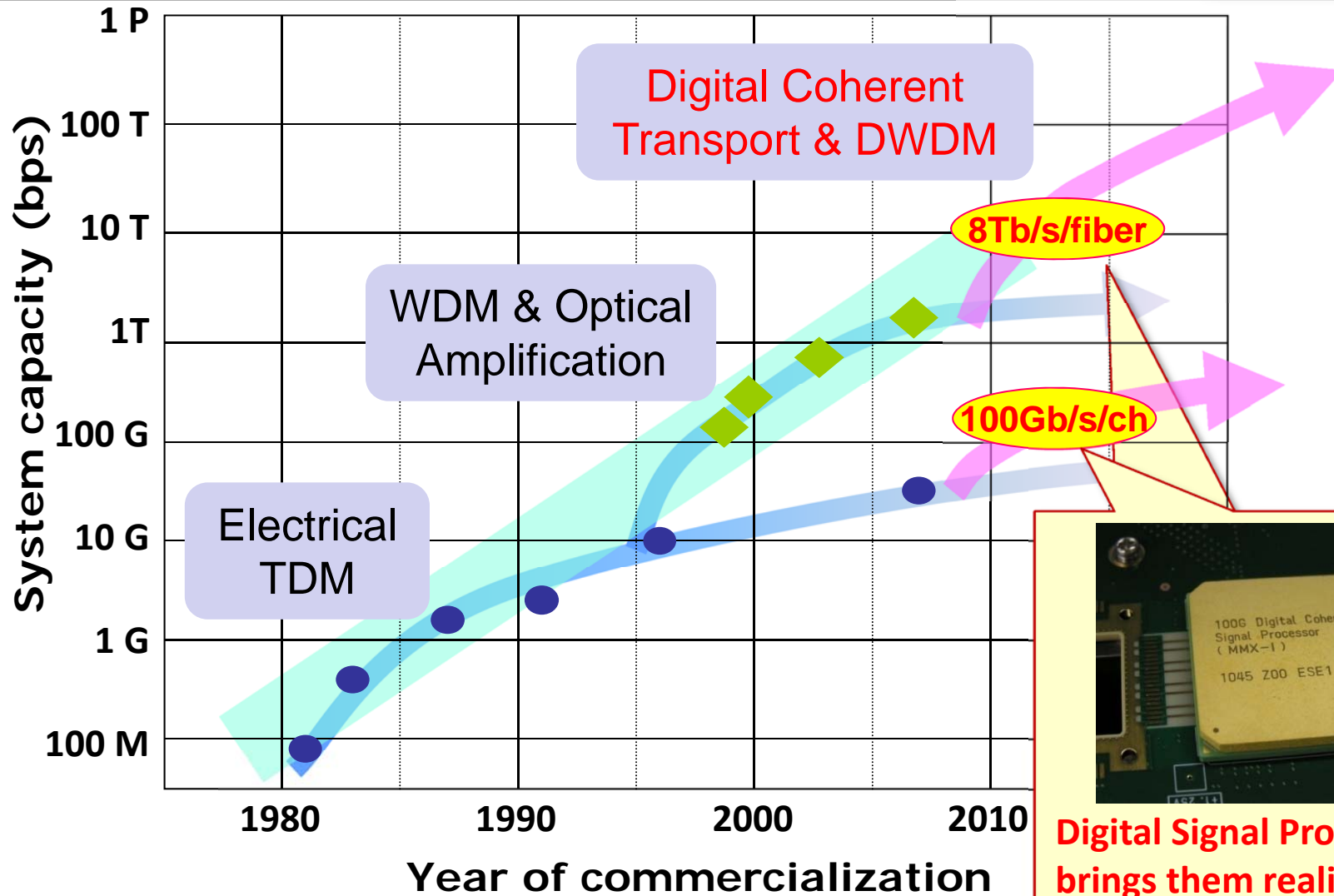
課題2-ウ 100Gbpsデジタルコヒーレント光伝送方式評価技術の研究開発(NTT)

2-ウ-1 クライアント信号処理部評価技術

2-ウ-2 システム評価技術(伝送実験等)

課題[3] 宛先切替技術の研究開発(富士通)

100ギガビット光通信技術研究の位置付け

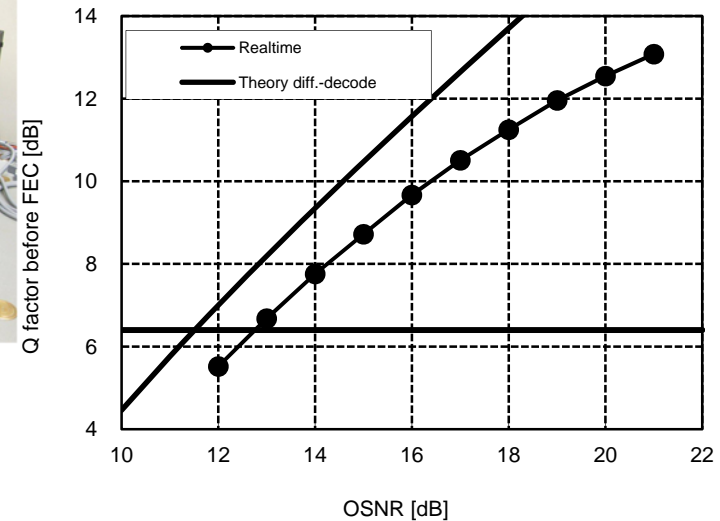
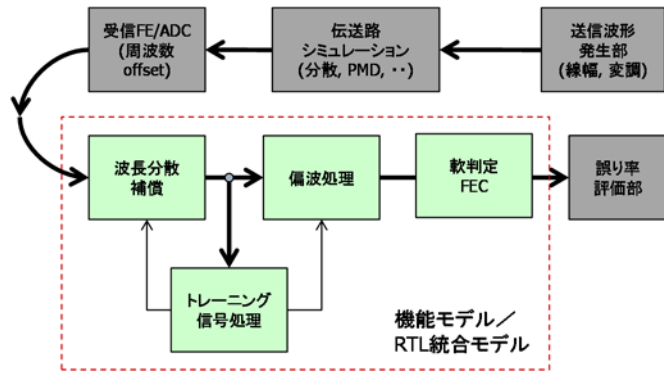


The development of concept-proof 2nd gen. DSP is supported in part by the "R&D on High Speed Optical Transport System Technologies" of the Ministry of Internal Affairs and Communications of Japan.

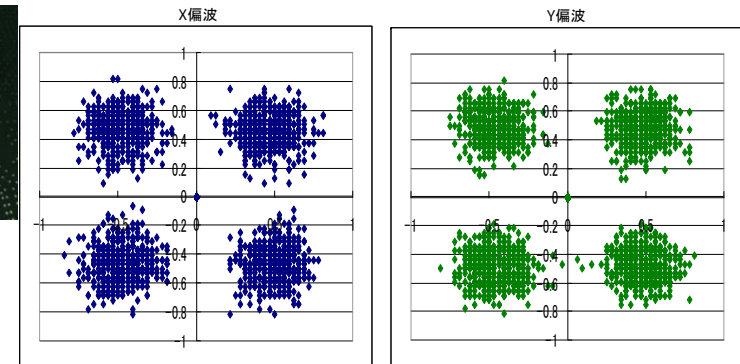
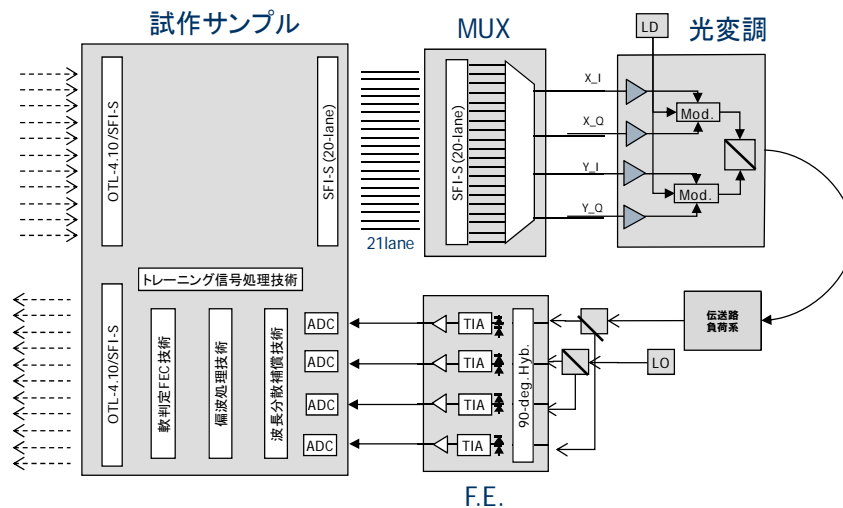
デジタルコヒーレント信号処理集積化技術

【課題2-ア-3関連】

機能モデル／RTL統合モデルによる統合検証を行い、各技術課題にフィードバックを実施。各技術を統合して試作を行い、統合リアルタイム動作検証を実施し、良好な特性を確認した。



機能／RTL統合モデル検証系およびエミュレータ外観

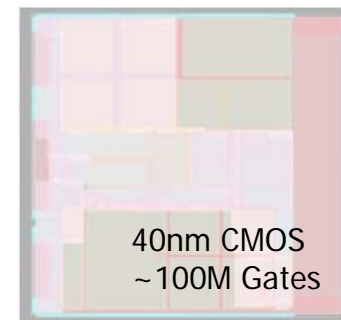
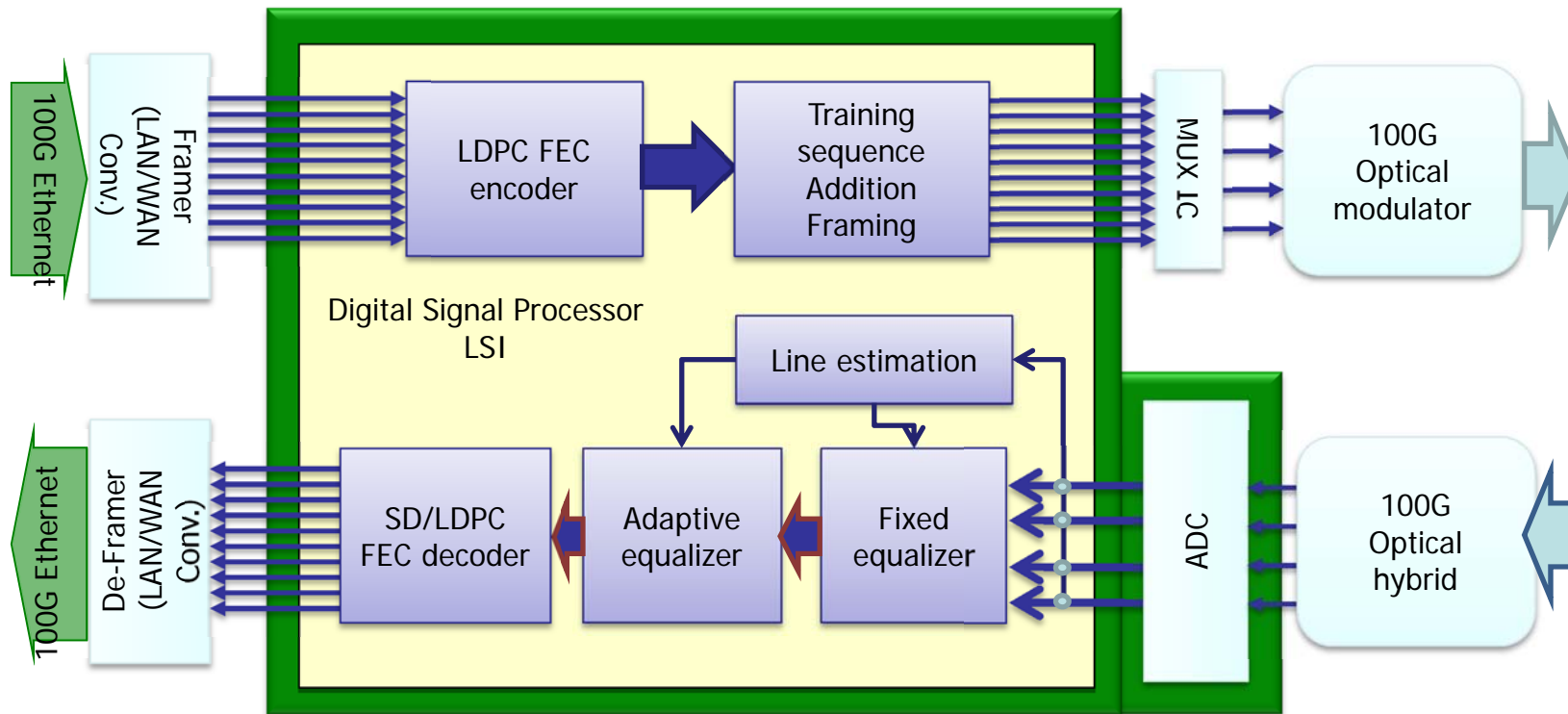


統合リアルタイム動作検証系

試作サンプル外観

統合リアルタイム動作評価結果

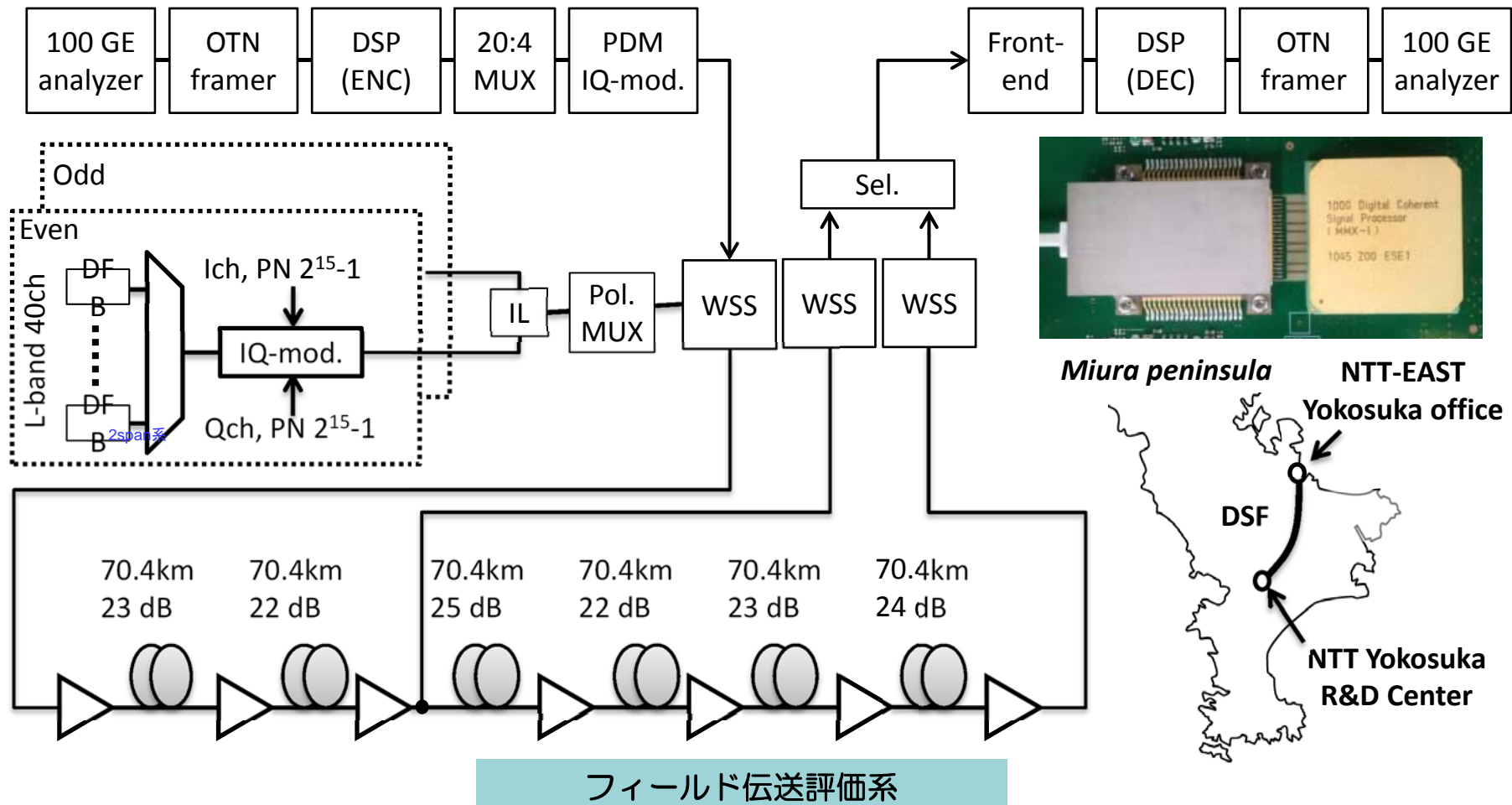
100GコヒーレントDSPの機能構成



100ギガビット光通信技術評価技術

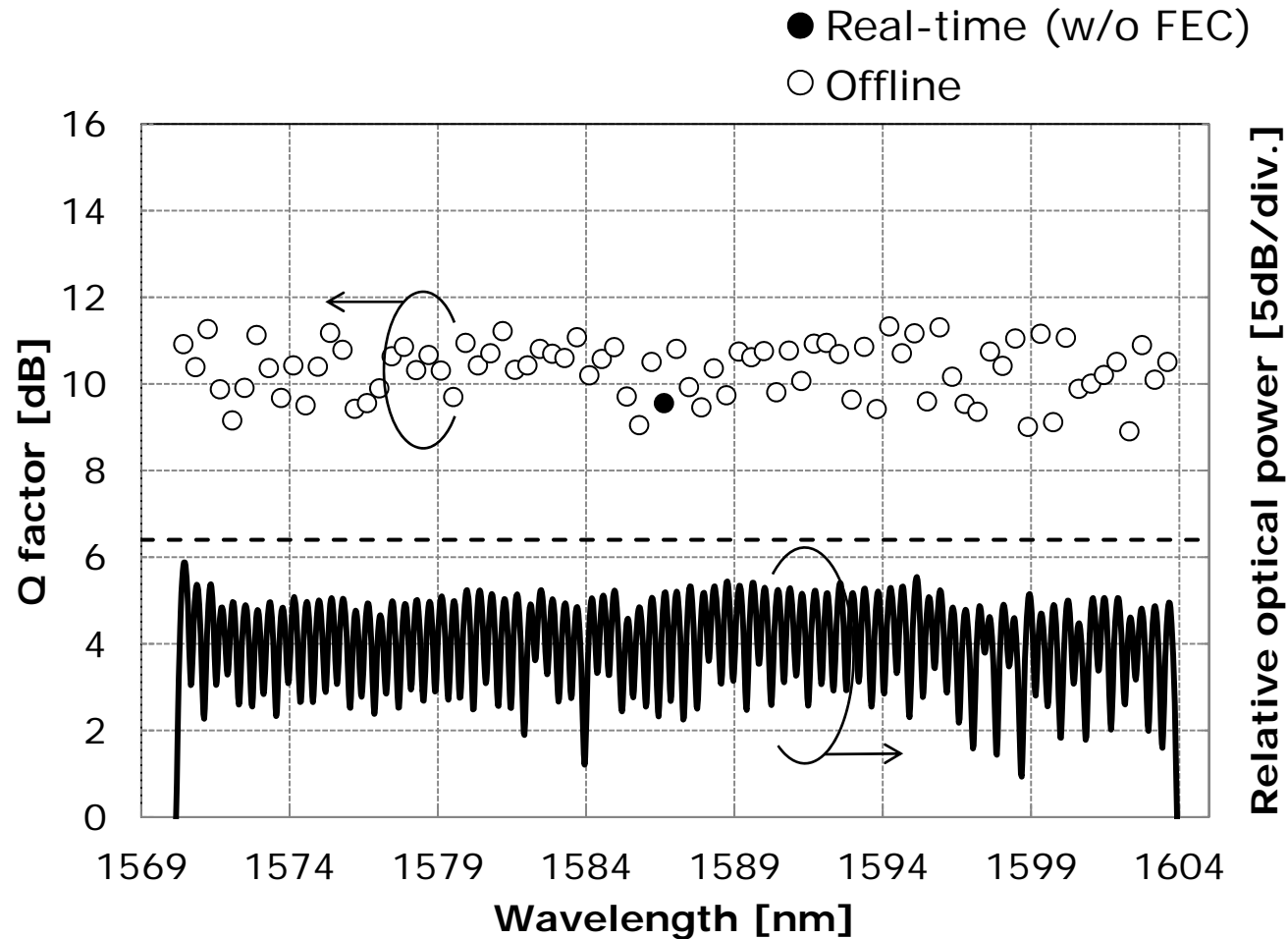
【課題2-ウ-2関連】(1/2)

- フィールド敷設ファイバを用いた80ch WDM伝送を実施
- フィールドWDM伝送に対する100Gデジタルコヒーレント信号処理LSIの適用性を実証
- 高速波長分散推定技術による経路切り替え時の高速信号復旧動作を実証



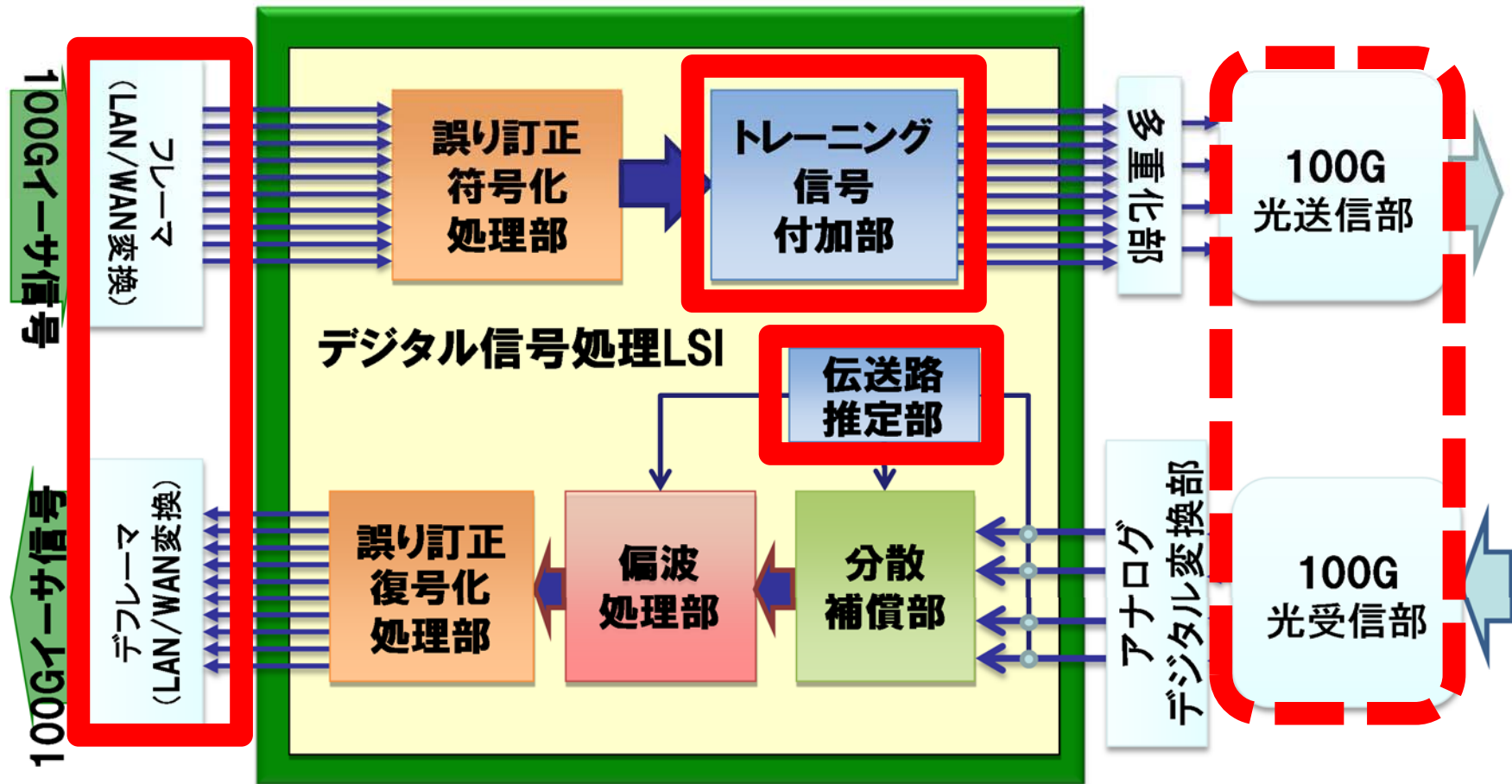
100ギガビット光通信技術評価技術

【課題2-ウ-2関連】(2/2)

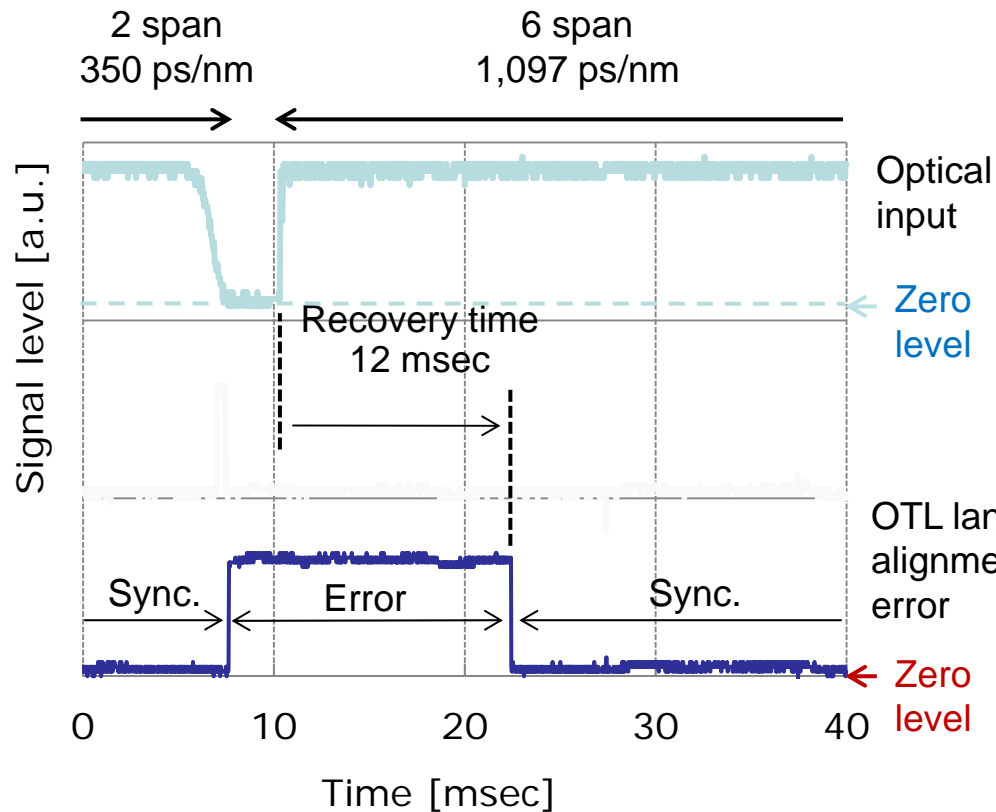


80ch WDM伝送特性

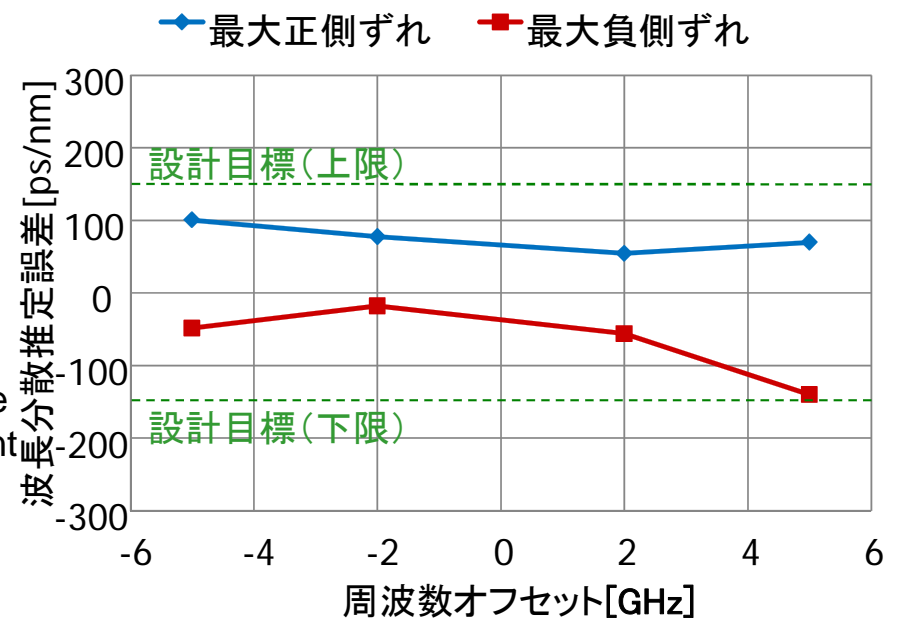
担当課題 (NTT)



トレーニング信号を用いた高速波長分散推定のアルゴリズム・回路を開発。試作サンプルを用いた統合評価により、偏波モード分散、周波数オフセット等の様々な劣化要因がある条件において、高速・高精度に伝送路の波長分散を推定できることを確認した。

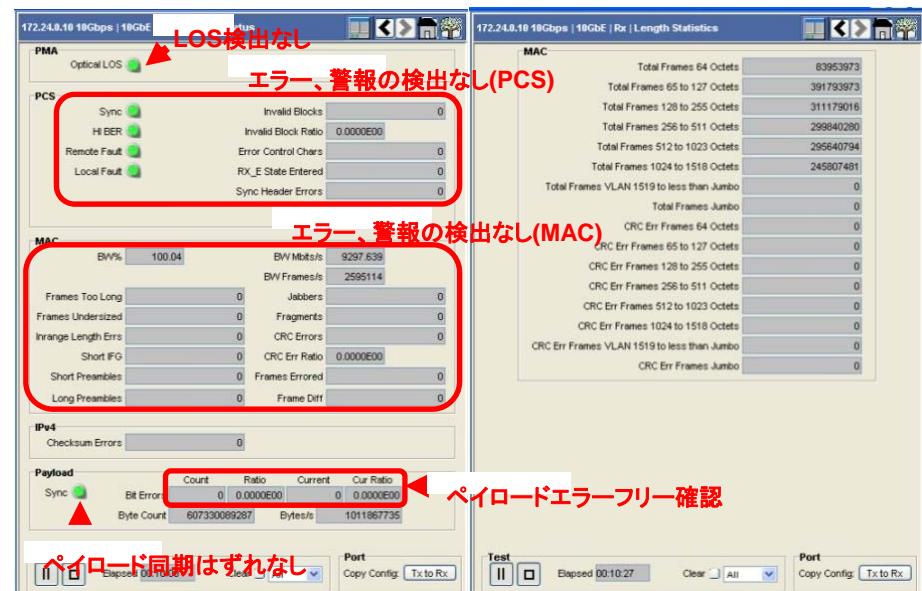
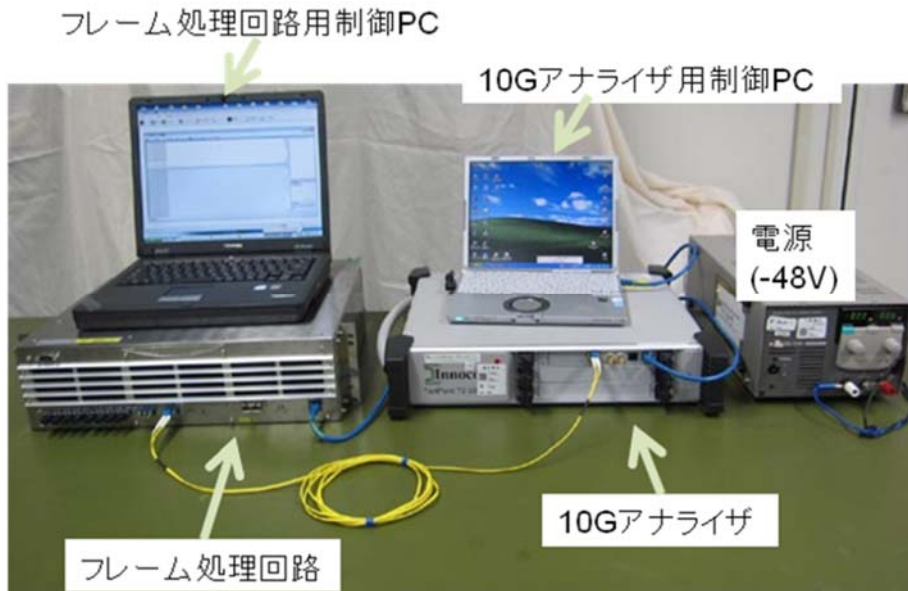


経路切り替え時の信号復旧



波長分散推定精度の評価結果

10GbE信号を100Gへ多重化し光伝送フレームへ収容し評価伝送特性を評価するためのフレーム処理回路を開発。10GbEクライアント信号を100Gへ多重し、内部で折り返し、100G信号を分離した後の信号についてエラーフリー(誤り率 10^{-12} 以下)伝送を確認した。



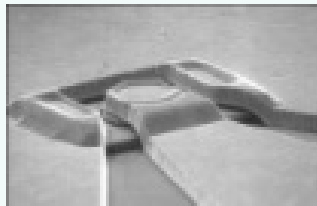
フレーム処理回路評価系の構成

評価結果例 (10Gアナライザ画面)

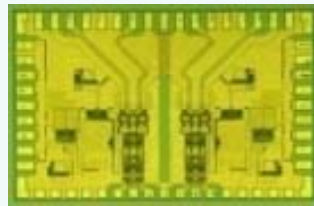
偏波分離を行う石英系PLC、高局発光下で動作する超高速InP PDアレー、制御機能を盛り込んだInP-HBT TIAを小型集積して高性能な受信器を実現した。



石英系PLCを用いた
光偏波・位相制御
技術



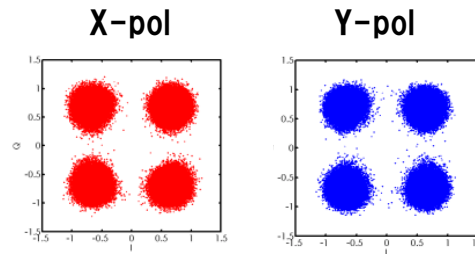
InP/InGaAs PIN-PD
を用いた高入力耐
性受光技術



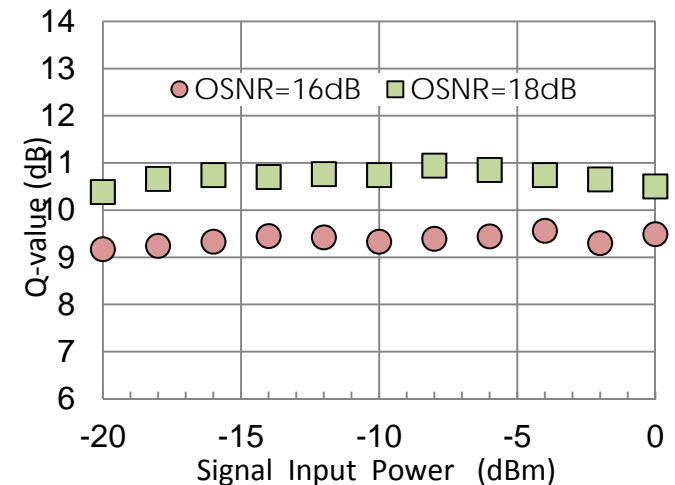
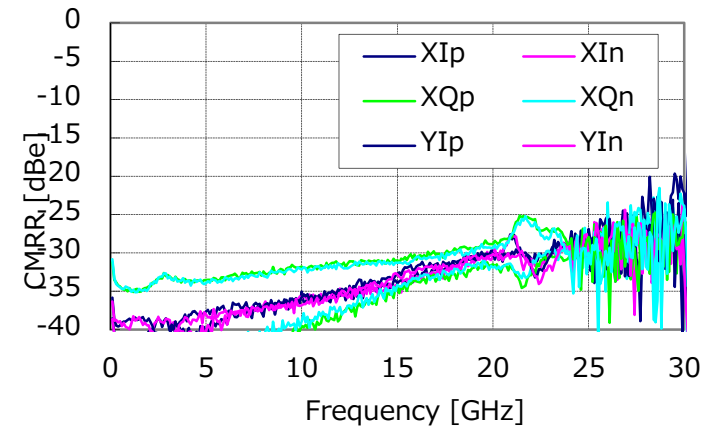
InP HBT ICを用いた
低歪み・制御機能
付きTIA技術



集積光受信器



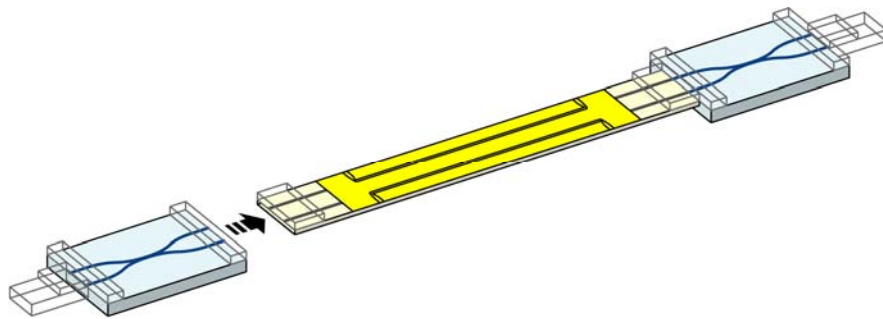
復調された100G-PDM-QPSK光信号



100ギガビット光モジュレーション技術

【課題2-イ-1-2関連】

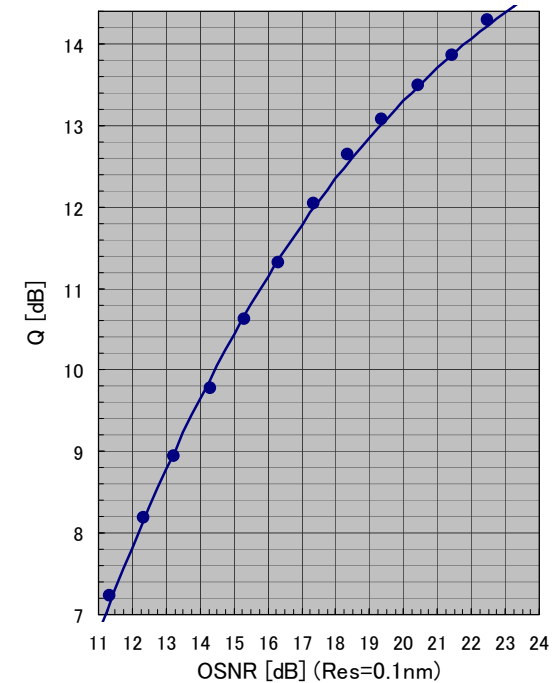
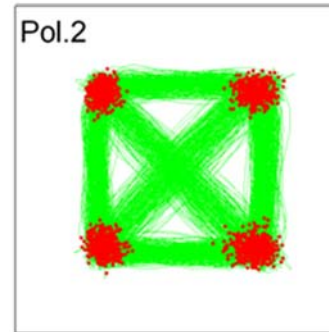
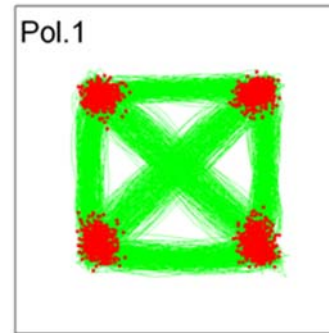
優れた光回路機能を持つ石英系PLCと高速なLiNbO₃位相シフタアレイを実装して、小型で高性能な100G DP-QPSK変調器を実現。コヒーレント信号送信動作も良好であることを確認した。



石英系PLCとLiNbO₃素子の基本実装構造



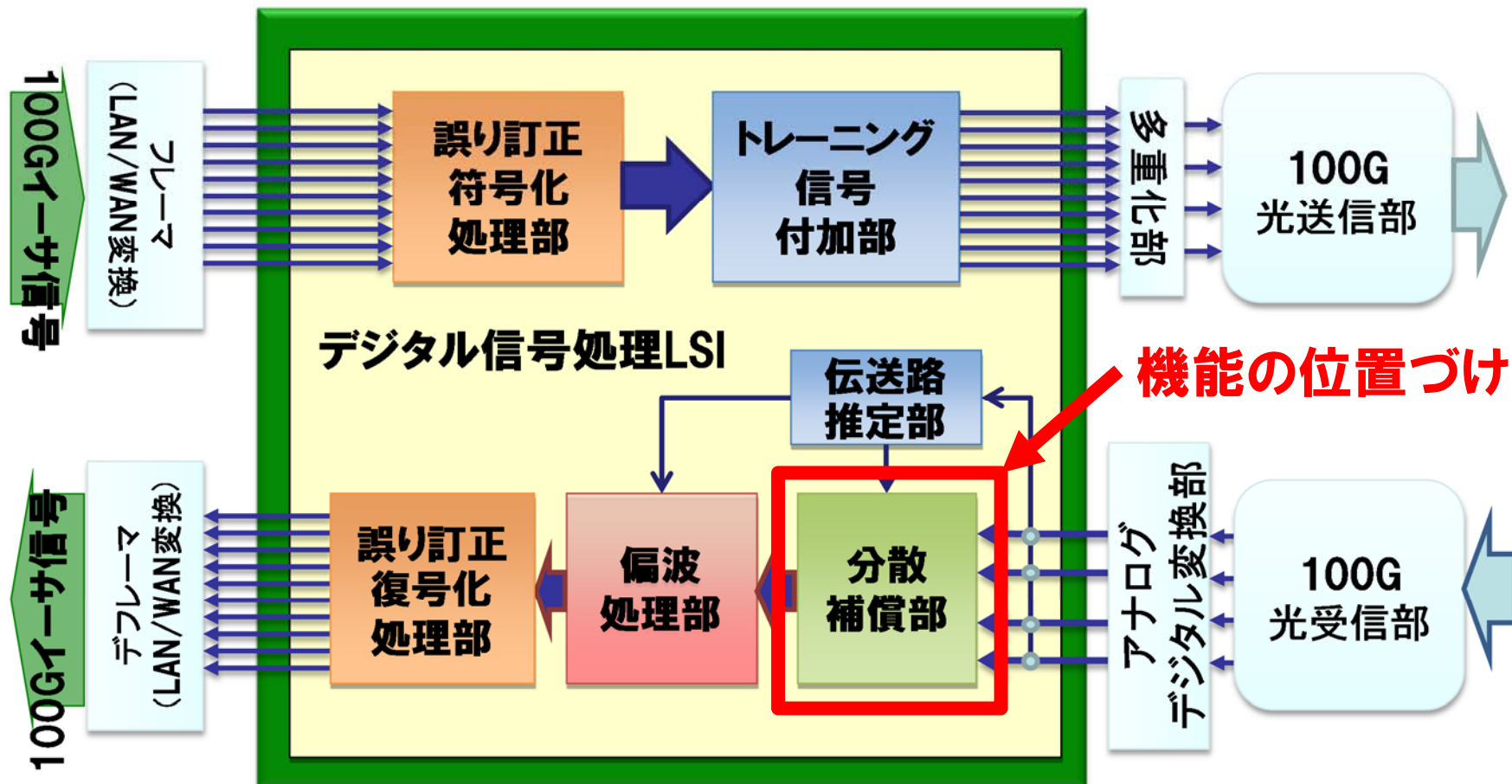
100G DP-QPSK変調器



変調信号Q値の
光雑音付加耐力

担当課題 (NEC)

最大20,000ps/nmの光ファイバ伝送路(約1,000km)で生じる波長分散歪を受信端でデジタル信号処理により等化する回路を開発する



大規模歪補償FDE回路の課題と 解決へのアプローチ

補償分散量の増大



所定量のオーバーラップ数の確保



FFT/IFFTが大規模化

規模縮減する4技術

クロックアップ方式

FFT構成最適化

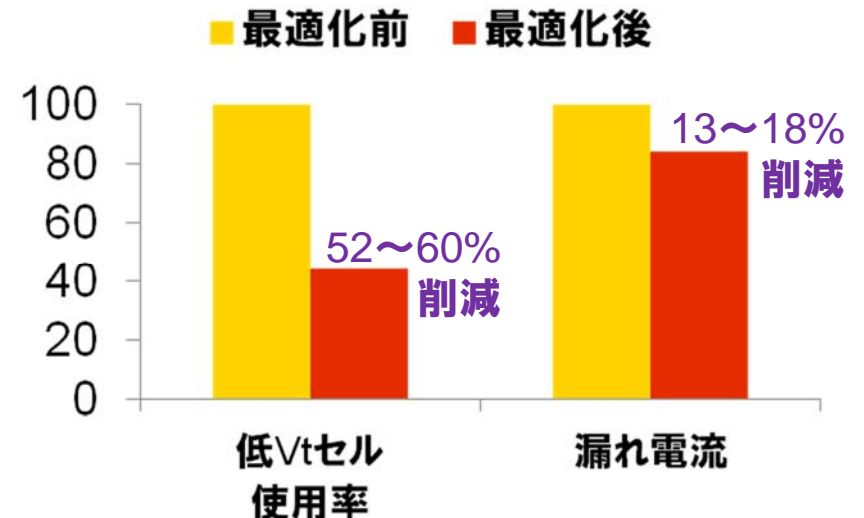
面切り替え方式

論理セル最適配置

論理セル組み合わせ最適化により
速度劣化なしに電力削減

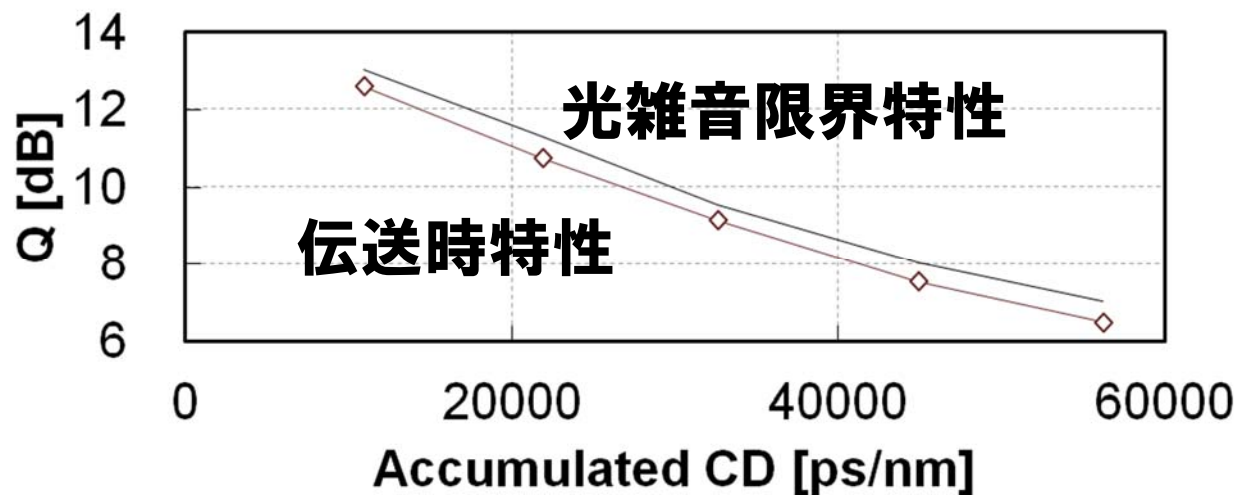
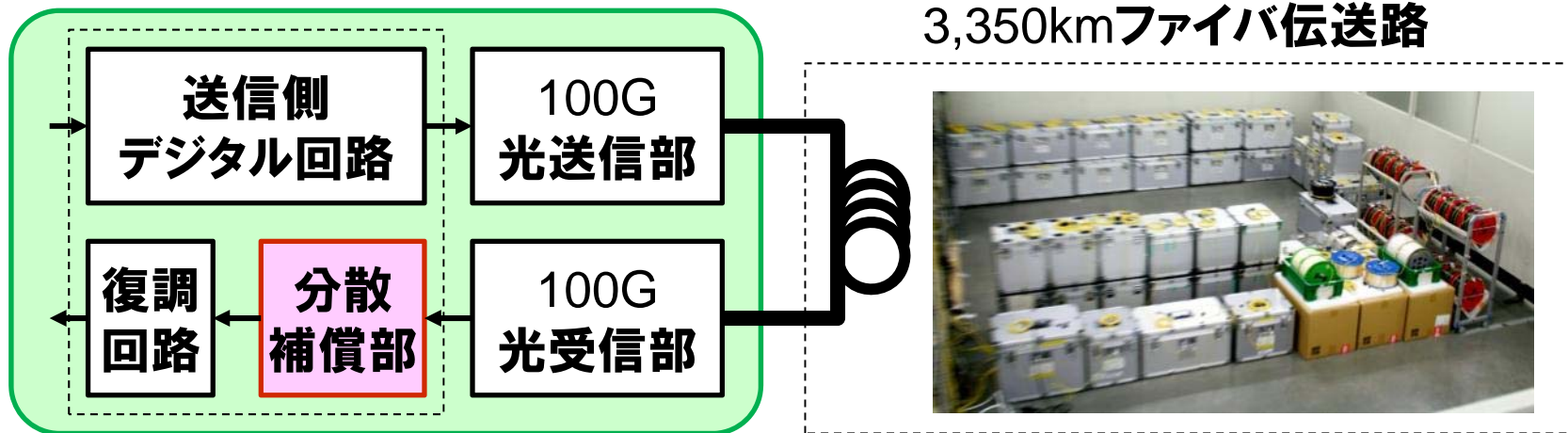
論理セル	動作速度	漏れ電流
高Vtセル	低速	小
標準Vtセル	中間	中間
低Vtセル	高速	大

最適に
組合せ

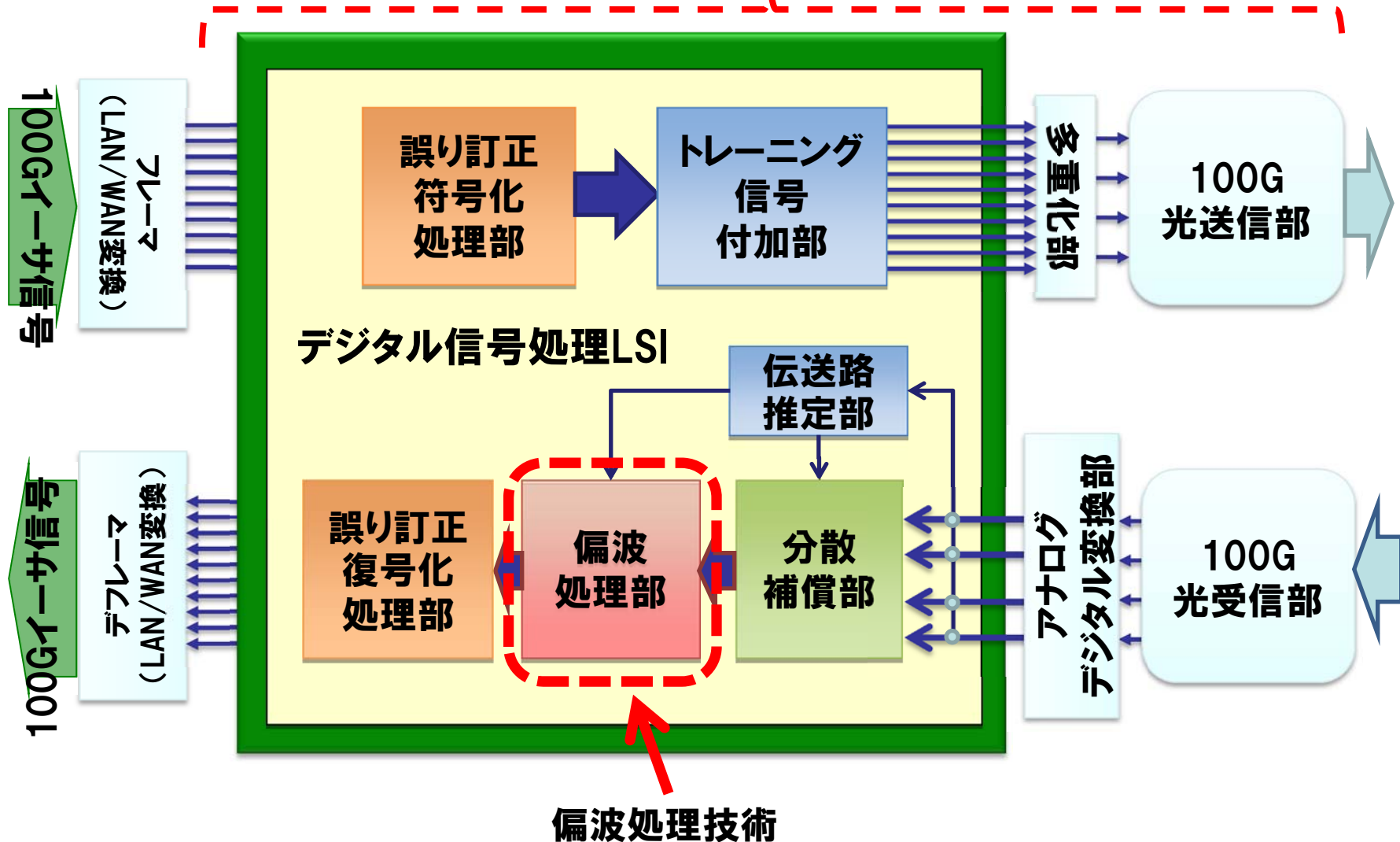


長距離光伝送システムにおける 分散補償効果の検証

歪補償により、光雑音限界にほぼ等しい特性



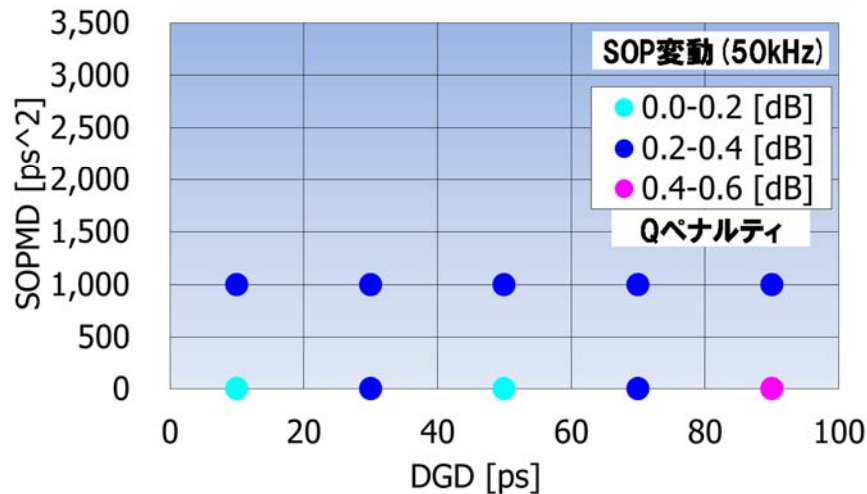
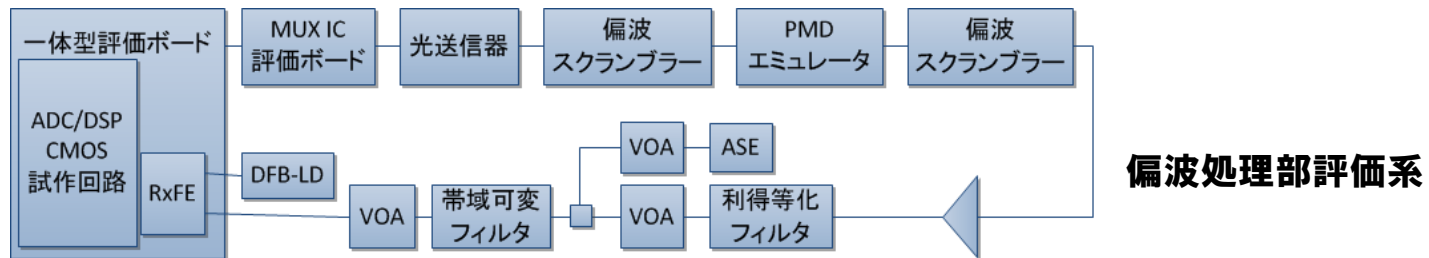
光トランシーバ技術



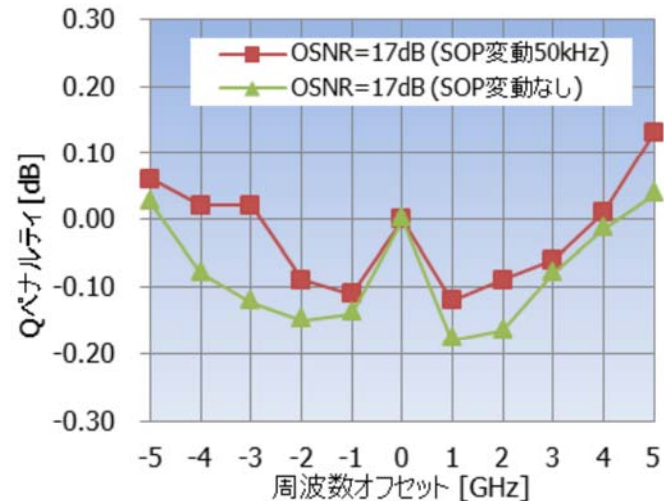
目標:・20kHzの高速偏波変動追従性能、50psの偏波分散耐力、2.5GHzの周波数オフセット耐力を有する処理回路を設計

成果:・フィルタ係数重心最適化によるtap数削減とレーン平均数最適化により目標偏波追従特性を実現
4乗法の4倍の周波数オフセット推定範囲をもつPADE法により目標周波数オフセット耐力を実現

・50kHz偏波変動下での評価で、DGD/SOPMD・周波数オフセット(±2.5GHz)を与えた評価においても信号品質に影響がないことを確認



DGD/SOPMD負荷によるQ値劣化量 (実測値)



周波数オフセット耐力 (実測値)

内容:・ブレードボード型光トランシーバを作製、基本性能評価とオフライン実験を実施

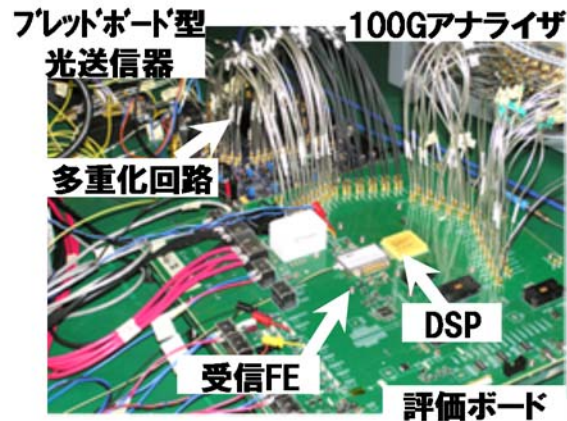
- ・高周波配線技術・実装技術確認用に評価ボードを設計し、受信フロントエンドとCMOS試作回路を32Gbaudの超高速アナログ配線で接続、特性評価を実施し、高周波配線技術・実装技術の確立を確認
- ・上記結果を踏まえて、OIF規格に準拠した形状でオンボード型光トランシーバを実現

成果:・評価ボードを使用して100Gアナライザを信号源としたオンボード型光トランシーバ模擬評価系を構築し、100Gbpsリアルタイム信号疎通でエラーフリーとなり、高周波配線技術の確立を確認

- ・オンボード光トランシーバにおいて模擬評価系と比較して良好なOSNR特性を確認し、オンボード型光トランシーバ技術の確立



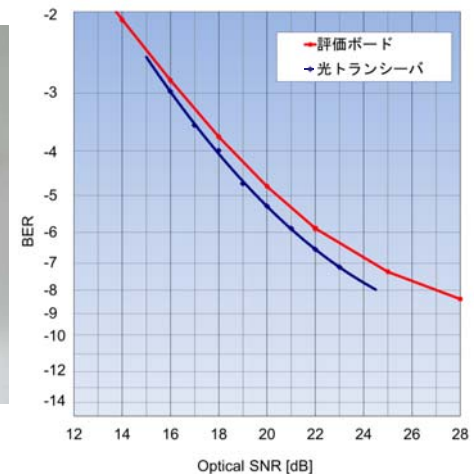
ブレードボード型光トランシーバ



オンボード型光トランシーバ
模擬評価系



オンボード型光トランシーバ外観



OSNR特性比較

参考：課題 [1] クライアント信号収容技術 課題 [3] 宛先切替部

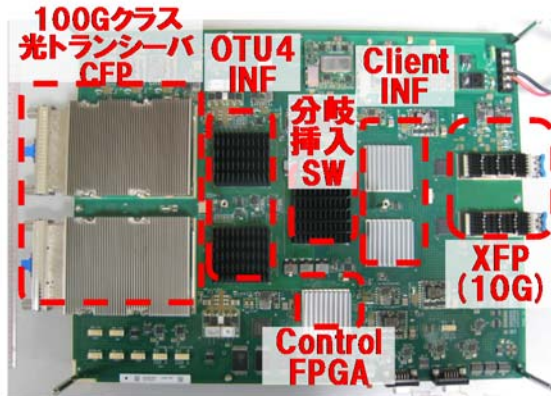
内容

-LO ODU信号を同一周期を持つ共通フレームに変換し、複数フレームを連動させる技術

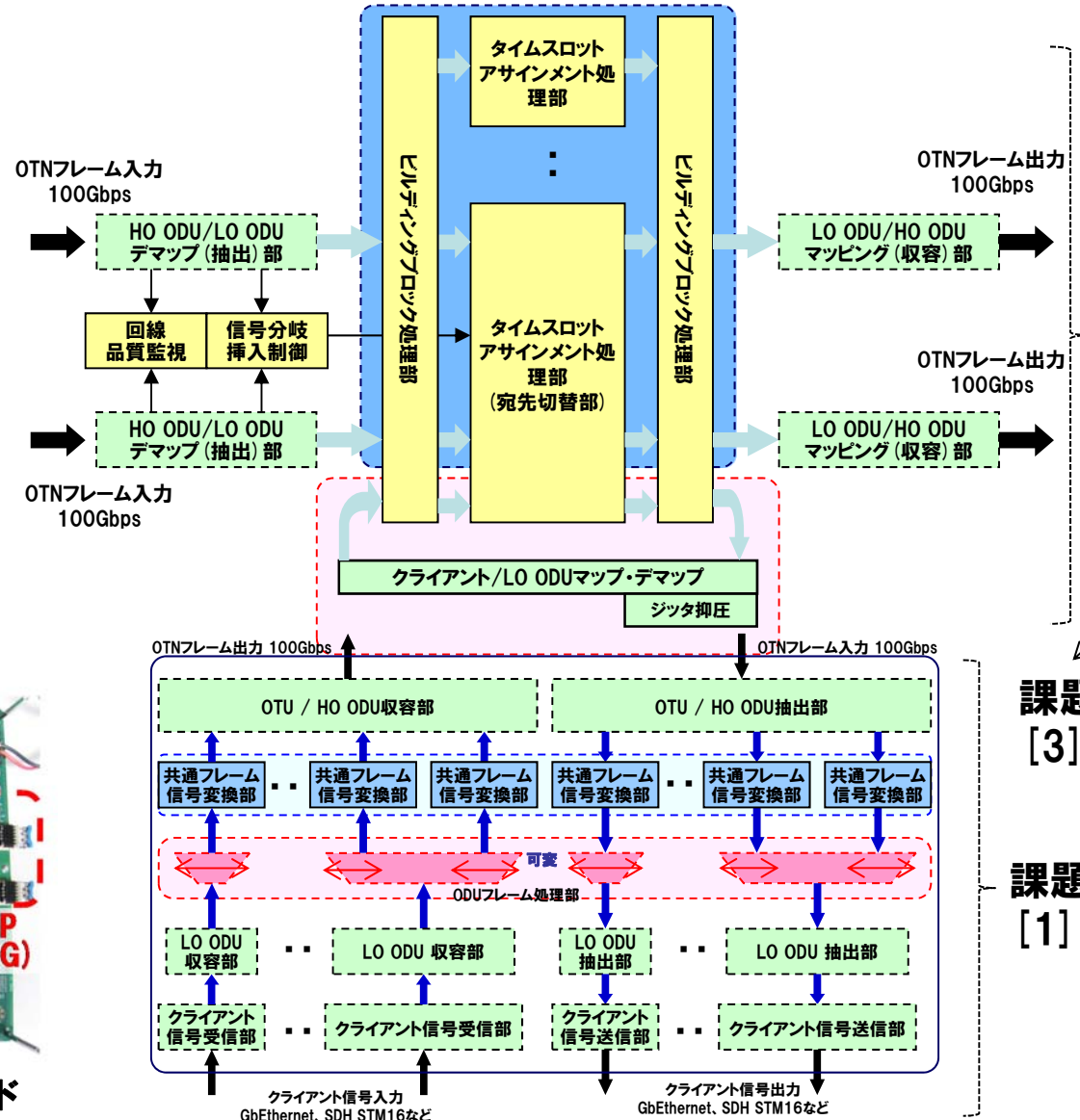
-ビルディングブロック構成型宛先切替技術

成果

クライアント信号収容部、宛先切り替え部をFPGAに実装した100Gbps動作の評価ボードを試作し、パケットスイッチ比1/4の電力消費量を実現



100Gbps動作の超高速光エッジノード評価ボード

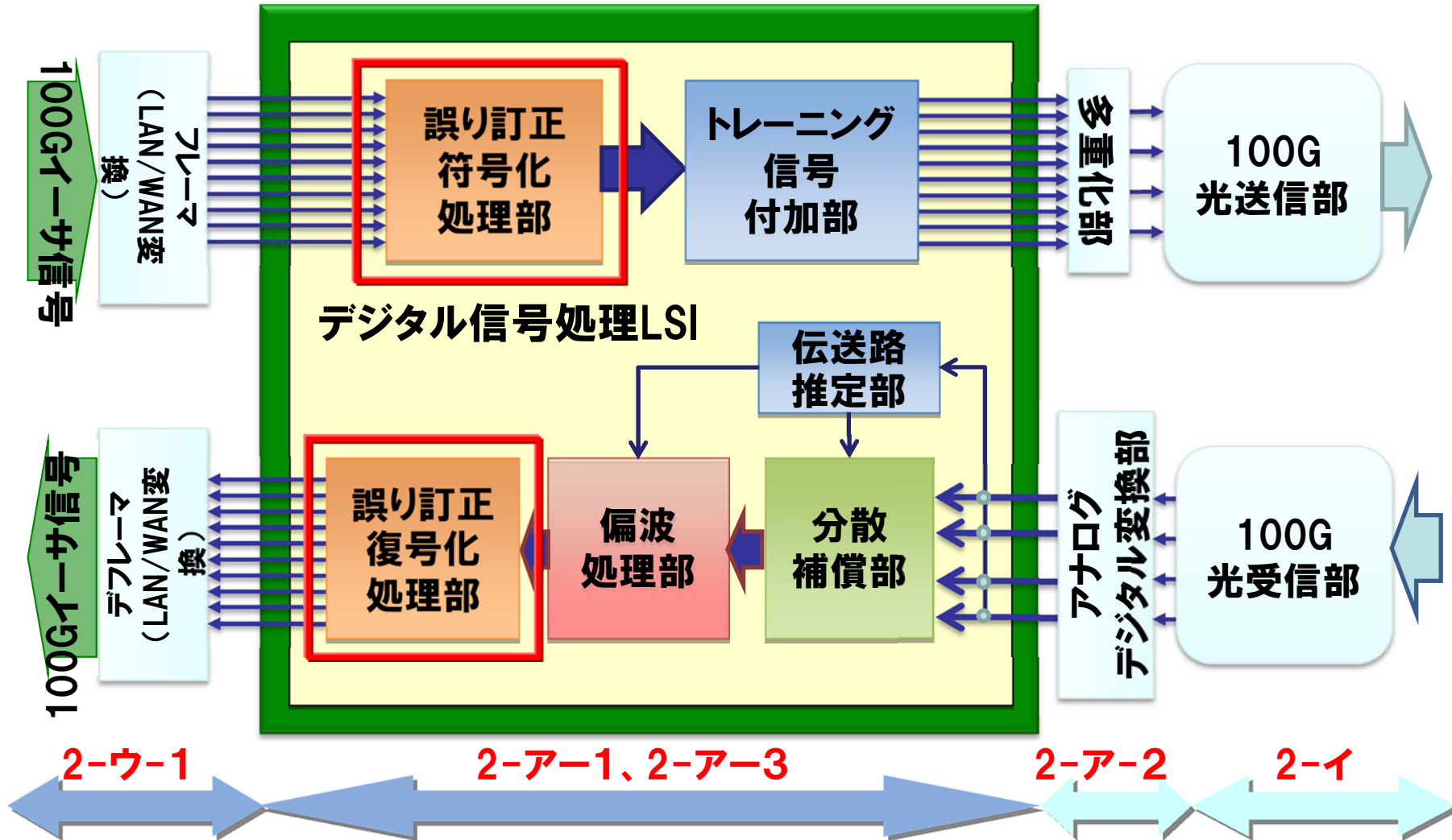


課題 [3]

課題 [1]

担当課題（三菱電機）

三菱電機 NTT 富士通 NEC



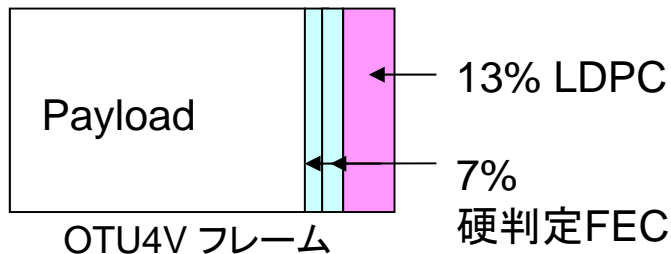
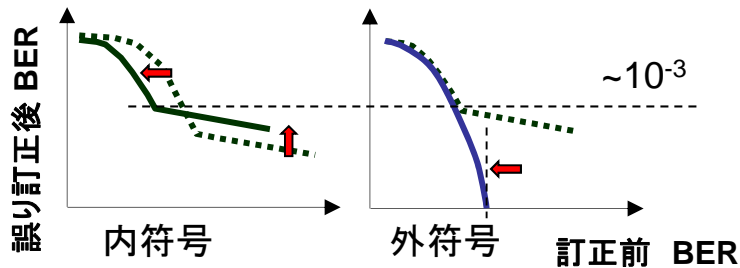
誤り訂正技術(3重接続FEC)

■ 目標: ネット符号化利得 > 10dB の FEC

- ⇒ 「3重接続FEC」を考案
 - ・LDPC 符号を内符号とし、BERの悪い領域で性能を発揮
 - ・強力な外符号で BERの良い領域のエラーフロアを取り除く

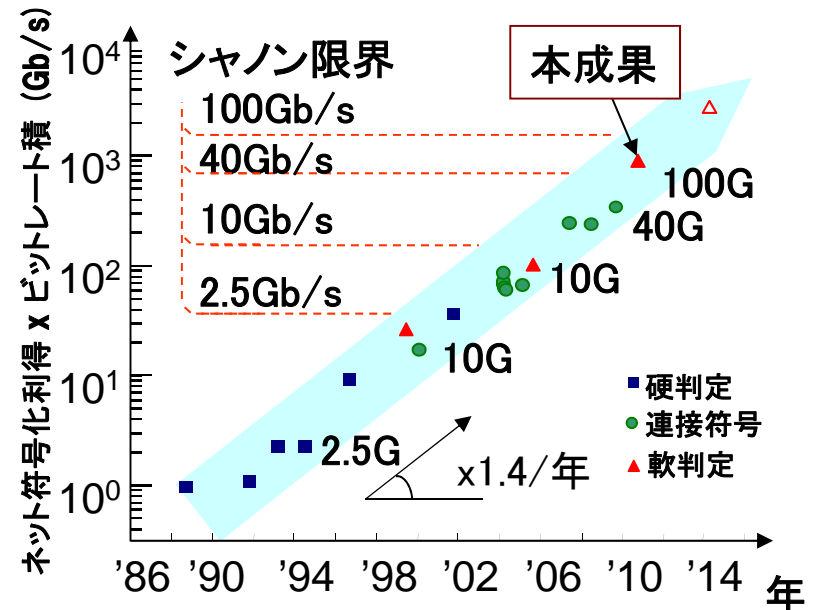
■ 成果: ネット符号化利得 10.8dB を実現

- ⇒ 50ビット中1ビットのエラーを訂正する能力



内符号
外符号
復号アルゴリズム
繰返し復号回数
冗長度
ネット符号化利得
Qリミット

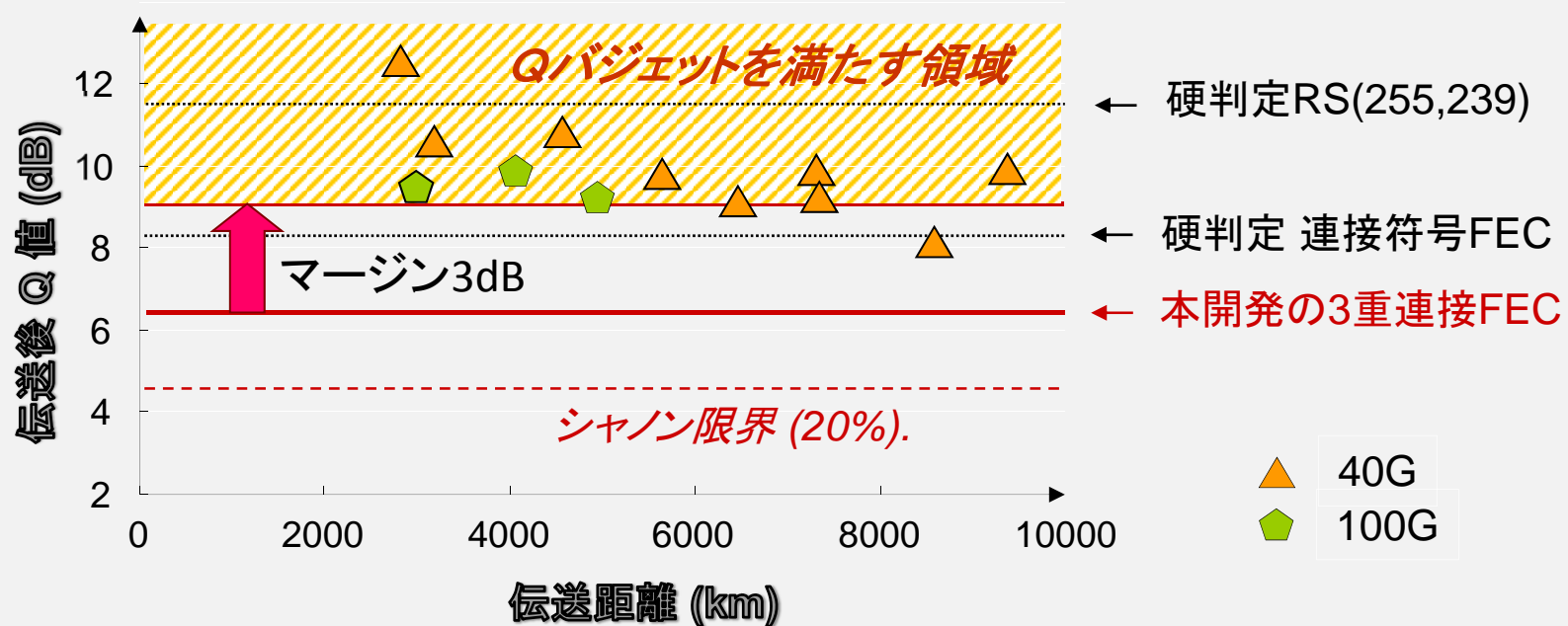
Irregular QC-LDPC (4608, 4080)
硬判定接続符号 (ITU-T G.975.1)
Variable Offset Belief Propagation
16
20.5% (13% LDPC + 7% 硬判定FEC)
10.8dB @ BER = 10^{-15}
6.4dB



開発した軟判定FECの効果

■ 開発したFECの効果(例)

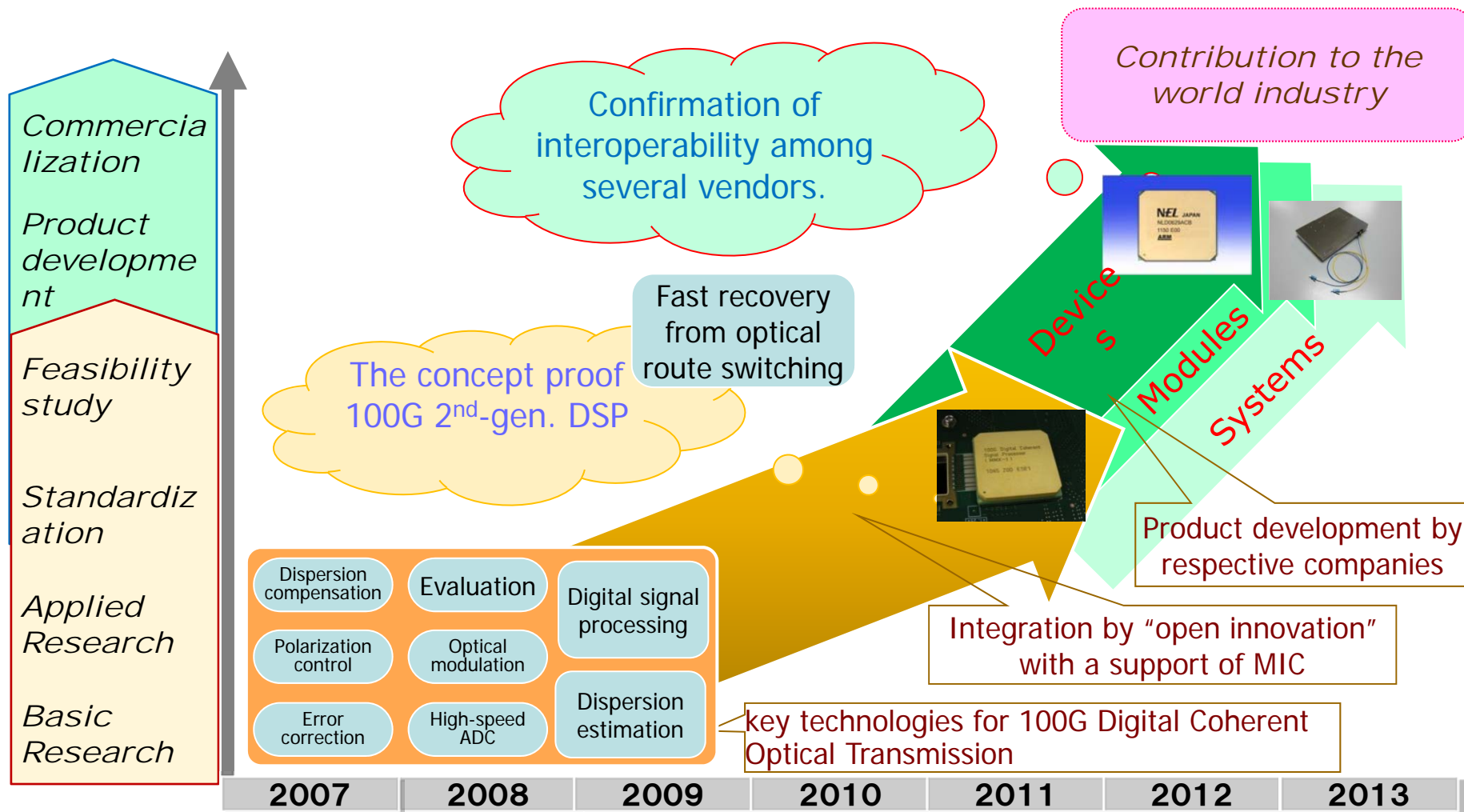
多数の伝送路で効果を検証. 従来FECできなかった距離の伝送が可能に



■ 成果の展開

本研究成果の軟判定FEC技術を搭載した製品の実システムへの導入を開始

国際競争力強化に向けた到達点と今後の展望



まとめ

- 100ギガ光通信技術確立に向けたこれまでの取組みをご紹介しました。
- 一連の研究開発を通して得られた成果、到達点をご紹介するとともに、今後の展開について言及しました。
- 今後の継続的な国際競争力強化に向けて引き続き各方面のご支援、ご協力のほどよろしくお願いいたします。