

携帯用低消費電力超高速ミリ波帯無線システムに関する研究 (041203002)

Study on Ultra-High-Speed and Low-Power Mobile Millimeter-Wave Wireless System

研究代表者

藤島 実 東京大学

Minoru Fujishima The University of Tokyo

研究期間 平成 16 年度～平成 18 年度

本研究開発の概要

ギガビットを超える無線通信にはミリ波帯の利用が有効であるが、これまでミリ波帯通信は化合物半導体を用いなければ実現することができず、システム全体を低消費電力かつ小型にすることが困難であった。本プロジェクトでは、超高速で動作可能な CMOS 集積回路の研究を通じ、バッテリー動作可能なミリ波帯ユビキタス端末システムを実現することを目指している。具体的には、高周波集積回路の設計、測定に関連するこれまでの研究成果および既存設備を活用しながら、デバイス、回路、システムそれぞれの分野において融合的に最適化を図ることにより、システムの実現を図る。

Abstract

Millimeter-wave wireless communication is useful for high-speed data communication beyond 1Gbps data rate. However, since millimeter-wave devices were conventionally fabricated with compound semiconductor, it was difficult to reduce power consumption and system size. In this project, by studying CMOS integrated circuits operating at ultra-high frequency, we aim at realization of millimeter-wave ubiquitous mobile terminal with compact battery operation. Utilizing our research facilities and activities on design and modeling of high-frequency integrated circuits, mobile millimeter-wave system is realized by optimizing device, circuit and system simultaneously.

1. まえがき

CMOS の微細化技術の進展の結果、MOSFET の高周波性能は急激に向上している。ITRS2005 によると、MOSFET の遮断周波数は、図 1 に示すように、2009 年には InP を、2014 年には SiGe をも上回ると予測されている。これは、材料の移動度による性能寄与分よりも微細化による性能寄与分が上回り、10 年以内に CMOS プロセスをベースにした NMOSFET は他のどのデバイスよりも高周波性能が上回ることを意味している。その結果、これまであまり使われることのなかった 10GHz 以上の準ミリ波帯およびミリ波帯の新しい利用が、量産に適した CMOS 技術をベースに生まれようとしている。本報告では、ミリ波 CMOS と呼ばれる CMOS 回路について本研究課題における取り組みについて紹介する。

2. 研究内容及び成果

2.1 ミリ波 CMOS の意義

ミリ波帯を用いるデータ通信において、近年注目されているのは、大気中の酸素吸収により減衰が大きい 60GHz 帯を用いる無線データ通信である。この大気中での減衰とミリ波の持つ直進性から、端末間の干渉を小さくすることができ、広い帯域を各端末が占有することができる。

60GHz 帯では、許可されている周波数に若干の相違があるものの、7GHz 前後の広い帯域が世界中で免許不要な周波数帯として割り当てられている。ここで、広帯域通信として 10GHz 以下の周波数では UWB (Ultra Wide Band) があるものの、既存の無線通信と周波数を共用するために、微弱電波しか用いることができない。一方、60GHz 帯の場合、日本では 10mW 出力まで認められており、UWB に比較しおよそ 2 桁程度強い電波を用いて通信することができるため、1Gbps を超える超高速無線通信が実現可能である。さらに、2011 年に予定されている地上波放送の完全デジタル化により、今後ハイビジョンをベースにしたテレビ、ビデオなどの家電製品が急速に普及すると考えられる (図 2)。ハイビジョン信号を時間遅れなく伝送するための 1Gbps 以上の無線通信を実現できるの

は現在のところ 60GHz 帯通信だけである。量産に適した CMOS プロセスを用いることにより、デジタル回路とともにミリ波フロントエンドを 1 チップで構成することができれば、超高速無線通信を低コストで実現でき、新たなアプリケーションが生まれる可能性も秘めている。ミリ波アプリケーション普及には、デジタルプロセスとの親和性の高いミリ波 CMOS 回路の構築が必須である。

2.2 CMOS オンチップ伝送線路とバラン

ミリ波帯を CMOS で実現する場合、増幅段あたりのゲインが小さく、回路間や回路と外部とをつなぐインタフェースには低損失のマッチング回路が必要となる。低損失のマッチング回路の実現には、インダクタと比較し Q 値の大きな伝送線路が適している。リターン電流の流れるグラウンドが信号線の近くに配置されないインダクタでは、信号が線路を通過する過程で信号電力が一部電波となって放出する放射損失が大きくなるのに対し、伝送線路では放射損失が抑えられるからである。

しかしながら、基板の導電率が無視できないため、シリコン基板上の伝送線路では、高周波では誘電損失が大きくなる。また、RF オプションを適用しないデジタルプロセスでは、信号線に用いる配線膜厚は最上位層でも 1 μ m 以下であり、線路損失も大きい。伝送線路の損失削減には、厚膜配線プロセスや高抵抗基板プロセスなどが考えられるが、いずれもデジタル回路とは直接関係のない専用プロセスが必要となる。デジタル CMOS の標準プロセスを用いながら信号線の損失を低減するためには、伝送線路中の波の伝搬速度を遅くすることにより、位相あたりの損失を低減する方法が有効である。この考え方を元に我々はスローウェーブ伝送線路を実現した。

また、波長の短いミリ波ではわずかな寸法の誤差が大きな位相誤差になるため、差動回路の入出力インタフェースには、オンチップバランが有効である。しかしながら、オンチップバランも伝送線路と同様、デジタル CMOS プロセスでは、基板損失および線路損失が大きい。そこで、スローウェーブ伝送線路と同様の損失低減手法を試みた

新しいマーシャント型バランをオンチップバランとして用いている。

2.3 ミリ波 CMOS 回路試作例

ミリ波 CMOS の試作例を図 3 に示す。図 3 (a)-(c) に示すアンプならびにミキサでは、回路中に SWTL ならびにマーシャントバランを利用している。一方、広い帯域を活用し、インパルス通信を目指したミリ波帯パルスジェネレータを図 3(d) に示す。図 3(e)(f) はミリ波 PLL に用いられる電圧制御発振器ならびに周波数分周器である。これらはすべて 90nm CMOS プロセスで試作した。

3. むすび

ミリ波 CMOS では、これまで述べたようなさまざまなメリットがあるが、最後に今後実用化に向けた解決すべき技術課題について述べたい。まず、シミュレーションによる設計精度を向上させるために、ミリ波対応のデバイスモデルの構築が重要である。一般に、微細テクノロジーを供給しているファウンドリからミリ波にまで対応したデバイスモデルは供給されていない。ミリ波 CMOS では、MOSFET、インダクタ、キャパシタなど従来から使われてきたデバイスのみならず伝送線路やバランといった新たなデバイスのモデルも必要となる。また、CMOS は微細化による高周波特性を向上と引き換えに、耐圧が下がり、雑音が増加している。したがって、図 4 に示すように、10m 以上の中距離の通信において、送信機のパワーアンプや受信機の低雑音増幅回路(LNA)には、化合物半導体と併用して利用されると予測される。この場合、デジタル回路を含むコアブロックは CMOS で、中距離通信用ブースト回路には化合物半導体を 3 次元実装などの技術を用いて直近で接続することになるであろう。ミリ波 CMOS に適合する小型アンテナも必要である。低電圧 CMOS 回路でも高出力を得るには、50Ω以下のローインピーダンス入力アンテナの開発も重要である。これらのさまざまな技術課題は、国内外の多くの技術者がミリ波 CMOS に注目

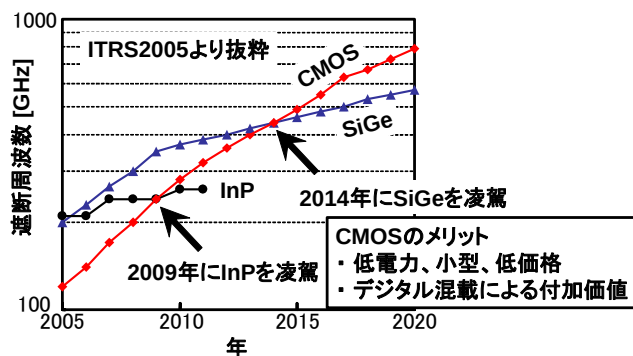


図 1 CMOS, InP, SiGe の遮断周波数の予測

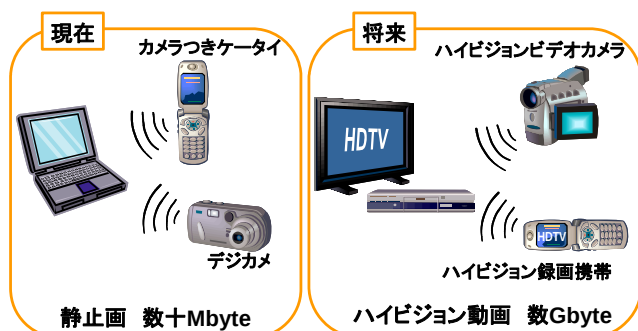


図 2 家電向けワイヤレスアプリケーションの変化

を集めている現状を考えると、近いうちに解決されていくものと期待される。

【誌上発表リスト】

- [1] M. Motoyoshi, M. Fujishima, "58.8/39.2 GHz dual-modulus CMOS frequency divider with 9.2x5.2 μm core size," Electronics Letters, vol. 43, no. 2, pp. 98-100, 2007
- [2] I.C.H. Lai and M. Fujishima, "An integrated low-power CMOS up-conversion mixer using new stacked marchand baluns," IEICE Trans. Electron., vol. E90-C, no. 4, pp. 823-828 (2007/4/1)
- [3] I.C.H. Lai, Y. Kambayashi and M. Fujishima, "60-GHz CMOS Down-Conversion Mixer with Slow-Wave Matching Transmission Lines," 2006 IEEE Asian Solid-State Circuits Conference, pp. 195-198 (2006/11/15)

【申請特許リスト】

- [1] 藤島、周波数変換装置、日本、2005 年 7 月 19 日
- [2] 藤島、伝送線路、日本、2006 年 5 月 11 日

【受賞リスト】

- [1] 山本、藤島、第 8 回 LSI IP デザインアワード IP 賞、"70GHz で動作する低消費電力・広動作周波数範囲周波数分周器"、2006 年 5 月 18 日
- [2] ライ、高野、藤島、第 9 回 LSI IP デザインアワード IP 賞、"ミリ波 CMOS トランシーバ回路"、2007 年 4 月 26 日

【報道発表リスト】

- [1] "究極の無線通信家庭へ CMOS でミリ波に挑む"、日経エレクトロニクス、2006 年 8 月 14 日

【本研究開発課題を掲載したホームページ】

<http://www.axcel.k.u-tokyo.ac.jp/active/publications.html>

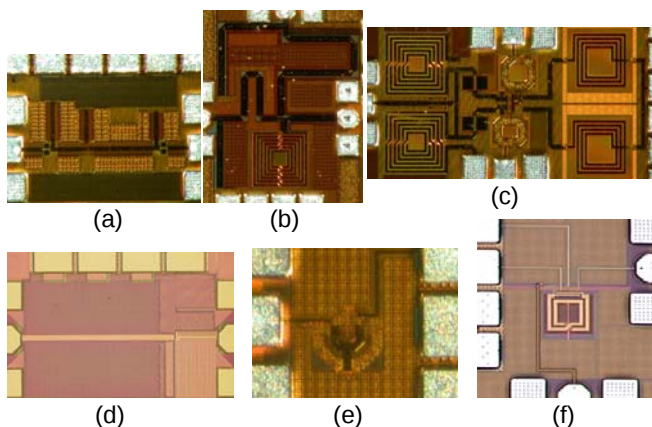


図 3 (a) 50GHz VGA[3], (b) 60GHz down-conversion mixer[4], (c) 50GHz up-conversion mixer[5], (d) 60GHz pulse generator[6], (e) 76GHz VCO, (f) 70GHz frequency divider[7].

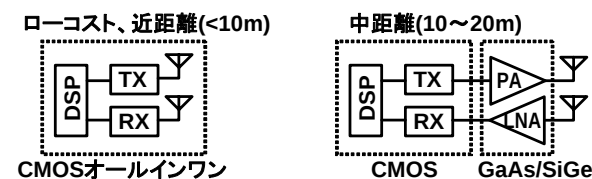


図 4 ミリ波 CMOS の将来像