

Si CMOS 技術による超広帯域リコンフィギュラブル RF 集積回路技術の研究開発 (041203003)

Investigation of Wideband Reconfigurable RF CMOS Integrated Circuit Technology

研究代表者

益 一哉 東京工業大学統合研究院

Kazuya Masu, Integrated Research Institute, Tokyo, Institute of Technology

研究分担者

岡田健一

Kenichi Okada

東京工業大学統合研究院

Integrated Research Institute, Tokyo, Institute of Technology

研究期間 平成 16 年度～平成 18 年度

本研究開発の概要

本研究開発は、CMOS 技術を用いたリコンフィギュラブルなアナログ回路により、無線回路の高性能化および低コスト化を目的とする。製造後の回路を動的に再校正および再構成することにより、所望の特性を達成する回路設計技術を開発する。RF 回路部分の各種バイアス電圧や可変素子の特性および回路ブロックの切り替えをコントロール回路から制御することにより、RF 回路を動的に再構成する。単一の回路で様々な無線方式を実現する多機能化と、動作温度や製造ばらつきに対する性能補償を実現する回路方式を開発する。各種アナログ回路方式に対して動的再構成可能な限界範囲を明らかにし、広可変なデバイス・回路方式の開発を行う。再利用性の高いコントロール回路を開発し、自律的性能補償を実現する。デジタル回路との融合により、全く新しいアナログ回路アーキテクチャを創製する。

Abstract

The purpose of this work is performance improvement and cost saving on wireless circuits by implementing a reconfigurable RF CMOS analog circuit. We have developed the new RF circuit architecture that is actively controlled by digital circuits. The proposed reconfigurable architecture can realize the multi-band/mode RF circuit in single chip for the Software Defined Radio, which achieves considerable reduction of circuit area and power consumption. Robust RF circuits can be obtained by the dynamic reconfiguration for the process variation, the dynamic change of temperature, *etc.*

1. まえがき

携帯電話や無線 LAN などのワイヤレス機器は我々を取り巻く社会や環境に爆発的に広がり、単なる利便性の向上ばかりではなく、我々が安全、安心、快適に生活してゆくためのなくてはならないインフラの重要な構成要素となっている。ワイヤレス機器やネットワークの増加や充実とともに、利用される規格は利用目的や環境に応じてますます増えるばかりで、利用者からするとこれらワイヤレスネットワークにアクセスするために多数のワイヤレス端末を持たなければならないという不便さが顕著化している。

ワイヤレス機器は、必ず無線信号処理部（RF フロントエンド部）をもち、そのハードウェアのほとんどは微細化高性能化してきた Si CMOS 集積回路技術により作られている。

本研究は、現在から将来にわたって利用されると予想される数百 MHz 帯から Ka バンド(18-40GHz)までの動作を可能とする動的再構成可能な RF デバイス・回路設計技術を確認することを目的として遂行した。

2. 研究内容及び成果

アナログ・デジタル混載回路の設計において、すべてをデジタルで処理するという設計指針があるが、高性能化・低消費電力化のためには、アナログとデジタルを適材適所で使い分けることが必須である。我々の目指すリコンフィギュラブル RF 回路は、図 1 のようにアナログ回路とデジタル回路の融合により、非常に広帯域な無線回路を実現する。アナログ信号を扱う部分についてはアナログ回路のま

まに、なおかつ、デジタル回路により最適な動作状態に制御することにより、広帯域化を実現する。

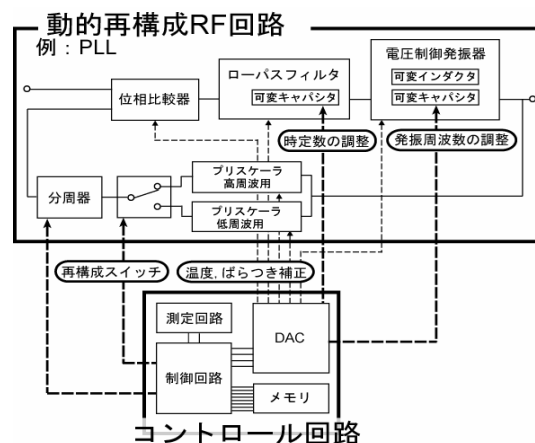


図 1 提案アーキテクチャの概念図

本研究の成果は「広帯域化・高周波化」「動的再構成による性能保障」の 2 つに大別することができる。

(1) 可変インダクタ

オンチップインダクタに MEMS アクチュエータで移動可能な金属板を配置する可変インダクタを提案、試作、評価した。最大 104% の可変率を実現し、また回路設計に必要なモデリングを行った (図 2)。可変受動素子技術により広帯域マッチングや広帯域発振が可能となる。

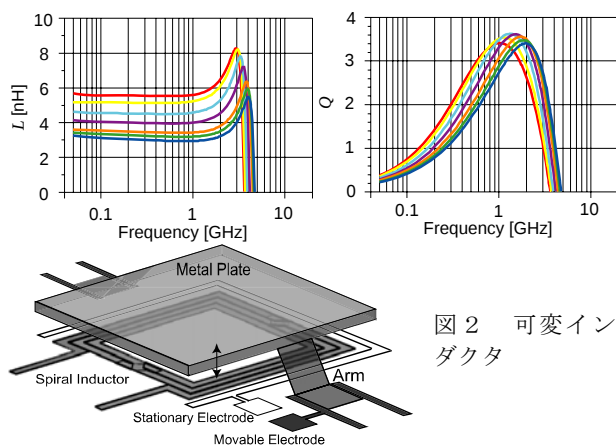


図2 可変インダクタ

(2) 広帯域回路技術 (LAN、VCO、Mixer など)

上記(1)で開発した可変インダクタ、スイッチトキャパシタなどを利用して、広い周波数帯域で動作可能な LNA、Mixer、LC-VCO 回路を開発した。なお、回路開発においては、主に 0.18 μ m CMOS プロセスを利用した。

カスコード型の LNA において、入力整合部と誘導性負荷に上述の可変インダクタを利用し、2~4GHz の広帯域チューニング可能な回路を試作した。

可変インダクタとスイッチとキャパシタ、さらにはミキサや周波数分周器から構成される周波数伸張回路を利用した複数種類の広帯域 VCO 回路の開発を行った。

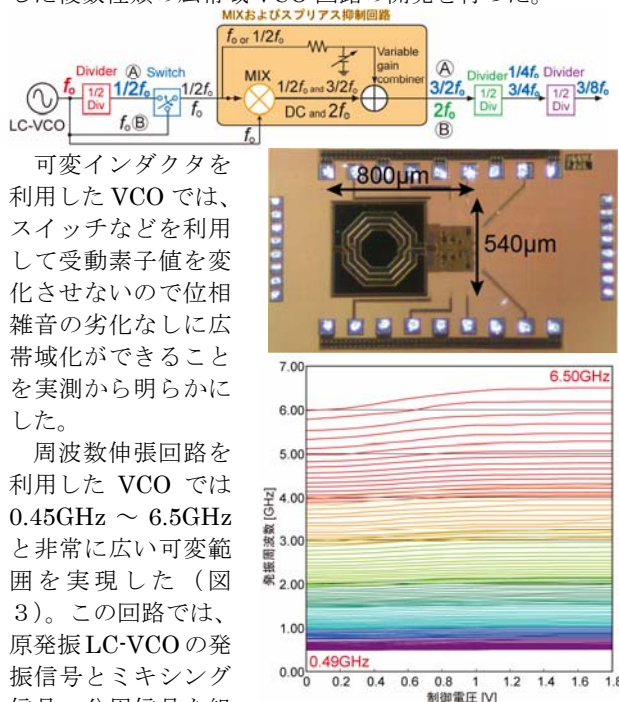


図3 周波数伸張回路を備えた広帯域 LC-VCO

可変インダクタを利用した VCO では、スイッチなどを利用して受動素子値を変化させないので位相雑音の劣化なしに広帯域化ができることを実測から明らかにした。

周波数伸張回路を利用した VCO では 0.45GHz ~ 6.5GHz と非常に広い可変範囲を実現した (図3)。この回路では、原発振 LC-VCO の発振信号とミキシング信号、分周信号を組み合わせて周波数伸張している。開発した VCO に関して、消費電力、位相雑音、周波数可変範囲による性能指数 (FoM_r) で評価したところ、-206dBc/Hz を達成し世界最高性能を示した。さらに、9 倍程度の広帯域化が可能である回路を設計し、目的の 800MHz から 40GHz までの発振が可能であることを示した。

(3) 再構成を可能とする回路設計技術

RF 回路を製造した後にその特性の調整や製造ばらつきによる特性変動をした特性からのずれを生じる。本研究では、調整や補償を行う技術として、トランジスタ特性はバイアス電流や基板電圧で、受動素子はスイッチトキャパシタや可変インダクタで調整する方法を提案した。ばらつき

による性能変動を補償し、さらに低電力設計、広帯域化、低消費電力化が可能であることを示した。図4はバイアス電圧を入力電力に応じて変化させ、最大 80% の消費電力削減が可能である LNA である。

3. むすび

可変受動素子開発、RF フロントエンド回路要素の開発、動的

再構成可能な方式の検討を行った。主に 0.18 μ m CMOS プロセスを利用した試作と評価、それら結果に基づいたシミュレーションにより数百 MHz から 40GHz までの回路が可能であることを示した。今後、これら成果を基に再構成可能な無線機の実現を目指してゆく。

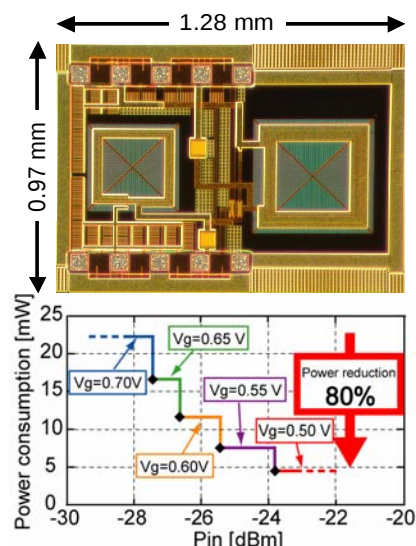


図4 動的再構成可能 LNA

【誌上発表リスト】

- [1] 益 一哉、岡田健一、「高周波シリコン CMOS 送受信システムチップ」、電子情報通信学会誌、Vol.90, No.4, pp.276-282, April, 2007.
- [2] Y. Ito, H. Sugawara, K. Okada, and K. Masu, "A 0.98 to 6.6GHz Tunable Wideband VCO in a 180nm CMOS Technology for Reconfigurable Radio Transceiver," IEEE Asian Solid-State Circuits Conference (A-SSCC), pp.359-362, Hangzhou, China, Nov. 2006.
- [3] D. Kawazoe, H. Sugawara, T. Ito, K. Okada, and K. Masu, "Reconfigurable CMOS Low Noise Amplifier for Self Compensation," IEEE International Symposium on Circuits and Systems (ISCAS), pp.3410-3413, Kos/Greece, May 2006.

【申請特許リスト】

- [1] 益、岡田、菅原、山内「可変インダクタ」日本、特願 2005-216537(2005 年 7 月 26 日)

【受賞リスト】

- [1] 岡田、伊藤、益、2007 年第 9 回 LSI IP デザイン・アワード IP 賞、「リコンフィギュラブル RF 回路を実現する低雑音広帯域電圧制御発振器」(2007 年 4 月 26 日)
- [2] 伊藤、岡田、益、Student Design Contest Outstanding Design Award, IEEE Asian Solid-State Circuits Conference (A-SSCC), Nov. 2006.

【報道発表リスト】

- [1] IEEE SSC(Solid State Circuit)公式 page、A-SSCC 報告 (A-SSCC Student Award の紹介)
http://www.ieee.org/portal/site/sscs/menuitem.f07e9e9e3b2a01d06bb9305765bac26c8/index.jsp?&pName=sscs_level1_article&path=sscs/07Winter&file=ASSCC.xml&xsl=article.xsl
 - [2] 「広帯域 (0.98-6.6 ギガヘルツ) の発振器・シリコン CMOS で実現」化学工業日報、2006 年 11 月 20 日
- 【本研究開発課題を掲載したホームページ】
<http://masu-www.pi.titech.ac.jp/index-j.html>