

超 100GbE システムに向けた THz トランジスタ集積回路 およびモジュールの研究開発 (062203009)

Development of integrated circuits comprising THz transistors
toward a THz pulse generator and a THz pulse generator in module casing

研究代表者

宮本恭幸 東京工業大学理工学研究科
Yasuyuki Miyamoto Tokyo Institute of Technology

研究分担者

栗島賢二† 佐野公一† 山幡章司† 斉藤澄夫†† 齋藤誠†† 神園隆司†† 佐々木尚史††
Kenji Kurishima† Kimikazu Sano† Shoji Yamahata†
Sumio Saito†† Makoto Saito†† Takashi Kamizono†† Naoshi Sasaki††
†日本電信電話株式会社 N T T フォトニクス研究所 ††アンリツ株式会社
†NTT Photonics Labs. ††Anritsu, Co.,

研究期間 平成 18 年度～平成 20 年度

概要

微細エミッタを持つ InP 系ヘテロ接合バイポーラトランジスタ(HBT)により作製した集積回路を用いてテラヘルツ帯パルス発生器の開発を行い、モジュールに組み込んだ段階で 0.12THz での動作を確認した。この結果はテラヘルツ帯パルス発生器の小型化・軽量化に留まらず、デジタル通信の高速化へ大きく寄与できる。

また、極小化した HBT での遮断周波数としては、468 GHz という国内のバイポーラトランジスタ最高値を得た。

さらに、大電流密度で動作する微細エミッタを持つ InP 系 HBT において加速寿命試験を行うことで、 10^8 時間(1 万年以上)の高信頼性を示した。高信頼性と高速性を併せ持つ微細 HBT の集積回路を実現したことは、今後の情報通信技術の発展に大きな寄与となる。

Abstract

A THz pulse generator was developed using integrated circuits (ICs) comprising InP heterojunction bipolar transistors (HBTs) with narrow emitters. When in module casing, it was confirmed that the pulse generator produced a frequency of 0.12 THz. This result demonstrates the feasibility of developing a small and light THz pulse generator that can facilitate high-speed digital communications. Setting a record for bipolar transistors in Japan, a cutoff frequency of 468 GHz was obtained for the InP HBT. Moreover, the mean time to failure of an InP HBT with a narrow emitter, as estimated by the accelerated life test method, was 1×10^8 h under high current density. Thus, InP HBT ICs have high reliability and are capable of high-speed operations, and can certainly contribute to the development of information and communication technologies.

1. まえがき

高度情報化社会を支えるイーサネットの転送速度の向上は時代の要請である。100 Gbps に必要な集積回路については、研究が進められつつある。しかしながら、100 Gbps を超える集積回路を実現するためには構成要素のキーであるトランジスタの高性能化が急務である。

本研究では、世界最高の遮断周波数 f_t が報告されている InP 系ヘテロ接合バイポーラトランジスタの垂直・水平方向の同時微細化を行うことで、超 100GbE システムの基本要素となる THz 帯域で動作するテラヘルツトランジスタを実現すること、さらにこのテラヘルツトランジスタを用いた集積回路によってテラヘルツ帯パルス発生器モジュールを試作し、超 100GbE システムの実現に向けた基本技術の確立を図ることを目的として行われた。

2. 研究内容及び成果

まず電子ビーム露光法により極微細 InPHBT を作製し、そのマイクロ波特性を通じて評価を行った。東工大において作製した幅 100nm のエミッタを持つ HBT メサ構造の走査型電子顕微鏡(SEM)写真を図 1 に示す。

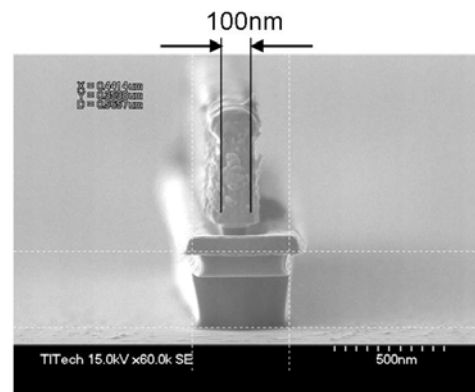


図1 100 nm 幅エミッタを持つ HBT 構造の SEM 像

この技術を用いて、エミッタ幅を 600/400/200nm と変えて素子を作製した。用いた層構造は、ベース層厚 15nm、コレクタ層厚 75nm、ベース層濃度 $5 \times 10^{19} \text{ cm}^{-3}$ である。これらの素子について高周波測定を行い、 f_t としてエミッタ幅 600nm で電流密度 900 kA/cm^2 において、468GHz を得た。

一方、NTT では 500nm 幅エミッタを持つ InP-HBT を

用いたセレクト集積回路の試作を行った。層構造は、ベース層厚 35nm、コレクタ層厚 150nm、ベース層濃度 $5 \times 10^{19} \text{ cm}^{-3}$ である。本 InP-HBT の特徴は、高信頼化のために、エミッタメサにパッシベーション用エミッタリッジ(ガードリング)構造を設けて電流利得低下の緩和を図ったこと、W 高耐熱性エミッタ電極メタルを用いたことである。集積回路は 3 インチ・ウエハ上に 3 層配線構造で作製した。表面光学顕微鏡写真を図 2 に示す。

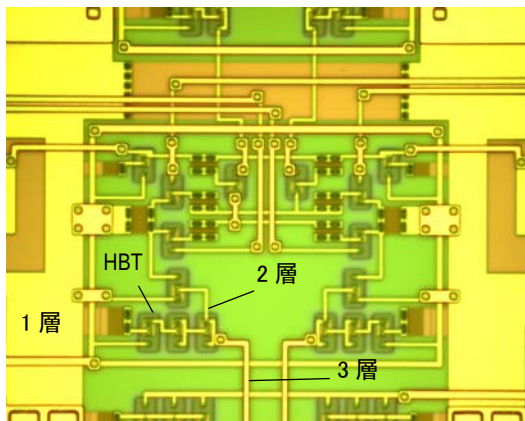


図 2 3 層配線構造を持つ集積回路の光学顕微鏡観察像

集積回路と同時に作製したテスト用素子を測定した結果、優れたウエハ面内均一性と高い歩留りが確認された。試作したあるウエハでは、 f_t と最大発振周波数 f_{max} ピーク値のウエハ面内平均は、各々、334GHz と 304GHz であったが、その標準偏差は平均値に対して、各々、1%以下、2%以下であった。

同じ素子構造での加速寿命試験を行った。環境温度 150 ~ 195°C、電流密度 700kA/cm² で約 1000 時間までストレス印加をした後、室温で DC 特性評価を行った。電流利得の故障判定を初期値の 85% としてメディアン寿命を求めると、接合温度 125°C における外挿寿命は、 $1 \times 10^8 \text{ h}$ と見積もることができる。この寿命は約 1 万年に相当し集積回路適用に十分な寿命である。

集積回路モジュール化では、データ出力特性の維持を最優先課題として設計した。具体的には実装ケースをホームベース型 (5 角形) とし出力部のコネクタをケースの斜め箇所 (2 面) にそれぞれ配置して最短で接続したこと、信号配線箇所付近上部を通過するように信号ライン部両側の GND 部をワイヤ接続する構造を新たに考案し、伝送路基板と IC の接続構造としたことにより、特性劣化の少ないモジュールの実現を可能とした。

2:1 セレクトモジュールを 100Gbps 超で評価するために構築した測定系では、前段 2:1 セレクトモジュールで 50Gbps 超のデータを出力し、そのデータ出力をパワースプリッタで 2 分岐することで擬似的に 2 系統のデータとしている。ここでデータとクロックの位相を合わせる必要があるが、50GHz 超の周波数が通過するこの経路に本研究で設計・製作した可変遅延器を挿入した。この可変遅延器は、80GHz における挿入損失は約 1dB、リターンロス は 15dB 以上であり、また可変遅延量は約 20ps であり、良好な特性であった。

2:1 セレクトモジュールの出力波形を観測した。評価条件としてデータおよびクロック入力レベルをともに 500mVp-p に固定して行った。100Gbps で評価した際は出力振幅: 210mVp-p、ジッタ: 430fs (rms)、Tr/Tf (20-80%): 3.8ps という良好な波形が得られた。また 120Gbps 出力時のアイダイアグラムを図 3 に示す。アイ開口が確認できる。

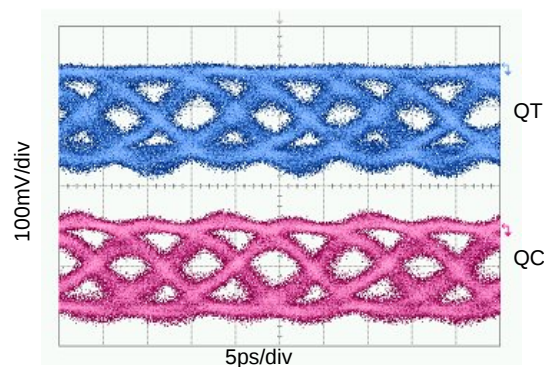


図 3 120Gbps モジュール出力波形

3. むすび

本研究でもっとも重要な目標は、0.1-0.3THz 帯でのテラヘルツ帯パルス発生器モジュールの開発である。結果としてはモジュールに組み込んだ段階で 0.12 THz (120Gbps)での動作を確認できた。

また、極小化した HBT で遮断周波数 468GHz (0.468THz)が観測された、この値は日本国内でのバイポーラトランジスタの遮断周波数としては最高値である。

さらに高電流密度で動作し微細エミッタを持つ高速 InP 系 HBT の加速寿命試験の結果、接合温度 125°C で 10^8 時間 (1 万年以上) の良好な素子寿命が推測された。これは従来信頼性が議論されていた電流密度の約 10 倍もの結果であり世界的にも例を見ない。

高信頼性と高速性を併せ持つ微細 HBT の集積回路が利用可能になったことは、今後の情報通信技術の発展に大きな寄与となる。

【誌上発表リスト】

- [1] Y. Miyamoto, M. Ishida, T. Yamamoto, T. Miura, and K. Furuya, "InP buried growth of SiO₂ wires toward reduction of collector capacitance in HBT", J. Cryst. Growth, vol. 298, pp.867-870 (2007). (2006 年 12 月 8 日発表)
- [2] N. Kashio, K. Kurishima, Y. K. Fukai, and S. Yamahata, "Highly reliable submicron InP HBTs with over 300-GHz ft.", IEICE Trans. Electron. Vol. E91-C, No. 7, pp. 1084-1090, 2008 (2008 年 7 月発行)
- [3] H. Saito, Y. Miyamoto, and K. Furuya, "Improvement in Gate Insulation in InP Hot Electron Transistors for High Transconductance and High Voltage Gain", Applied Physics Express, vol. 2, No.3, 034501 (2009 年 3 月 6 日)

【申請特許リスト】

- [1] 山幡章司、栗島賢二、柏尾典秀、深井佳乃、"ヘテロ接合バイポーラトランジスタ"、日本、平成 19 年 3 月 2 日
- [2] 齋藤誠、"電子部品の接続構造"、日本、平成 20 年 5 月 22 日
- [3] 山幡章司、栗島賢二、宮本恭幸、山下浩明"バイポーラトランジスタの製造方法"、日本、平成 21 年 1 月 29 日

【受賞リスト】

- [1] 柏尾 典秀・栗島 賢二・深井 佳乃・山幡 章司、平成 20 年度電子情報通信学会論文賞、"Highly Reliable Submicron InP-Based HBTs with over 300-GHz ft"、平成 21 年 3 月 31 日

【本研究開発課題を掲載したホームページ】

<http://www.pe.titech.ac.jp/Furuya-MiyamotoLab/reserch.htm>