

ナノ構造を利用したアンテナ一体 超小型ミリ波チップの研究

広島大学 藤島 実

現状のミリ波通信の問題点

Wireless HDなど



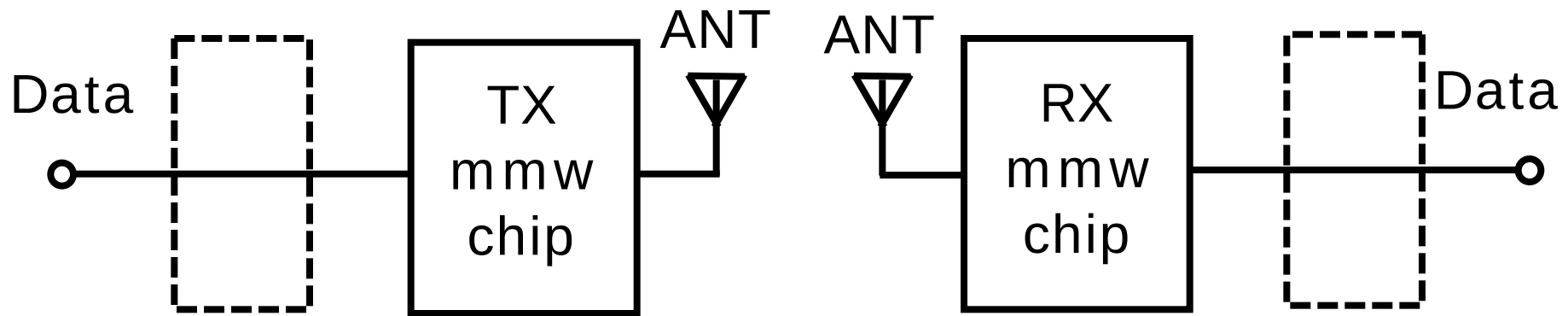
- ü 60GHz帯を使用して、HD画像を伝送
- ü 障害物を避けるため40個の位相アンテナを配置
- ü 40Mbpsのrateで4個のアンテナで常時全方位の障害物を検出
- ü 消費電力は 9W以上と非常に高い。放熱板が必要
- ü \$800と極めて高価(MPで\$240)
- ü 送受信部とは別にプロセッサが必要



消費電力、チップサイズが大きいため価格が下がらない！
普及するためには時間が掛かる。
携帯機器には使えない。

Proposed Millimeter-wave Repeater

5mm角アンテナ一体型CMOSチップを実現する

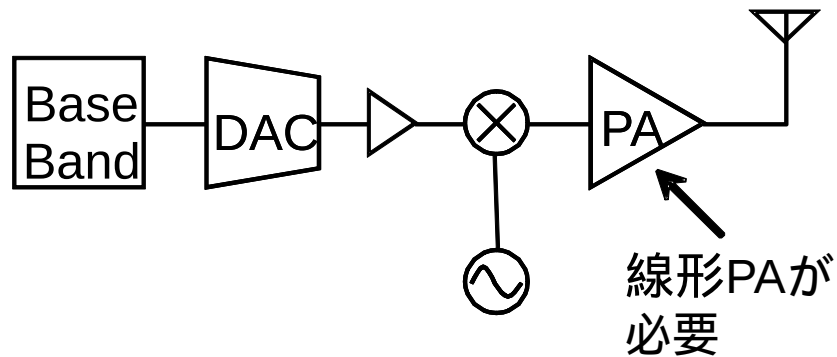


アンテナ一体型CMOSチップのアーキテクチャ

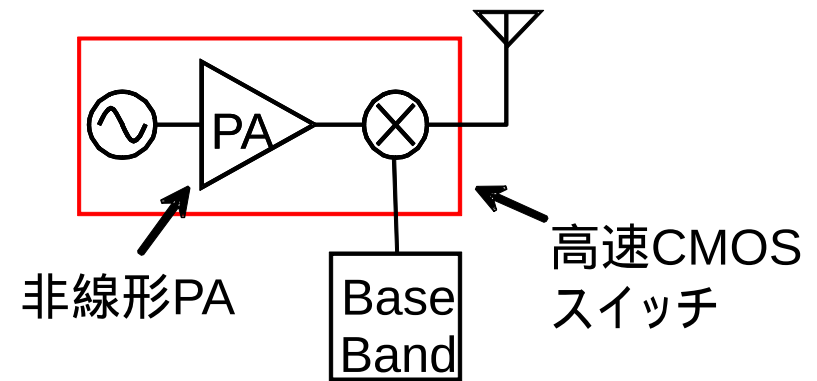
- Pulse modulation utilized.
- No digital processor.
- Only TX and RX chips.
- Smaller chip system area.
- Low power consumption for Gbps communication.

送信モジュールの構成

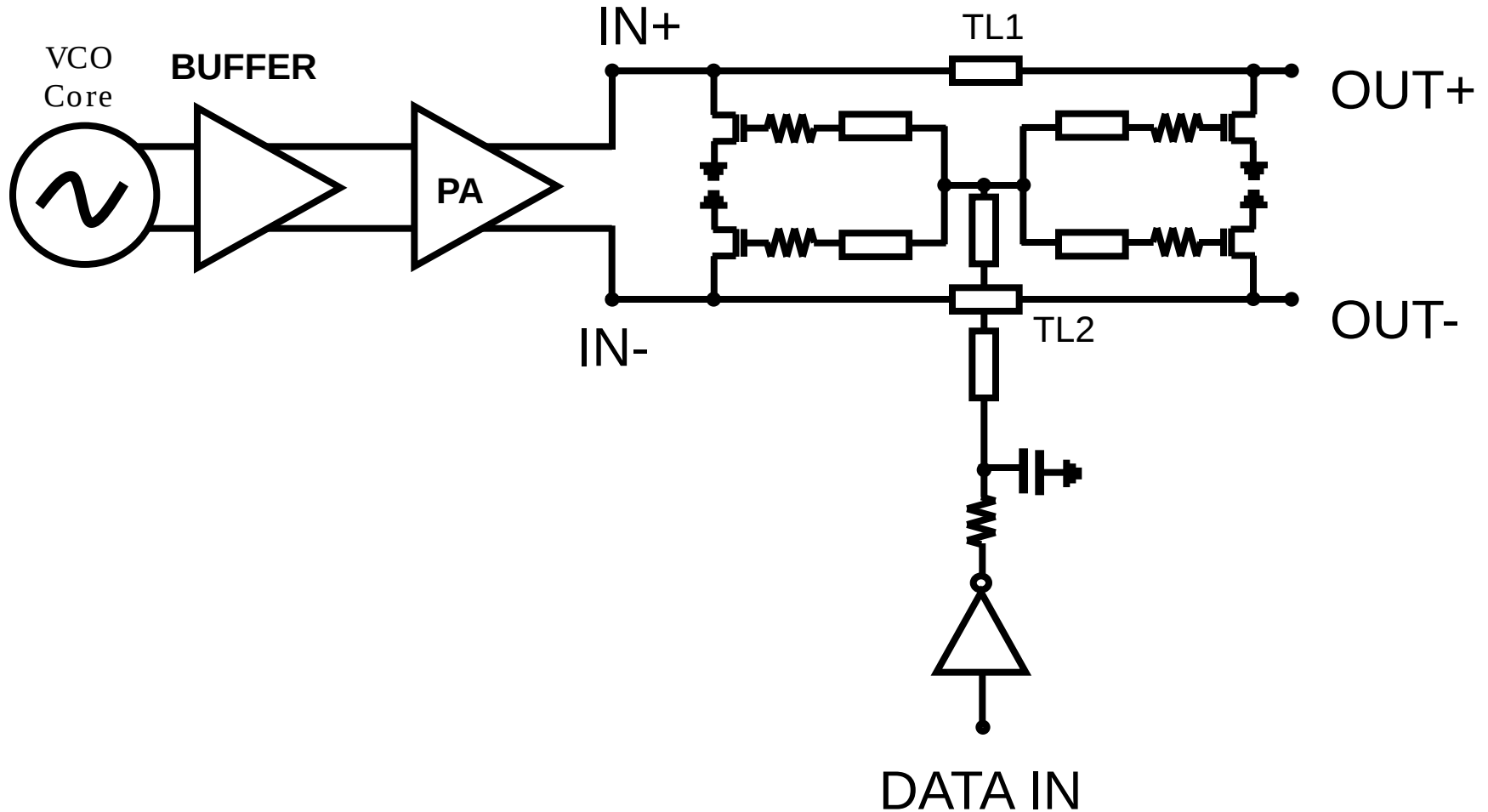
従来方式



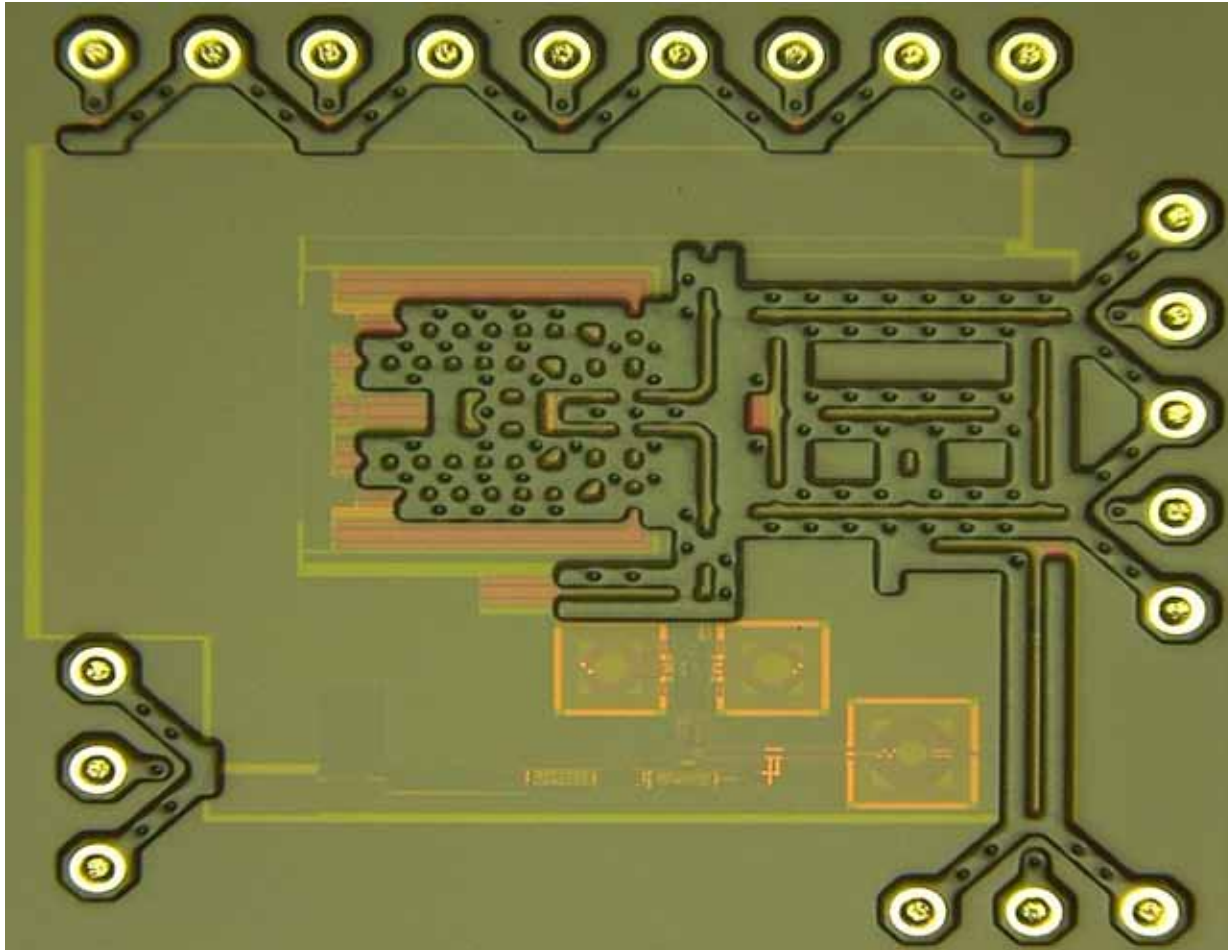
提案するASK変調送信回路



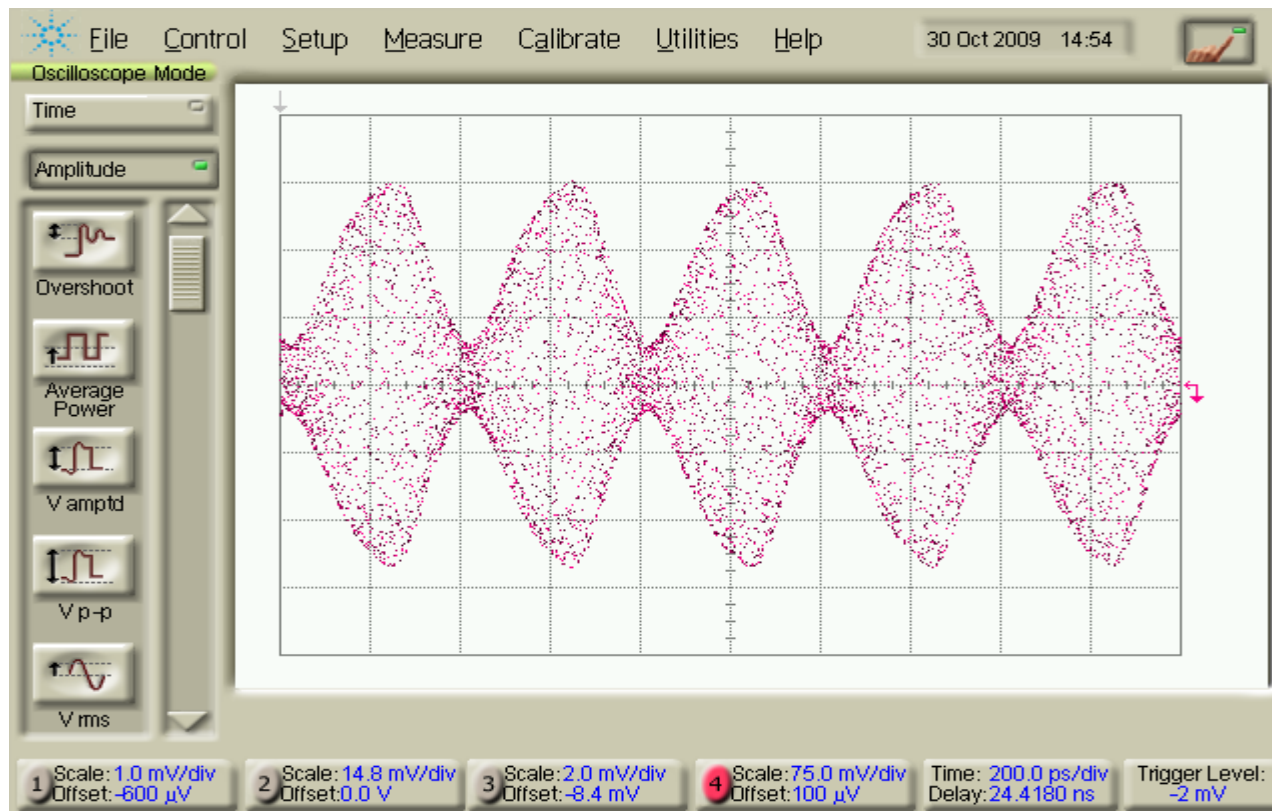
送信器の回路ブロック



Chip Micrograph

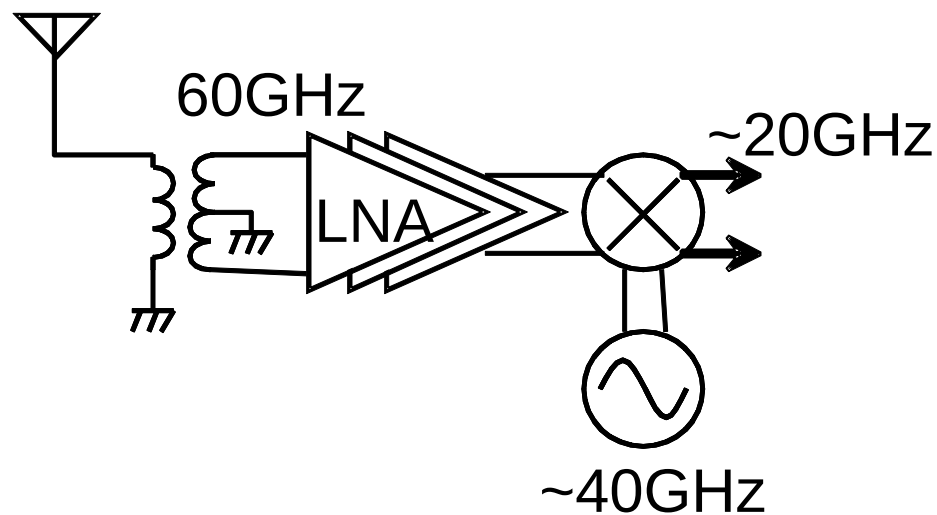


5Gbps

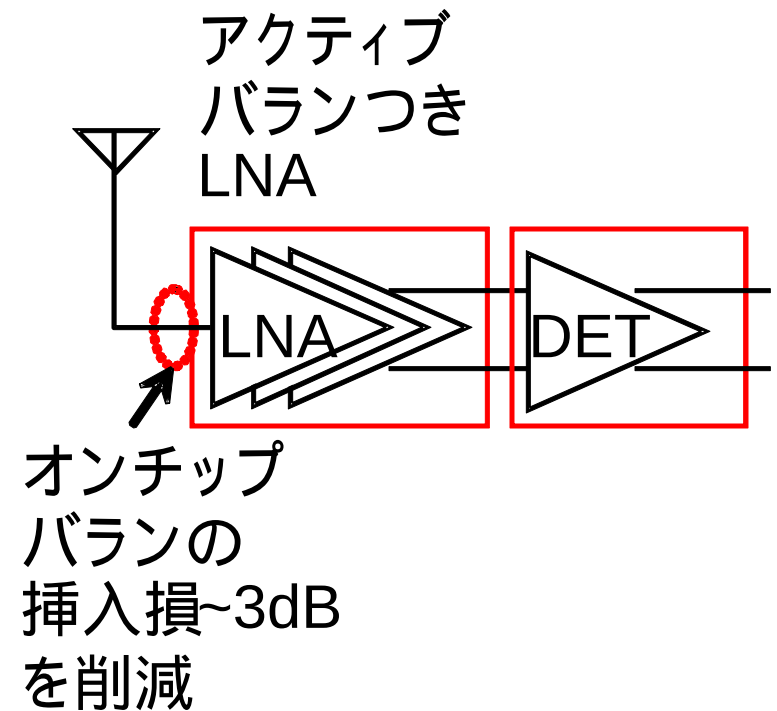


受信モジュールの構成

従来方式

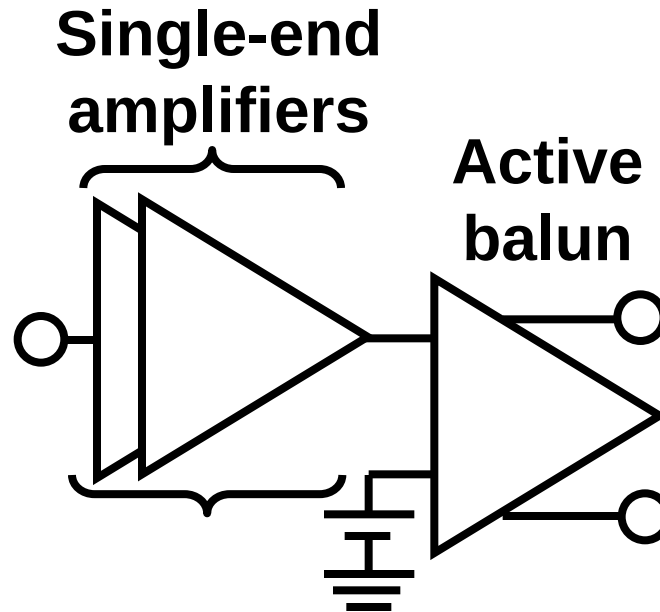


提案するミリ波CMOS受信回路



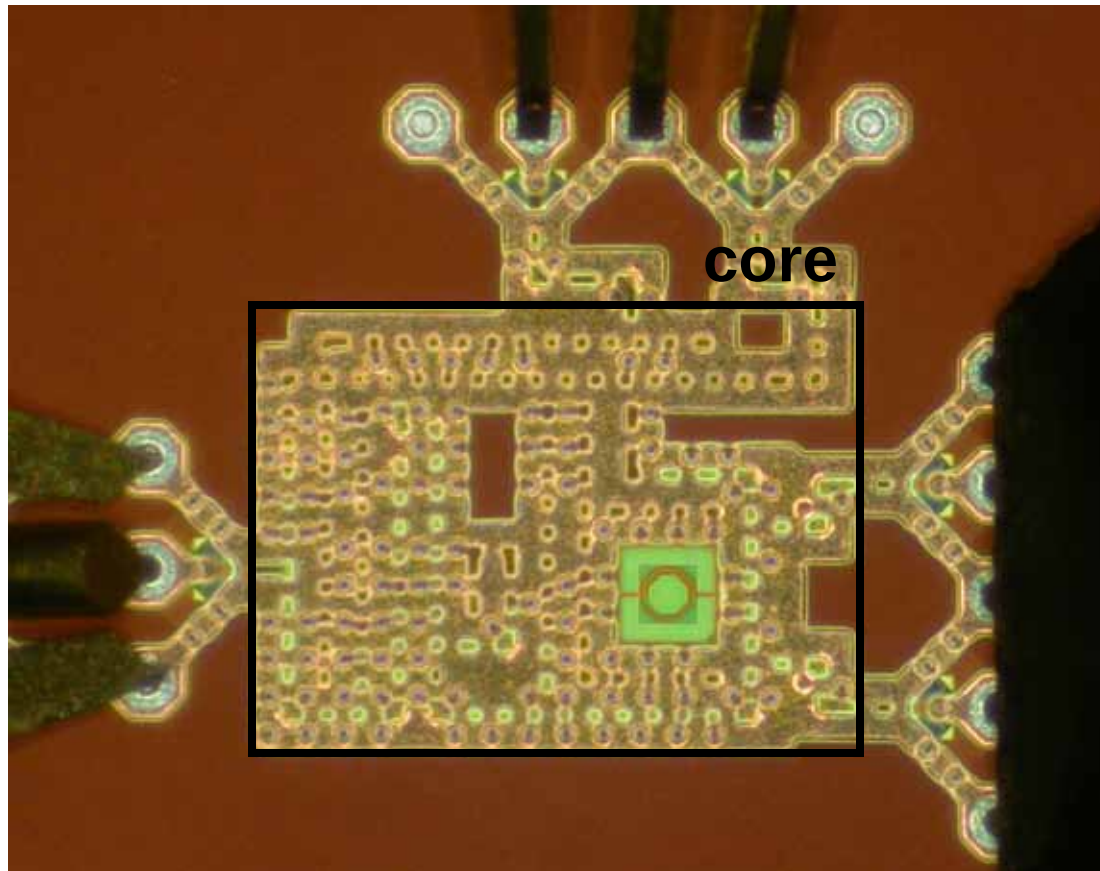
Proposed Passive-balun-less LNA

- Single-end amp. + active balun.



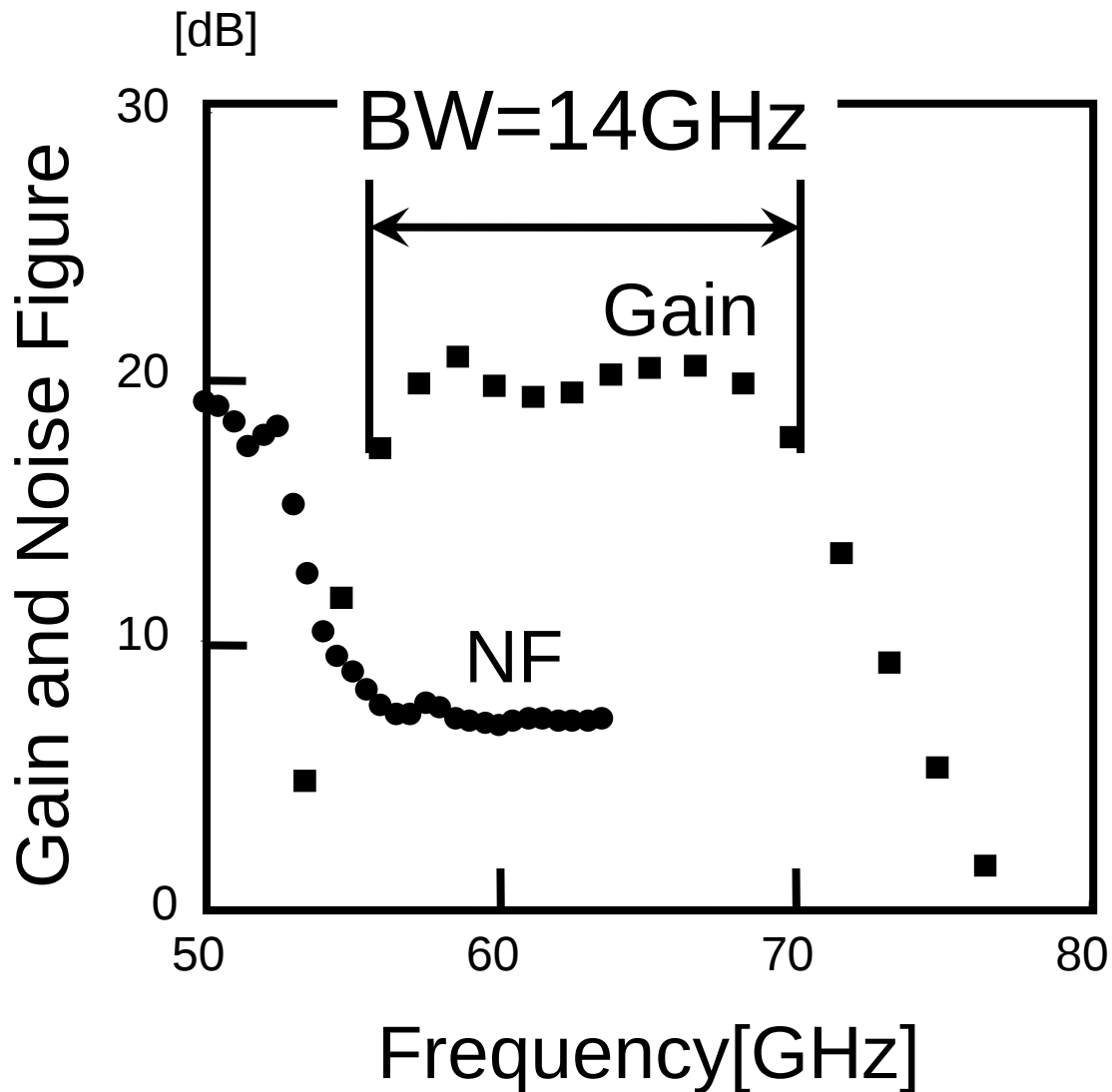
- J No passive balun degrades noise factor.
- J Power consumption is small.
- L Parasitic ground impedance in single-end topology may reduce gain.

Chip micrograph

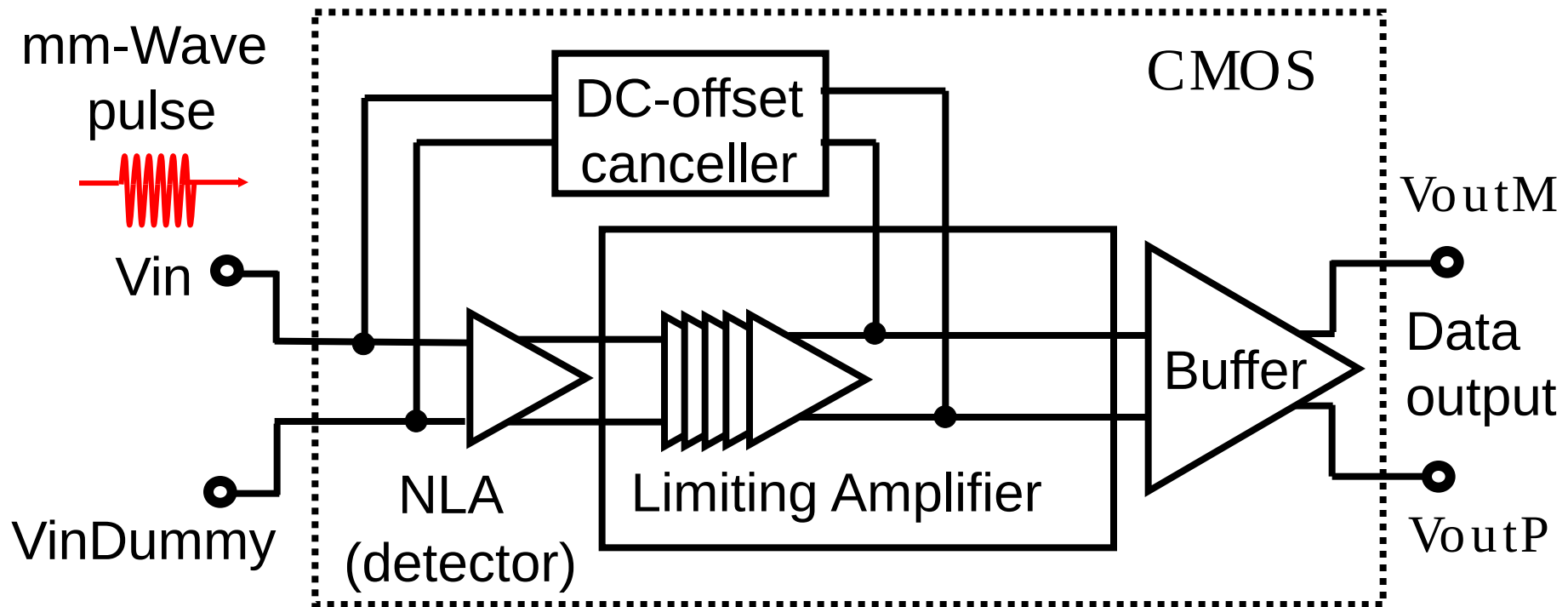


- 90nm CMOS 1P8M and 1 W-CSP process
- Core size : 800 μ m ´ 590 μ m

Gain and Noise Figure (NF)

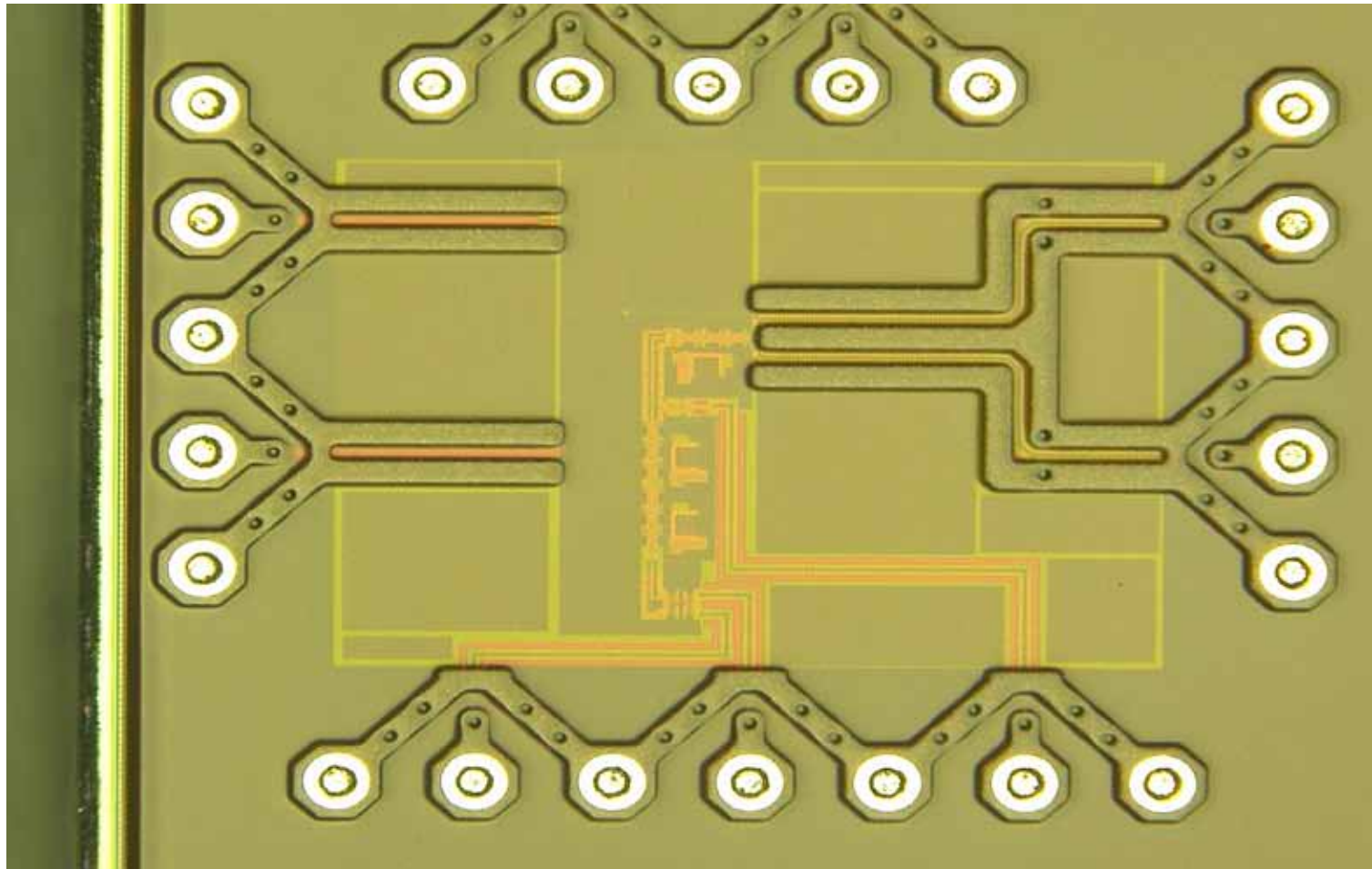


Pulse Receiver Architecture



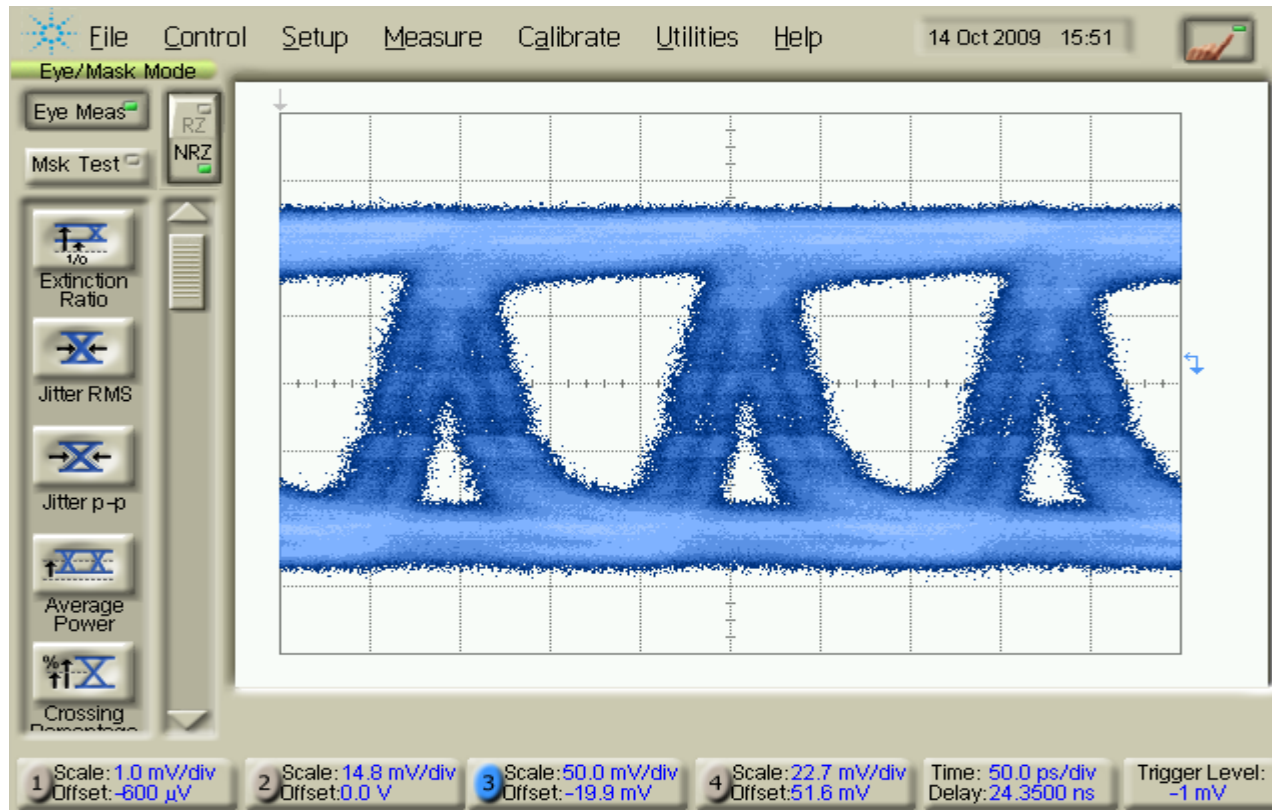
Low-power over-Gbps 60GHz pulse receiver.

Chip Micrograph

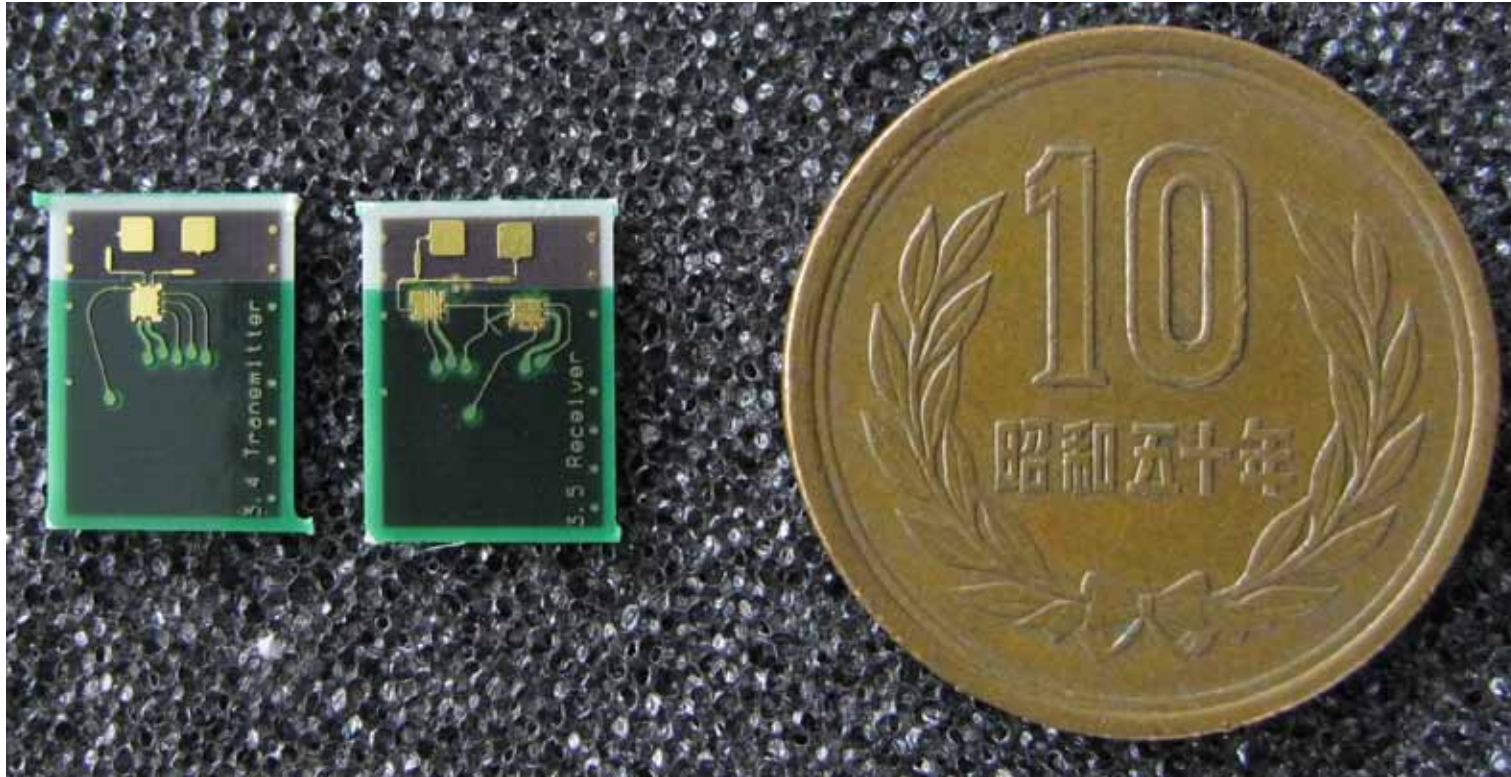


Eye diagram (6Gbps)

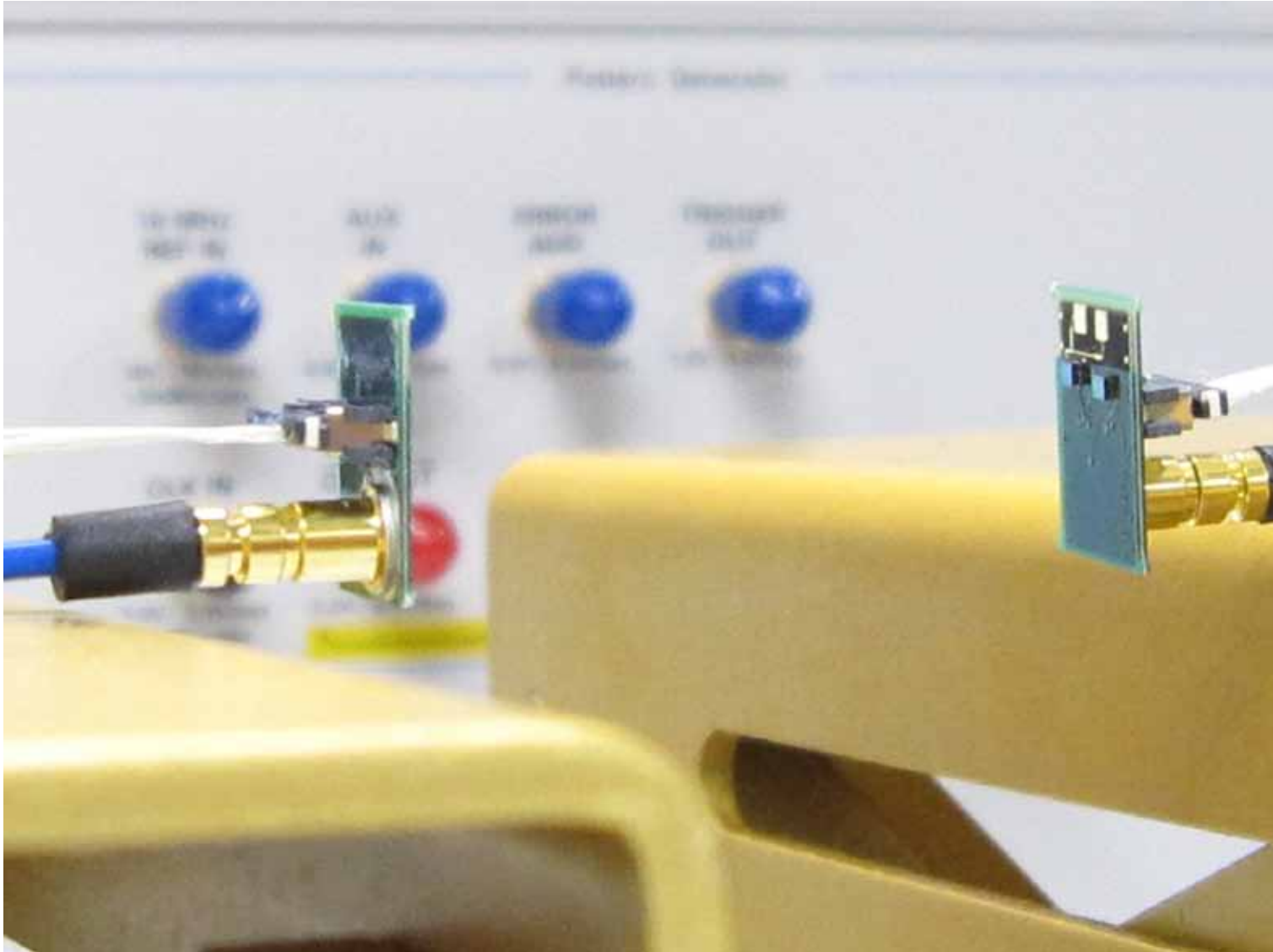
VDD=1.2V, Vbias=0.5V, $2^{31}-1$ random bits



送受信モジュール



小型ミリ波モジュール無線通信



アンテナ一体型超小型

送受信モジュールの主要緒元

	送信モジュール	受信モジュール
サイズ	8.5mm x 5mm (コネクタ部を除くコアサイズ 5mm x 5mm)	
伝送速度	5Gbps(最大)	
アンテナ	2素子円偏波パッチアンテナ (アンテナ利得6dBi)	
変調信号	ASK変調、中心周波数62.5GHz	
外部インタフェース	DC: KEL製0.5mmピッチ 10ピンフラットコネクタ デジタル: SSMPコネクタ	
消費電力	55mW	70mW