

ナノ構造を利用したアンテナ一体超小型ミリ波チップの研究 (071503007)

Study on Ultra-Small Antenna-Embedded Millimeter-Wave Chip Utilizing Nano-Structures

研究代表者

藤島実 広島大学

Minoru Fujishima Hiroshima University

研究期間 平成 19 年度～平成 21 年度

概要

我々は、CMOS 集積回路をミリ波帯に適用するにあたり、ナノ構造を適用した伝送線路が小型化かつ低損失化できることを実験的に明らかにし、ミリ波トランシーバの構成回路の高性能化につながることを実証してきた。この研究成果を踏まえ、ナノ構造を適用した低入力インピーダンス高効率オンチップアンテナを創出し、ミリ波 CMOS 回路の送信電力の高出力化と受信感度の向上を図り、アンテナまで完全にインテグレートされた超小型ミリ波チップを実現する。

Abstract

We have demonstrated that transmission lines applying nano structures can realize both miniaturization and loss suppression in millimeter-wave CMOS integrated circuits, and they improve performances of building blocks in a millimeter-wave transceiver. Based on this achievement, we will create on-chip antennas with low input impedance and high efficiency by applying nano structures, and aim to realize high output power in a transmitter and high input sensitivity in a receiver. Finally, we will realize an ultra-miniaturized millimeter-wave chip fully integrating antennas.

1. まえがき

本研究ではナノ構造を用いるスローウェーブ現象を伝送線路からオンチップアンテナへと展開することにより、従来実用化が困難であったシリコン基板上的オンチップアンテナの飛躍的な高効率化を実現する。これによりアンテナ一体型の 5mm 角のミリ波送受信デバイスを実現する。本研究を通じて得られる知見は、CMOS ミリ波トランシーバの飛躍的な低電力化・小型化に結びつくことから、ミリ波帯対応のスマートアプライアンスを実用化へと導くものと期待される。

2. 研究内容及び成果

ASK 変調ミリ波 CMOS ミリ波チップの開発により、送信出力 5dBm を達成した。また、アクティブバランを用いた低雑音増幅回路とミリ波パルス検出回路をモジュール作成用に試作した。一方、アンテナ一体超小型ミリ波チップシステム全体では、5mm 角の中で CMOS チップ実装場所と必要なアンテナ利得を確保するために、円偏波 2 素子アンテナを用いた。アンテナと回路の協調設計を行うことによるチップ全体の性能向上につなげるための開発を行っている。

2.1 アンテナ一体超小型ミリ波チップ用 CMOS チップ

A 超小型ミリ波チップ用 CMOS 送信チップ

研究目標を達成するために送信モジュールと受信モジュールの CMOS 回路を試作した。送信モジュールにおいて、我々が開発を行った ASK 変調方式を用いた送信モジュールを用いている。図 1 に送信用 CMOS チップのチップ写真と出力波形を示す。実測の結果、最大 5Gbps のデジタル信号を変調可能なことを確認した。

B 超小型ミリ波チップ用 CMOS 受信チップ

受信モジュールでは、我々の開発したアクティブバラン機能付き低雑音増幅回路 (LNA) と、ミリ波パルス検出回路を組み合わせ 5mm 角のモジュールを実現した。図 2 には受信用ミリ波パルス検出回路のチップ写真とその出力波形を示す。実測の結果、最大 6Gbps のパルス信号を

復調可能であることを確認した。

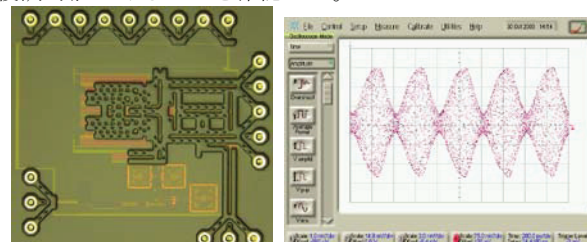


図 1 アンテナ一体超小型ミリ波送信機用 CMOS チップのチップ写真 (左) と 5Gbps 入力時の出力波形 (右)

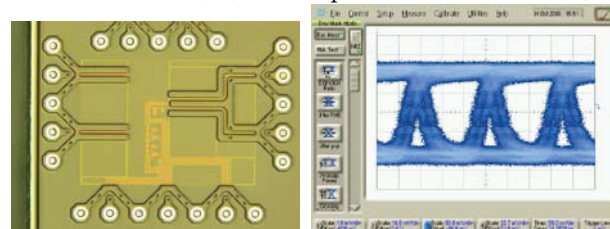


図 2 アンテナ一体超小型ミリ波受信機用ミリ波ディテクタのチップ写真 (左) と 6Gbps 入力時の出力アイダイアグラム (右)

2.2 アンテナ一体超小型ミリ波チップ用アンテナの研究

A アンテナ一体超小型ミリ波チップ用パッチアンテナ
送受信モジュールには円偏波用 2 素子パッチアンテナを用いた。送信用パッチアンテナでは、CMOS チップの差動出力をそれぞれ 2 つのパッチアンテナに位相シフトしながら供給され、空間で信号が合成される。これにより、差動出力とアンテナ間にバランを挿入することによる損失を回避している。受信用 CMOS チップは単相入力のために、パッチアンテナ出力で信号が合成され CMOS チップに供給される。

B アンテナ一体超小型ミリ波モジュール

これまでに試作した CMOS チップとアンテナモジュールを組み合わせ、アンテナ一体超小型ミリ波モジュールを試作した。試作した送信モジュールと受信モジュールの基

板写真を図 3 に示す。基板写真で図の上に 2 つ並んでいるのが 2 素子パッチアンテナである。基板サイズは 8.5mm x 11mm である。アンテナ一体型超小型ミリ波送受信モジュールを顕微鏡で拡大して撮影した写真を図 4 に示す。図に示すように CMOS チップとアンテナモジュールはいずれも 5mm 角の範囲に収まっている。電源供給用の 0.5mm ピッチの KEL 製コネクタおよびデジタル信号供給用の SSMP コネクタを基板に装着するために基板サイズは 5mm 角よりも大きくなっているが、コネクタ脱着を考えると実用上今回試作した基板サイズが最小である。CMOS チップとアンテナモジュールでは本プロジェクトの最終目標である 5mm 角の超小型モジュールが実現できた。

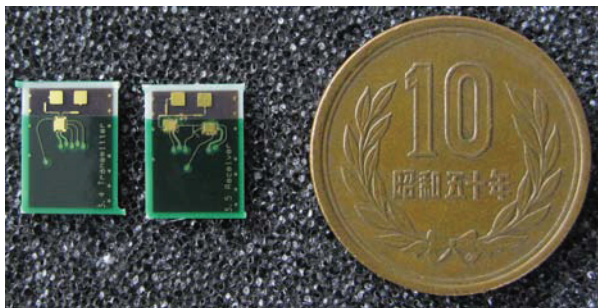


図 3 アンテナ一体型超小型ミリ波送信モジュール用基板（左）と受信モジュール用基板（中）とサイズを比較するための 10 円玉（右）の写真。

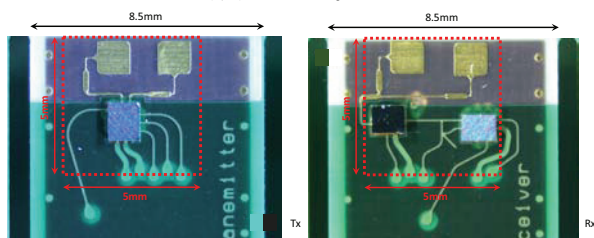


図 4 アンテナ一体型超小型ミリ波送信モジュール（左）と受信モジュール（右）の拡大写真



図 5 アンテナ一体型超小型送受信モジュールを用いた通信実験

図 5 にアンテナ一体型超小型受信モジュールを用いた通信実験を実施している際の写真を示す。アンテナモジュール背面では KEL 製コネクタ（写真上）と SSMP コネクタ（写真下）が大きな面積を占めていることが見て取れる。実験の結果、最大 5Gbps の無線通信を実現できることがわかった。試作したアンテナ一体型超小型送受信モジュールの主要緒元を表 1 に示す。

3. むすび

本研究により得られた超高速・超小型送受信モジュールは、携帯電話をはじめとするバッテリー駆動型小型端末に組み込み可能である。すなわち、将来街中に置かれたキオスクダウンロード端末から携帯端末へと映画などの動画コンテンツを丸ごと瞬時にダウンロードし、家庭でその動画コンテンツを楽しむというようなビジネス展開が可能になる。また、現在注目されている HDMI(High-Definition Multimedia Interface)の非圧縮無線伝送にも、本研究成果の超小型・低消費電力技術は有効であると考えられる。また、動画などの大容量のコンテンツの交換を無線端末同士で瞬時にすることも可能になる。このような新規ビジネスが始まると、エレクトロニクス産業だけでなく、情報産業、コンテンツビジネス、社会基盤など、他の研究や社会経済への波及効果は極めて大きいと考えられる。

表 1 アンテナ一体型超小型送受信モジュールの主要緒元

	送信モジュール	受信モジュール
サイズ	8.5mm x 5mm (コネクタ部を除くコアサイズ 5mm x 5mm)	
伝送速度	5Gbps(最大)	
アンテナ	2 素子円偏波パッチアンテナ (アンテナ利得 6dBi)	
変調信号	ASK 変調、中心周波数 62.5GHz	
外部インタフェース	DC: KEL 製 0.5mm ピッチ 10 ピンフラットコネクタ デジタル: SSMP コネクタ	
消費電力	55mW	70mW

【誌上发表リスト】

- [1] A. Oncu, S. Ohashi, M. Fujishima, "12.1mW 10Gbps CMOS Pulse Transmitter for 60GHz Wireless Communication," Global Symposium on Millimeter Waves 2009 (GSMW 2009)
- [2] Y. Natsukari and M. Fujishima, "36mW 63GHz CMOS Differential Low-Noise Amplifier with 14GHz Bandwidth," 2009 Symposium on VLSI Circuits, 252-253, 2009
- [3] A. Oncu and M. Fujishima, "49 mW 5 Gbit/s CMOS receiver for 60 GHz impulse radio," Electron. Lett. vol 45, Issue 17, p.889-890, 2009.8

【申請特許リスト】

- [1] 藤島実、「注入同期型発信器」出願番号：特願 2007-285157 (2007 年 11 月 1 日出願)
- [2] 藤島実、「パルス受信回路」出願番号：特願 2008-157295 (2008 年 6 月 16 日出願)

【受賞リスト】

- [1] ライ、高野、藤島、第 9 回 LSI IP デザイン・アワード IP 賞「ミリ波 CMOS トランシーバ回路」2007.4.26
- [2] 高野恭弥、本良瑞樹、藤島実「パルス注入同期型周波数通倍器」第 10 回 LSI IP デザイン・アワード IP 賞、2008 年
- [3] A. Oncu, K. Takano, and M. Fujishima, "8Gbps CMOS ASK Modulator for 60GHz Wireless Communication," Asian Solid-State Circuits Conference Student Design Contest Outstanding Design Award, 2008

【本研究開発課題を掲載したホームページ】

<http://mmw.dsl.hiroshima-u.ac.jp/>にて掲載論文リストなどを公開