

EMC 協調統合設計における LSI パッケージ・チップレベル 集積化ノイズ抑制技術の研究開発 (072002003)

Development of LSI Chip/Package Level Integrated Electromagnetic Noise Suppression
Technology for EMC System-Co-Design Platform

研究代表者

山口正洋 (10174632) 東北大学大学院工学研究科
Masahiro Yamaguchi Graduate School of Engineering, Tohoku University

研究分担者

遠藤 恭[†] 島田 寛[†] ガルシア ヘルナンデス カリン リリアナ[†] 酒井智和[†] 岡本 聡^{††}
吉田栄吉^{†††} 荒井智次^{†††} 小野裕司^{†††} 近藤幸一^{†††} 今野陽介^{†††}
原田高志^{††††} 増田則夫^{††††} 塚越常雄^{††††} 和深 裕^{††††}
Yasushi Endo[†] Yutaka Shimada[†] Karin Liliana Garcia Hernandez[†] Tomokazu Sakai[†]
Satoshi Okamoto^{††}
Shigeyoshi Yoshida^{†††} Satoshi Arai^{†††} Hiroshi Ono^{†††} Koichi Kondo^{†††} Yosuke Imano^{†††}
Takashi Harada^{†††} Norio Masuda^{†††} Tsuneo Tsukagoshi^{†††} Hiroshi Wabuka[†]
[†]東北大学大学院工学研究科 ^{††}東北大学多元物質科学研究所
^{†††}NEC トーキョー(株)研究開発本部 ^{††††}NEC システム実装研究所
[†]Graduate School of Engineering, Tohoku University
^{††}Research Institute of Multidisciplinary Research for Advanced Materials, Tohoku University
^{†††}R&D Center, NEC TOKIN Corporation
^{††††}System Jisso Research Laboratories, NEC Corporation

研究期間 平成 19 年度～平成 21 年度

概要

磁性薄膜を LSI チップの極近傍電磁界範囲内に集積化し、高周波磁気シールド効果ならびに磁気損失により電子機器や半導体集積回路の電磁ノイズを抑制する新技术を開発した。Fe-B-P アモルファス微粒子膜を開発し、90nm プロセスによるノイズ発生 TEG チップ・パッケージによって GHz 帯の磁界ノイズを近傍界で 10dB、遠方界で 5dB 以上抑制でき、また伝導ノイズの抑制メカニズムを解明し設計法を確立できた。計測ツールとして開発した高周波高分解能磁界プローブは、暗号 LSI が極近傍からの電磁波攻撃に対して脆弱であるがその対策として磁性膜が有効であることも示した。今後チップレベル EMC 問題の解明と対策が進み、高速・高密度・高品質な情報通信へ大きく寄与できると思われる。

Abstract

A new technology to suppress electric current-driven noise in integrated circuits and electronic equipments is developed based on electromagnetic shielding and ferromagnetic resonance losses in magnetic film. A new Fe-B-P amorphous particle is developed to suppress GHz-range magnetic near field by 10dB and far field noise by 5dB, respectively, generated by a 90nm-rule fast digital circuit chip to generate electromagnetic noise in a GHz range. A newly developed RF and high spatial resolution magnetic filed probe clarified the weakness of cryptographic LSI against extremely-near field DEMA (Differential Electromagnetic Analysis) and information leakage protection by magnetic film can be a good countermeasure. Physical countermeasure to chip level EMC by magnetic film can contribute much for fast, high density and high quality information communication.

1. まえがき

情報通信用モバイル電子機器における電磁ノイズ問題の解決は、機器の正常動作を保証するとともに情報漏えいを回避する上で近年益々その重要性を増している。本研究は、従来から主要なノイズ発生源と認識されながら抜本的な対策手法が見出せなかった LSI パッケージレベルならびに LSI チップレベルにおける電磁ノイズ抑制技術、磁性薄膜技術に基づいて開発するものである。

その手法は、導電膜・磁性膜を LSI チップの極近傍電磁界範囲内に集積化し、GHz 帯における高周波磁気シールド効果ならびに磁気損失により電子機器や半導体集積回路を流れる電流に起因した電磁ノイズを LSI パッケージ・チップレベルという極近傍(およそ 0.1 波長以下)で抑制することを目指すものである。

2. 研究内容及び成果

2.1. 集積化電磁ノイズ抑制材料の開発

まずスパッタ法による軟磁性薄膜として、アモルファス CoZrNb およびグラニューラ CoZrO 薄膜を直交積層化し、面内当方膜としての性能を確認した。次に絶縁性が高い微粒子系薄膜において、GHz 帯で高透磁率を得るための特性発現機構を考察するとともに、生産性の高いアモルファス材料に着目し、直接還元法における還元反応の速度を制御して、サブ μm 微粒子としてはこれまでに得られなかった軟磁性を持つ Fe-B-P アモルファス微粒子膜等を開発した。さらに磁場中合成法を開発し、微粒子形状を針状にして透磁率を上げた微粒子材料を得た。一般に微粒子では粒径が低下すると表面の変質層などの影響から透磁率が低下するが、図 1 に赤印で示すように、針状微粒子(図中の fiber)

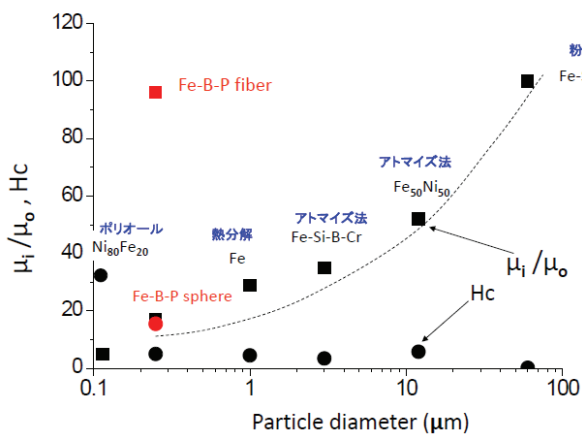


図1 微粒子膜の特性

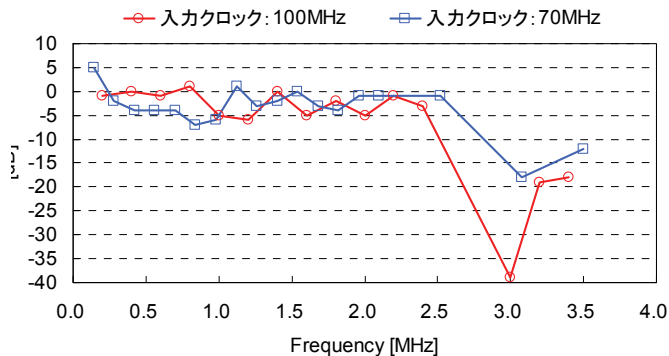


図2 Fe-B-P 微粒子薄膜によるノイズ低減量

は格段に高い透磁率を持ち、材料開発は完了した。

フェライトめっき法により、リードフレームならびにインタポーザなど 3 次元構造を有するパッケージ構成要素に磁性薄膜を形成する技術も確立した (特許 2 件取得)。

2.2. ノイズ抑制メカニズムと設計指針

オンチップスケールの伝送線路上に磁性薄膜を配置した場合の伝導ノイズ抑制効果について、試作と 3 次元等価回路解析を行なった。その結果、線路上に配置した磁性薄膜によってノイズ抑制効果が最大となる周波数は、磁性薄膜の強磁性共鳴周波数に比べて高く、その理由は 3 次元的な反磁界に拠ることを定量的に明らかにできた。また導電性を有する磁性薄膜では渦電流損失ならびに伝導電流損失によるノイズ抑制も可能であり、シート抵抗を適切に選ぶことによってそれぞれのジュール損失を最大化できる。以上をまとめて、強磁性共鳴損失とジュール損失の総和を最大とする設計指針を提示できた。

2.3. LSI パッケージ・チップレベル集積化実証実験

PLL とリングオシレータならびにオンチップ計測用のループ素子を搭載した TEG チップを、設計の難易度は高いが高速化に対応できる微細な CMOS 90nm プロセスで試作し、基本動作を確認した。GHz のノイズ発生源として共同研究開発機関で共通に使用した。

その表面に本研究開発による Fe-B-P アモルファス微粒子膜を約 90 μ m 成膜して QFP 実装し近傍磁界を評価した結果、図 2 のように、3GHz 以上では**目標の 10dB を上回り著しく磁界強度が低減**しており、高周波帯で効果が大きいことが示された。フェライトめっき法によるインタポーザへの集積化によっても、0.5~2.5GHz 帯において、最大ノイズレベルを 9.8dB 低減でき、**目標の 10dB 低減をほぼ達成**した。遠方界の評価に関しては、水平偏波および垂直偏波とも 0.5~3GHz で平均 2dB、最大で 9dB のノイズ抑制効果が得られ、**目標の 5dB 低減はほぼ達成**できた。

2.4. インテリジェントマイクロ磁気プローブ

増幅度 18.6dB (目標値 20dB、直流における LNA の特性)、周波数帯域 6GHz (目標値 6GHz、LNA の特性)、空間分解能 40 μ m (目標値 20 μ m、受動型プローブの性能) と個別性能ではほぼ目標を達成できた。

インテリジェントマイクロ磁気プローブによって、サイドチャネル攻撃標準評価基板 SASEBO-R に搭載された暗号 LSI に対して近傍磁界分布を計測し、高周波電流分布を初めて明らかにするとともに、差分電磁波解析 (DEMA) を実施し極近傍への電磁波攻撃が新たな高精度解析になりえることを実証した。これはランダムブリチャージやノイズ源の挿入などの既存の対策手法を無効化

できる可能性が示す重要な結果である。さらにその対策として磁性膜による近傍磁界抑制が情報セキュリティ上も有用であることを明らかにできた。

3. むすび

最後に、実際の携帯電話端末のパッケージレベルで磁性膜を適用し、FER が 0.5% になるときの端末への入力電力を基準として 3.23dB を改善できる見通しを得た。この際、通信周波数における携帯電話からの出力低下は 0.5dB 以下と小さく、EMC 協調統合設計に適したノイズ抑制法の開発を促進できたと考えている。

【誌上发表リスト】(査読付 18 件、口頭発表 9 7 件)

- [1] K. Kondo, O. Takahata, H. Ono, S. Yoshida, and M. Yamaguchi, "Electromagnetic Noise Suppression of LSI Packages Using Ferrite Film-Plated Lead Frame," IEEE Transactions on Magnetics, Vol. 45, No. 10, pp. 4250-4252 (2009 年 10 月 1 日)
- [2] 島田 寛、遠藤 恭、山口 正洋、岡本 聡、今野 陽介、松本 裕之、吉田 栄吉、"サブ μ m アモルファス微粒子の合成と軟磁性"、Journal of the Magnetic Society of Japan, Vol. 34, No. 3, pp. 220-225 (2010 年 3 月 1 日)
- [3] M. Yamaguchi, S. Muroga, Y. Endo, M. Suzuki, T. Inagaki and Y. Mitsuzuka, "Ferromagnetic Thin Film Noise Suppressor Integrated to On-Chip Transmission Lines," IEEE Transactions on Magnetics, Vol. 46, No. 6 (2010 年 6 月出版予定)

【申請特許リスト】(全 9 件)

- [1] 島田 寛、山口 正洋、松本 裕之、今野 陽介、吉田 栄吉、非晶質合金粉末および圧粉磁心並びにインダクタ、日本国、申請年月日 2009 年 4 月 30 日
- [2] 近藤 幸一、小野 裕司、沼田 幸浩、リードフレーム及びインタポーザ、日本国、申請年月日 2009 年 8 月 25 日
- [3] 増田則夫、電磁ノイズ抑制体、日本国、申請年月日 2010 年 3 月 2 日

【登録特許リスト】(全 2 件)

- [1] 近藤幸一、小野裕司、沼田幸浩、フェライト付着体及びその製造方法、日本国、申請年月日 2009 年 7 月 29 日、登録年月日 2009 年 11 月 20 日、特許第 4410838 号
- [2] 近藤 幸一、小野裕司、沼田幸浩、磁性膜フェライト付着体及びその製造方法、日本国、申請年月日 2009 年 7 月 29 日、登録年月日 2009 年 12 月 4 日、特許第 4416178 号

【受賞リスト】(全 1 件)

- [1] Shiori Namba, IEEE Sendai Section STUDENT AWARDS THE BEST PAPER PRIZE, "Performance of RF Amplifier designed for Integrated Magnetic Probe", December 7, 2009.

【本研究開発課題を掲載したホームページ】

<http://www.itmag.ecei.tohoku.ac.jp/research/nss/scope-jp.html>