

次世代超微細 CMOS プロセスに適した高マイクロ波帯デジタル RF 回路技術の研究開発 (081503014)
 Research and Development of High-Microwave-Band Digital RF Circuit Technologies
 with Next Generation Fine CMOS processes

研究代表者

益 一哉 (201571929), 東京工業大学 ソリューション研究機構 (2112608000)
 Kazuya Masu, Tokyo Institute of Technology, Solutions Research Laboratories

研究分担者

石原 昇[†] 天川 修平[†] 伊藤 浩之^{††}
 Noboru Ishihara[†] Shuhei Amakawa[†] Hiroyuki Ito^{††}
[†]東京工業大学 ソリューション研究機構 ^{††}東京工業大学 精密工学研究所
[†]Tokyo Institute of Technology, Solutions Research laboratories
^{††}Tokyo Institute of Technology, Precision and Intelligence Laboratory

研究期間 平成 20 年度～平成 22 年度

概要

超広帯域スマートアプライアンスにおけるハードウェア基盤技術として、90nm プロセス以降の超微細 CMOS プロセスを用いた 6～30GHz 帯の高マイクロ波帯デジタル RF 回路技術を確認することを目的とし研究開発を行なった。『微細化による性能向上とチップ面積低減による低コスト化』という観点から CMOS インバータのアナログ特性、デジタル回路の高時間分解能特性や MEMS 技術などを利用した新たな RF 回路の提案、設計試作による検証により次世代 RF 回路アーキテクチャを明らかにした。

Abstract

As a hardware generic technology for ultra wideband smart appliances, digital RF circuit technologies that can be operated at 6 to 30-GHz high microwave-band were studied with the super scaled down CMOS process technologies after 90-nm technology generation. From the point of view called "the price reduction by a performance enhancement and the chip area reduction by the down scaling of the process technology", RF circuit technologies using analog performance of CMOS inverters, fine discrete time operations of digital circuit and a MEMS technology were suggested and their usefulness was confirmed by the evaluations of the fabricated chips.

1. まえがき

無線システムの多様化・広帯域化は必至であり、これまでのマイクロ波帯(～6GHz)から高マイクロ波帯(6～30GHz)で動作する RF 回路の実現が期待されている。また、従来の RF CMOS 回路では、CMOS デバイスが微細化してもインダクタや容量の面積は縮小できないため回路面積は減少せず、回路性能も必ずしも向上しない。『微細化による性能向上とチップ面積低減』という集積回路が産業として最低限備えるべき特徴が満足されていない。

そこで本研究開発では、超微細 CMOS プロセスを用い高マイクロ波帯(6～30GHz 帯)でのマルチバンド動作と微細化によるスケールアップを可能とするデジタル RF 回路技術を確認することを目的とした。

2. 研究内容及び成果

『微細化による性能向上とチップ面積低減』を可能とする基本技術として、我々はデジタル回路のアナログ特性、高時間分解能特性、および MEMS 回路との融合に着目した。

2.1 CMOS インバータによる低雑音増幅回路技術 (LNA)

従来回路におけるインダクタを不要化でき広帯域動作を可能とする回路としてデジタルの基本回路である CMOS インバータの増幅特性に着目した。CMOS インバータ回路は、コンプリメンタリー動作により直流からの広帯域動作が可能となるが、高利得で回路の寄生容量成分 C により帯域制限されるため、LC 共振型に比べ必然的に低

い周波数領域の動作となる。そこで、より広帯域での動作を可能とする CMOS インバータベースの広帯域低雑音増幅回路の構成として、Cherry-Hooper 構成とアクティブ帰還回路を組み合わせた回路の構成法、設計法を明らかにし、180nm, 90nm, 65nm, 40nm プロセスでの試作評価を行った。その結果、図 2 に示すようにプロセスの微細化とともにチップ面積の縮小化、高性能化を図れることを確認した。動作帯域は、40 nm CMOS プロセスで、利得 17.5 dB、帯域 8GHz の高マイクロ波帯領域での動作が可能となることを確認した。

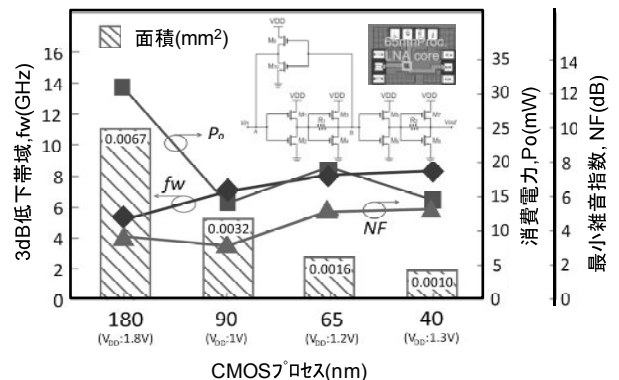


図 1 広帯域 LNA の構成と特性のプロセス世代依存性

2.2 広帯域 PLL シンセサイザ回路技術

リング型電圧制御発振回路(VCO)を用いた広帯域位相同期(PLL)シンセサイザ回路の構成法、設計法を明らかにした。リングVCOはインダクタレスのため小面積化が可能であるが、位相雑音が大きい問題を抱えている。そこで、PLLに用いているレファレンス信号をVCOに注入し位相雑音特性を改善するインジェクションロック技術の検討を行った。図2は90nmプロセスで試作した直交出力VCOの位相雑音特性の評価結果である。1MHz離調周波数時の位相雑音を46dB改善することができ提案回路技術の有効性を確認した。また、広帯域化についても検討を行ない直交出力VCOと逡倍回路の組み合わせにより、6.5~27.1GHzの発振動作を65nmプロセスにより実現した。

また、インジェクションロックVCOを用いたPLLシンセサイザ回路についても、2段PLL構成を提案し、6.1~9.5GHzの広帯域動作と1MHz離調時で-99dBc/Hz(6.1GHz発振時)の低位相雑音特性の実現に成功した。

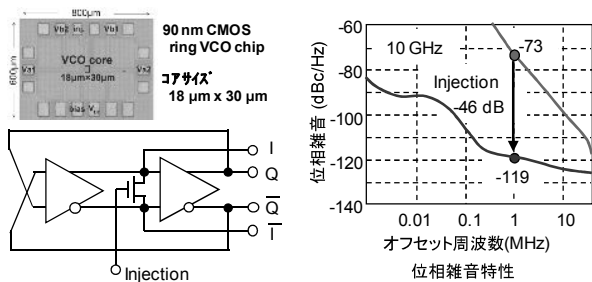


図2 直交出力VCOと位相雑音特性の評価結果

2.3 デジタル制御によるRF信号生成回路技術

デジタルパルス信号からアナログのRF信号を生成する技術としてTime to Analog Conversion技術を考案した。従来のデジタル・アナログ変換回路(DAC)では、電圧軸を離散制御するが、提案方式(図3)では時間軸を離散制御しRF信号を生成するもので、微細プロセスによる低電圧動作に適している。図3は、4bit分解能の回路を90nmプロセスで試作しRF信号を生成させて結果例である。高マイクロ波帯での動作には至らなかったが3次高調波歪の抑圧量が53.4dBの良好なRF信号の生成に成功した。

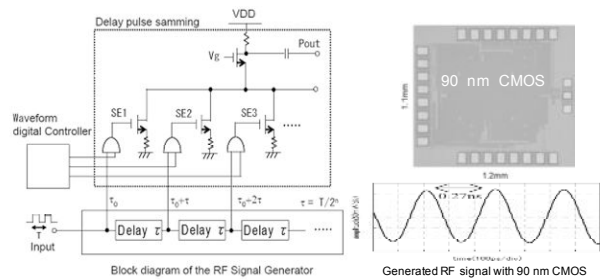


図3 RF信号生成回路技術(Time to analog conversion)

2.4 MEMS回路技術

RF送信系の電力増幅回路の出力回路部では高電力効率動作を実現するためのチョーク用やインピーダンス変換用のインダクタが不可欠である。オンチップ上のスパイラルインダクタは、損失が大きいこと、プロセスの微細化に追従せず小面積化に寄与できないことから、オフチップインダクタとの組み合わせが有望となる。そこで、オンチップとオフチップのインダクタの特性比較を行った結果、中空構造のMEMSインダクタが高マイクロ波帯でQ値が高く、広帯域で優れていることを明らかにした(図4)。

また、マルチバンド動作に対応するためには、インダクタンス値の可変機能が必要となる。水平型MEMSスイッチ回路を考案試作し、機械的可動動作の実現に成功した。さらにスイッチの可動に必要な20V以上の制御電圧の生成を可能とするCMOSチャージポンプ型昇圧回路構成を明らかにし、トランジスタの耐圧制限を損なうことなく、3.3Vから24Vの高電圧出力を得ることに成功した。

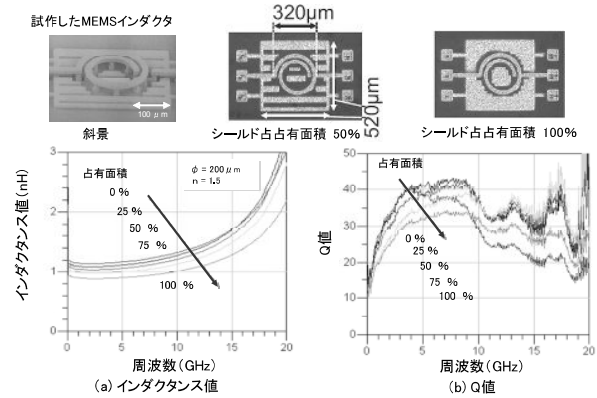


図4 試作したMEMSインダクタのインダクタンス値とQ値(シールド占有面積依存性を評価した結果例)

3. むすび

本研究では、以上の他、①カスコードインバータ構成によるCMOSパワーアンプ回路技術、②安定化電源回路技術、③回路のプロセスバラツキ依存性などについても明らかにし、次世代の高マイクロ波広帯域RFトランシーバ回路を構成する上で有効な技術を提案し有意義な知見を得た。今後の無線システムの多様化・広帯域化は新たな社会基盤として必至であり、本研究で得たRF回路技術は、その布石として意義ある成果と考える。

【誌上发表リスト】

- [1] 益 一哉、天川修平、伊藤浩之、石原 昇, "RF CMOS集積回路技術における挑戦", 電子情報通信学会学会誌 2011年5月号, pp.427-432, Vol. 94, No. 5, 2011.
- [2] Sang-yeop Lee, Shuhei Amakawa, Noboru Ishihara, and Kazuya Masu, "2.4-10 GHz Low-Noise Injection-Locked Ring Voltage Controlled Oscillator in 90nm Complementary Metal Oxide Semiconductor", Japanese Journal of Applied Physics, Vol. 50, No. 4, pp. 04DE03-1 - 04DE03-5, Apr 2011.
- [3] Yutaka Mizuochi, Shuhei Amakawa, Noboru Ishihara, and Kazuya Masu, "Radio Frequency Micro Electro Mechanical Systems Inductor Configurations for A Achieving Large Inductance Variations and High Q-factors," Japanese Journal of Applied Physics, Vol. 49, pp. 05FG02-1 - 05FG02-3, May 2010.

【申請特許リスト】

- [1] 益 一哉 他、高周波信号生成回路、特願 2009-188066 (日本、2009年8月14日出願)
- [2] 益 一哉 他、電圧制御発振回路、特願 2009-206349 (日本、2009年9月7日出願)
- [3] 益 一哉 他、位相同期回路、特願 2010-109475 (日本、2010年5月11日出願)

【本研究開発課題を掲載したホームページ】

<http://www.masu-lab.com/> 益研究室における研究の概要、関連論文リストなどを公開