

超高速光伝送システムの研究開発

(イーサネット向け超高速省電力光伝送技術)

基本計画書

1. 目的

ブロードバンド環境の普及に呼応して、ネットワーク利用形態がインターネットアクセスや電子メールなどテキスト情報中心の利用から音楽・動画配信など映像情報中心の利用へと変化していることから、ネットワークを流通するデータ通信トラフィックは指数関数的に増加しており、今後もさらに増加が続くことが予想される。増加を続ける通信量に対応するためには、LAN 及び光アクセスネットワークからメトロ・基幹光ネットワークに至る全てのネットワーク要素について更なる大容量化が求められている。また、地球温暖化対策や低炭素社会への移行の観点から、ネットワークの省電力化が求められている。これらの要求に対応するため、高速・高品質な信号伝送を実現するための光通信技術および、ネットワークの省電力化を可能とする技術の開発を行うことを目的とする。

2. 政策的位置付け

本件は「第3期科学技術基本計画分野別推進戦略」(平成18年3月 総合科学技術会議)の、「オール光通信処理技術」に該当し、「2010年までにペタビット級ネットワーク構成技術の確立、2015年までにオール光ネットワーク構成技術の確立を目指すとともに、国際標準化も見据え以下の課題を戦略的に推進する」ことが政策目標として掲げられている。

「重点計画2008」(平成20年8月 IT戦略本部)においては、「ネットワークの大容量化・高機能化を図るとともに、高い電力効率を目指し、産学官の連携のもと我が国が世界に誇る「光」技術の研究開発を推進する。2010年までに、100Tbps級光ルータ、光RAM実現のための要素技術等、光のままに伝送するオール光ネットワーク実現につながる基盤技術を確立し、また、2015年までの実証を目指す。これにより、今後ますます増大する通信トラフィックに対応した低消費電力で安定したネットワークを実現する」ことが政策目標として掲げられている。

総務省におけるUNS研究開発戦略プログラムII(平成20年6月 情報通信審議会答申)においては、「新世代の超高速フォトリックネットワークを実現するための技術であり、ノード技術、伝送技術およびアクセス網に関する技術の研究開発である。ルータ等のネットワーク機器の電子処理部分(制御機能等)は外国企業の研究開発が

先行システム製品市場の寡占化が進んでいるが、光処理部分(光入出力ポート等)について我が国の研究開発水準は高い。今後、フォトリソグラフィネットワークの進展とともにシステム内部で光処理部分の占める割合が増加することから我が国の優位性が次第に活かされてくるものと期待される」旨記載されている。

「デジタル日本創生プロジェクト（ICT鳩山プラン） - 骨子 -」（平成21年3月17日）では、「我が国の“尖った”技術の早期実用化・市場投入を図るため、超高速・省電力のオール光通信等を実現する次世代光通信技術の研究開発を加速化し、ICT分野における新産業のシーズを創出するとともに、我が国の国際競争力の強化を図る。」旨記載されている。

また、未来開拓戦略（平成21年4月17日 経済財政諮問会議）において、「ITを活用した、省電力エコ・インターネットの実現、オール光通信技術に関する研究開発の加速化、消費エネルギー抑制ホームネットワーク技術を進める。」旨記載されている。

3. 目 標

(1) 政策目標

ネットワーク利用形態が、電子メールなどのテキスト情報中心の利用から、音楽・動画配信など映像情報中心の利用へと変化している。その結果、ネットワークを流通する通信トラフィックは指数関数的に増加しており、今後もさらなる増加が続くことが予想される。これらの大容量情報を高速かつ高品質に伝送可能とする技術を開発することで、国民が安心かつストレスなく利用できるネットワーク基盤の構築に貢献することを目指す。

産業へ目を向けると、新たな経済成長を実現するためには、内需主導で国際競争力を有するデジタル新産業を創出することが急務である。国際的に戦略分野と認識されているICT分野で我が国が強みとする技術を見極め、早期に市場投入することによりデジタル新産業を創出し、産業の活性化・国際競争力の強化、住民サービスの向上を目指す。また、デジタル新産業の創出のみならず、世界最先端のブロードバンド基盤に支えられたICTのポテンシャルを最大限に活用し、既存産業の効率化や高付加価値化、異業種間の連携強化による新たな付加価値の創造などを通じて、我が国経済の活性化を目指す。

我が国の“尖った”技術の早期実用化・市場投入を通して新産業創出を促進するため、超高速・省電力のオール光通信等を実現する次世代光通信技術の研究開発を加速し、ICT分野における新産業のシーズを創出するとともに、我が国の国際競争力の強化を図る。

(2) 研究開発目標

次世代の100GbイーサネットLANの低消費電力化を実現するための、省電力イーサネット方式の研究開発を行う。

具体的には、イーサネットの送受信を司る光伝送サブシステムにおいて、その電気

インターフェースの信号処理方式を改良し、伝送速度の向上により信号本数を削減(10Gbps→28Gbps、10チャンネル→4チャンネル)することで省電力化を実現する、パラレル100Gb-LAN向け高速省電力伝送方式を開発する。また合わせて、その光インターフェース側の伝送速度の向上により信号本数を削減(25Gbps→100Gbps、4チャンネル→1チャンネル)することで省電力化を実現するための技術として、シリアル100Gb-及びパラレル400Gb-LAN向け高速省電力伝送方式を開発する。

さらに、100Gbps光通信普及の基礎となるLAN向け光インターフェースに関する技術を確立する。具体的には、ビル間などの光通信ネットワークシステムの省電力化を進めることを目的に、25Gbps、4チャンネル光インターフェースの高度多重化により、低消費電力化の実現を図る。

4. 研究開発内容

(1) パラレル100Gb-LAN向け高速省電力信号伝送技術

① 概要

100GbイーサネットLANの送受信に用いる光伝送サブシステム向けに、その電気インターフェースの伝送速度を28Gbps級に向上させ、かつ省電力化を可能とする、高速省電力信号伝送技術(伝送方式、及び伝送サブシステム)を開発する。第1世代の100GbイーサネットLAN向け光伝送サブシステムでは、ルータ等の伝送処理装置内部との電気インターフェースとして10Gbps×10チャンネルの信号を用いているが、これを28Gbps×4チャンネルへと改良し、所定の信号品質を確保しつつ省電力化を実現する。

② 技術課題

(ア) 高速省電力パラレル伝送制御方式

パラレル形態の100GbイーサネットLANの光伝送サブシステムにおいて、電力消費を適応的に削減する省電力パラレル伝送方式の研究開発を行う。具体的には、電気伝送及び光伝送の伝送距離(即ち損失)に応じた波形等化のタップ数や誤り訂正の効率制御、伝送データの流量に応じた使用チャンネル数制御等による統合的なパラレル伝送方式に関し、基本方式を開発する。

(イ) 高速電気インターフェース技術

100Gbイーサネットの信号伝送を低ビットエラーレートで実現するための、信号波形等化技術の研究開発を行う。具体的には、前記ア)と連携して、信号伝送路での損失を補償しシンボル間干渉を低減するための入出力部、振幅変調部、位相変調部等に向けた方式に関し、要素技術試作によって信号波形等化特性を定量化し、基本方式を開発する。

(ウ) サブシステム化技術および光・電子融合設計技術

100Gb イーサネット LAN 向け光伝送サブシステムに要求される信号品質と省電力とを両立するサブシステム化方式、および光・電子融合設計技術の研究開発を行う。具体的には、サブシステム全体への要求性能を満たすべく、サブシステムを構成する光学素子、電子部品の光・電気特性の要求仕様を統合的観点で調整し、併せて省電力化を実現する光・電子融合設計技術を、技術試作を通じて開発する。

③ 到達目標

(ア) 高速省電力パラレル伝送制御方式

28Gbps×4 チャンネルの信号伝送において、立案した物理層省電力制御方式のモデルを作成し、それによる方式検証をすると共に、電力消費量低減の定量化と、従来の適応的電力削減を行わない方式に比べ 1/4 以下の消費電力を達成するための課題の検証を実施する。

(イ) 28Gbps 級電気インターフェース技術

伝送距離 20cm(内、コネクタ 1 箇所通過を含む)での、28Gbps×4 チャンネルの電気信号伝送において、立案した信号波形等化方式を搭載したインターフェース方式を試作し、その機能を検証すると共に、ビットエラーレート 10^{-12} 以下を達成するための問題点の定量化と、消費電力 300mW/チャンネル以下を達成するための課題の検証を実施する。

(ウ) サブシステム化方式および光・電子融合設計技術

100Gb イーサネット LAN 向け光伝送 (10km) において、サブシステム方式および光・電子融合設計技術を開発し、その機能を検証する。サブシステム全体が実現する信号品質として、標準が規定するビットエラーレート 10^{-12} 以下を満足するシステム仕様を策定し、なおかつ標準化が規定する以上の光・電気特性の品質(ノイズ、ジッタ等)を達成するため、光・電子融合設計技術についてプロトタイプを試作し、課題の検証を実施する。

(2) シリアル 100Gb-/パラレル 400Gb-LAN 向け高速省電力信号伝送技術

① 概要

シリアル 100Gb イーサネット LAN、及び更に高速化を狙ったパラレル 400Gb イーサネット LAN の送受信に用いる光伝送サブシステム向けに、その光インターフェースの伝送速度を 100Gbps 級に向上させ、かつ省電力化を可能とする、高速省電力信号伝送技術(伝送方式、信号処理技術、及び伝送システム)を開発する。第 1 世代の 100Gb イーサネット LAN 向け光伝送サブシステムでは、LAN 向けの光インターフェースとして 25Gbps×4 チャンネルの信号を用いているが、これを 100Gbps×1 チャンネルとし、所定の信号品質を確保しつつ省電力化を実現する。

② 技術課題

(ア) シリアル高速省電力信号伝送方式

シリアル形態の 100Gb イーサネット LAN、及び次世代の 400Gb イーサネット LAN 物理層に向けて、電力消費を適応的に削減する物理層の省電力制御方式の研究開発を行う。具体的には、光伝送損失に応じた送受信信号処理及び誤り訂正効率の制御、伝送データの流量に応じた多値数制御等による統合的な信号伝送方式に関し、基本方式を開発する。

(イ) 光多値変復調方式及び送受信信号処理方式

100Gbps×1 チャンネルの LAN 向け信号伝送を省電力、かつ低ビットエラーレートで実現するための、光変復調方式及び信号処理方式の研究開発を行う。具体的には、前記ア)と連携して、高度多値変調技術と、直接検波技術とを組み合わせた光変復調方式を開発する。また合わせて、送受信信号処理方式における波形等化技術を開発する。

(ウ) 高速 ADC・DAC 技術

100Gbps×1 チャンネルの信号伝送を省電力、かつ低ビットエラーレートで実現するための、高速アナログデジタル変換 (ADC) 技術及び高速デジタルアナログ変換 (DAC) 技術を開発する。具体的には、高速サンプリングと高分解能とを省電力で実現するアナログデジタル混成技術について、基本方式の開発とその試作評価によって機能検証・性能・消費電力の定量化を実施する。

③ 到達目標

(ア) シリアル高速省電力信号伝送方式

伝送距離 40km、100Gbps シリアルの光信号伝送において、立案した物理層の省電力制御方式のモデルを作成し、それによる方式検証をすると共に、電力消費量低減の定量化と、適応的電力削減を行わない方式に比べ 1/2 以下の電力消費削減を達成するための課題の明確化を実施する。更には、伝送速度を 400Gbps 級に向上させる高速化方式を立案する。

(イ) 光多値変復調方式及び送受信信号処理方式

伝送距離 40km、100Gbps×1 チャンネルの光信号伝送で、省電力かつビットエラーレート 10^{-3} 以下を実現するための光多値変復調方式及び送受信信号処理方式として、一偏波で 16 値以上の光振幅位相変調技術と直接検波技術を組み合わせた変復調方式及び波形等化信号処理方式の立案とその原理検証を実施する (誤り訂正処理により、システム完成時にはビットエラーレート 10^{-12} 以下を実現可能とする)。

(ウ) 高速 ADC・DAC 方式技術

伝送距離 40km、シリアル 100Gbps×1 チャンネルの光信号伝送で、ビットエラーレ

ート 10^{-3} 以下を実現するための ADC 方式技術及び DAC 方式技術に向けた、基本方式技術の開発とその試作評価を実施し、その機能を検証すると共に、基本性能として 15G サンプル/秒以上、分解能 6bit 以上、消費電力 500mW 以下を達成するための、問題点の定量化を実施する。

(3) 100Gbps 光インターフェース技術

① 概要

100Gbps イーサネット LAN の普及の鍵として光インターフェースの消費電力の低減が望まれる。特に最も需要が多く見込まれるビル間など 10km 以下の距離を繋ぐ 100Gbps 信号を 25Gbps 光信号の 4 波長多重により実現する機能について、低消費電力化を図る技術の研究開発を行なう。

② 技術課題

(ア) 100Gbps 光受信インターフェース技術

1 本の光ファイバ中を異なる 4 波長で多重化して伝送された 100Gbps 光信号(4×25Gbps)を受信し、4 チャンネル×25Gbps 電気信号で出力する 100Gbps 光受信インターフェースにおいて、低消費電力化を実現するための技術を確立する。特に、4 チャンネル並列光受信技術として、4 波長多重光信号の波長分離部と、4 チャンネル並列光受光部とを備え、4 つの 25Gbps 電気信号の干渉・劣化を抑制した光受信インターフェース技術を確立する。

(イ) 100Gbps 光送信インターフェース技術

4 チャンネルの 25Gbps 電気信号を 4 波長の 25Gbps 光信号へ変換し、光波長多重化により 1 本の光ファイバ中へ送信する 100Gbps 光送信インターフェースにおいて、低消費電力化を実現するための技術を確立する。特に低消費電力化を図った 4 チャンネル並列光送信技術として、異なる 4 波長光信号の波長多重部と、4 波長レーザ部とを備え、4 つの 25Gbps 電気信号の干渉・劣化を抑制した光送信インターフェースの要素技術を確立する。

③ 到達目標

(ア) 100Gbps 光受信インターフェース技術

直径 $20\mu\text{m}$ 以上の受光面と 25Gbps の高速動作を両立させた 100Gbps イーサネット用 4 チャンネル並列受光技術を確立し、試作により検証を行う。容積 3cc 以下、消費電力 1.5W 以下の 100Gbps 光受信インターフェース技術を確立し、試作により性能を検証する。

(イ) 100Gbps 光送信インターフェース技術

チャンネル当たりの消費電力が 0.1W 以下で 25Gbps の高速動作を実現できる 100Gbps イーサネット用 4 波長レーザを、 45°C 以上の高温下で波長安定化すること

が可能な4波長レーザ技術を確立し、試作により性能を検証する。容積5cc以下、消費電力2W以下の100Gbps光送信インターフェース方式を達成するための問題点の定量化を行う。

5. 実施期間

平成21年度 1年間

6. その他 特記事項

(1) 提案および研究開発に当たっての留意点

提案に当たっては、基本計画書に記されている目標に対する達成度を評価することが可能な具体的な評価項目を設定し、各評価項目に対して可能な限り数値目標を定めると共に、超高速光伝送技術の実用化について、今後の展開プラン(事業化目標年度、事業化に至るまでの段階を明示した取組計画等)を記載し、提案すること。なお、提案にあたっては目標を達成するための具体的な研究方法について明記すること。研究開発の実施に当たっては、関連する要素技術間の調整、成果の取りまとめ方等、研究開発全体の方針について幅広い観点から助言を頂くと共に、実際の研究開発の進め方について適宜指導を頂くため、学識経験者、有識者等を含んだ研究開発運営委員会等を開催する等、外部の学識経験者、有識者等を参画させること。また、本研究開発において実用的な成果を導出するための共同研究体制又は研究協力体制について研究計画書の中にできるだけ具体的に記載すること。

(2) その他

本研究開発で確立した技術の普及啓発活動を実施すると共に実用に向けて必要と思われる研究開発課題への取組も実施し、その活動計画・方策については具体的に提案書に記載すること。