

# 化合物半導体薄膜の極微細両面加工 によるSi基板上 THzトランジスタの研究開発

宮本 恭幸 金澤 徹  
東京工業大学電子物理工学専攻

研究期間 平成22年度～平成24年度

# 研究開発目的

---

Si集積回路で、さらなる高速動作するトランジスタが期待  
高移動度材料(n型ではInGaAs)  
→インテル等も研究開始

高移動度材料薄膜をSi基板上に形成する手法の一つ  
薄膜のSi基板への貼り合わせ

同時に薄膜に両面加工を加工をして、

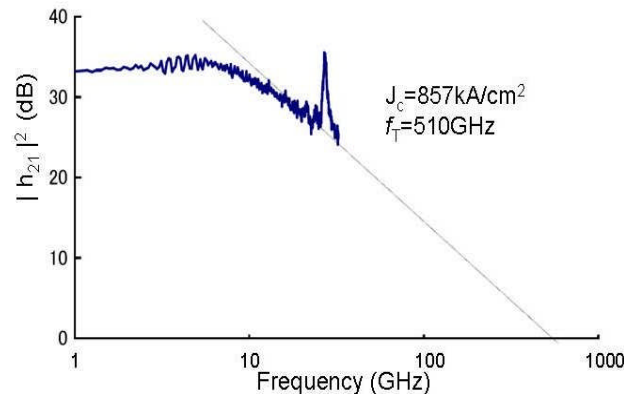
Si基板上で高速で動くトランジスタ！

HBT 寄生容量低減+微細化による高電流密度化の組み合わせ  
MOSFET 両面加工で高電流密度化

# HBTでの成果

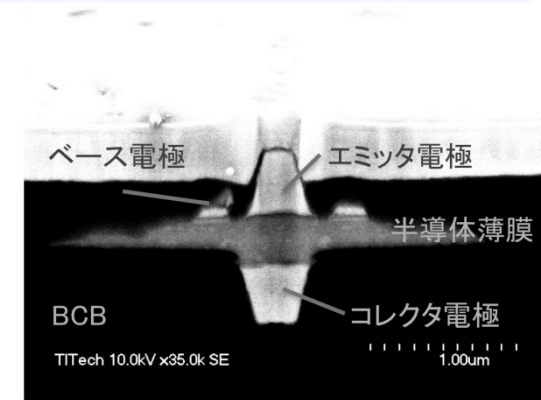
薄膜の両面から電子ビーム露光による加工  
数百nm幅のエミッタとコレクタを上下位置合わせして作製

表面側のエミッタ電極とコレクタ電極との誤差は100nm以下



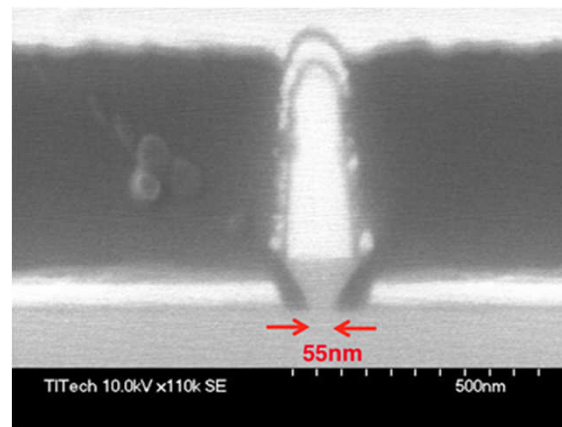
寄生成分削除後のマイクロ波特性  
遮断周波数: $>500\text{GHz}$

ベースコレクタ容量  
両面加工で26%程度削減



高電流密度化に向けた  
世界最小幅エミッタ

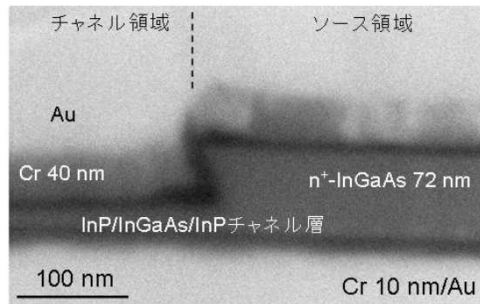
得られた最大電流密  
5MA/cm<sup>2</sup>は世界最高水準



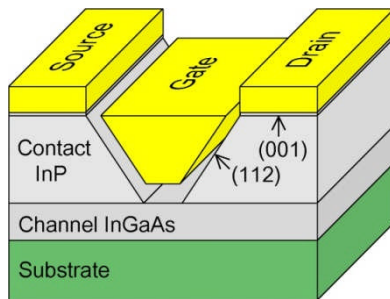
エミッタ幅55nmの  
HBTの断面像

# MOSFETでの高電流密度化

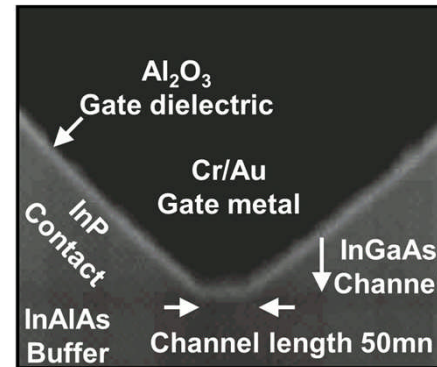
両面加工した素子  
作成したが想定より電流が出ない



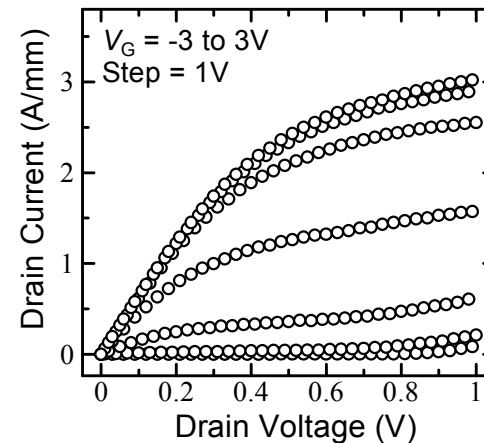
結晶成長による  
強くドーピングしたInPソース導入



高電流密度を実現  
Si 基板上転写後も同じ構造で  
2.04A/mm@V<sub>D</sub>=0.5V



InPソースをもつMOSFET構造の断面SEM像(チャンネル長50nm)



MOSFETとしてV<sub>D</sub>=0.5Vでの  
世界最高電流密度  
2.4A/mm

# 成果の概要・今後の展開および波及効果

## ヘテロ接合バイポーラトランジスタ

両面加工によりSi基板上で500GHz台の遮断周波数を得るとともに、55nm幅エミッタで5MA/cm<sup>2</sup>の高電流密度を得た。

## III-V MOSFET

目標としていた2A/mmの電流駆動能力がInPソース導入でSi基板上で達成できた。

## 今後の展開及び波及効果

高電流密度の微細化InGaAs MOSFETでの実現が最も大きなインパクト

集積回路中に入れ、その高速化を促進することが、最も有望

→移動度が高いIII-V材料によるトランジスタが大量かつ安価に利用可能  
通信用アナログ回路へもInGaAs MOSFETを持つデジタル・アナログ混載回路を  
安価に供給可能へ

今後の周波数資源枯渇による、より広帯域な通信を実用化に役立つ。