

超高速・低消費電力光ネットワーク技術の研究開発 (課題 I (b) 光多値伝送向け高性能信号処理技術)

The Research and Development Project for the Ultra-high-speed and Green Photonic Networks
(High-performance signal processing technology for optical multilevel transmission)

研究代表者

坂本 健一 株式会社日立製作所 研究開発グループ
Kenichi Sakamoto, Center for Technology Innovation, Hitachi Ltd.

研究分担者

菊池 信彦[†]
Nobuhiko Kikuchi[†]
[†]日立製作所
[†]Hitachi Ltd.

石井 啓之^{††}
Hiroyuki Ishii^{††}
^{††}日本電信電話株式会社
^{††}Nippon Telegraph and Telephone Corporation

研究期間 平成 24 年度～平成 26 年度

概要

インターネットを支える通信ネットワークでは消費電力の増大が大きな課題となりつつあり、400GbE に代表される次世代 LAN 向けに高速・低消費電力光送受信機の開発が必要となる。本課題では、省電力性に優れた単一偏波直接検波 1 波長 100G 光多値伝送方式およびこれに用いる小型・省電力半導体デバイスの研究開発を行い、112Gbit/s で動作するリアルタイム 16QAM/16APSK 光遅延検波送受信機の試作とこれを 4 波長多重した 400G 伝送実験を行いその動作を実証した。

1. まえがき

インターネットに代表される通信ネットワークの情報伝送量は今後も大きな増加が予想されており、伝送量の増加に比例しネットワーク内の通信機器の消費電力も大幅に増加することが懸念されている。このため、大量の情報を高速かつ低消費電力で伝送できる通信方式や通信機器が求められる。本研究の属する「超高速・低消費電力光ネットワーク技術の研究開発」では、ICT 利活用の増進に伴う通信量及び消費電力の急激な増大に対応するため、伝送方式の高性能化により、ネットワーク全体の超高速化、低消費電力化を両立する実現する技術を確認し、国民生活の利便向上と地球温暖化対策に貢献することがうたわれている。通信機器の消費電力のうち 50%はアクセスネットワーク由来であり、うち光送受信機による消費電力が全体の 2 割程度を占める。このためネットワークの消費電力低減には LAN 向け光送受信機の低消費電力化が不可欠であり、本研究では抜本的に高速・大容量かつ低消費電力の LAN 向け光伝送方式を実現することを研究の目的とする。

以下、本課題では、開発技術を (ア～ウ) の 3 つのサブ課題に展開して検討を進めるものとした。このうち、イ) 400Gbps 光インタフェース集積化技術では省電力化のキーとなる半導体集積化デバイスの研究開発を、ウ) 高速低消費電力 ADC/DAC 技術では高速 ADC や DAC と各デバイスの際に必要なデジタル補償を中心とした接続技術の研究開発を実施し、これらの開発技術をサブ課題ア) 400Gbps 多値伝送技術に集約するとともに、併せて必要な伝送技術の開発を行うことで本課題の目標とする 400G 級省電力・高速光送受信機の試作を実現するものとした。

2. 研究開発内容及び成果

ア) 400Gbps 多値伝送技術

本サブ課題では、加入者・データセンタネットワーク等向けの短距離用途に適した次世代大容量光伝送方式の実現に向け、1 波長 100Gbps 光多値変復調方式を用いた 400Gbps リアルタイム伝送 (1 波長 100Gbps × 4 波長、ASIC 実装時の消費電力はコヒーレント方式の 1/2 以下) を実現

する技術の開発に取り組んだ。以下ア①では、伝送距離 40km を目標に 16 値電界変調と光遅延検波を組み合わせた多値伝送方式と信号処理技術を開発し、FPGA を用いたリアルタイム送受信機を試作してその動作と省電力性を検証し、さらにこれを 4 並列化した 400Gbps 多値伝送の実証を行う。またア②では、より短距離の用途 (<10km) をターゲットにさらに省電力化と小型化を図るナイキスト 4 値強度変調/直接検波方式の提案と原理実証を行った。

ア①) 16 値電界変調/光遅延検波伝送方式

図 1 に本課題で試作した 112Gbit/s 光送受信機の概略構成を示す。本試作では、16 値電界変調された単一偏波の光信号を受信側で光遅延検波する構成を用いている。本構成は 100G 長距離伝送に用いられるコヒーレント偏波ダイバーシティ方式に比べて、偏波多重や位相トラッキングが不要となるため、変復調に用いる光部品や回路構成が簡素となり、光部品数・回路規模や消費電力がおおよそ 1/2~1/3 に低減可能と考えられる。また 40km 伝送の実現のため送受信機内部のデジタル信号処理で波長分散等化を行うものとした (主として送信側で等化、受信側は補償誤差となる残留分散等化)。

図 1 の送信機では、入力された 100GbE 信号にフレーム化・FEC 符号化・16 値符号化 (16QAM ないしは 16APSK) が施されて複素デジタル電界信号に変換され、さらに位相予積算 (光遅延検波による信号点変化防止)・波長分散補償・変調器の非線形応答補正・線形応答 (周波数特性) 補正などの電界信号処理を行う。その後本デジタル信号は 2 個の高速 DAC で高速アナログ電気信号に変換されたのちに、ドライバアンプを介して半導体 IQ 変調器の 2 つの変調電極に印加され光 16 値電界変調信号を得る。デジタル信号処理部は、送信機は FPGA3 個 (Virtex-7 1140T) に実装した。FPGA 内部には最大 SMF80km の波長分散予等化回路 (1400ps/nm 相当、19 タップ FIR フィルタ相当) を実装しているが、これは動作原理の確認と回路規模の見積もりが目的であり、実際には試作に利用した DAC サンプリング速度 (28G サンプル/秒) の制限により十分な補償効果が得られ

ないため利用していない。

また受信機の実装にはFPGA5個(Virtex-7 1140T)を利用した。図1の受信機内においては、受信した光多値信号は光受信フロントエンド部において3分岐されて2台の直交した光遅延検波受信器と光強度検波受信器に入力される。各受信器から出力された直交遅延検波信号 dI , dQ 、強度信号 P は 2sps (サンプル/シンボル) で AD 変換され、3個のFPGAでそれぞれ波形等化(39タップFIRフィルタ相当)・タイミング抽出と1/2再サンプリングが行われる。続くFPGA-Bではバランス補正(バランス型受信器のバランス誤差補正)、遅延検波器の位相ずれの回転補正と直交補正を実施後、16値信号を再構成し、さらに1sps分散補償部では一旦送信光電界を復元して残留波長分散の補償を行う。またFPGA-Cには、遅延検波による位相雑音の増加を抑制するMSPE回路(双方向2段構成)、16値復号回路・FEC復号回路等を実装した。本試作ではFECには実装の容易なリードソロモン符号(RS(255, 223)、冗長度12.5%、誤り訂正閾値 1.1×10^{-3})を利用したが、実用時にはさらに強力なFECが利用可能である。

本試作では送受信機合わせて1000万ゲート級のFPGA8個を利用しており、FPGAリソースの消費量から推定したASIC回路規模はおよそ29MGateとなる。これは100Gコヒーレント方式(約100MGate)のおよそ1/3に相当し、ASIC化時の消費電力はおよそ8.5W(14nmプロセス利用を想定)と推定できる。

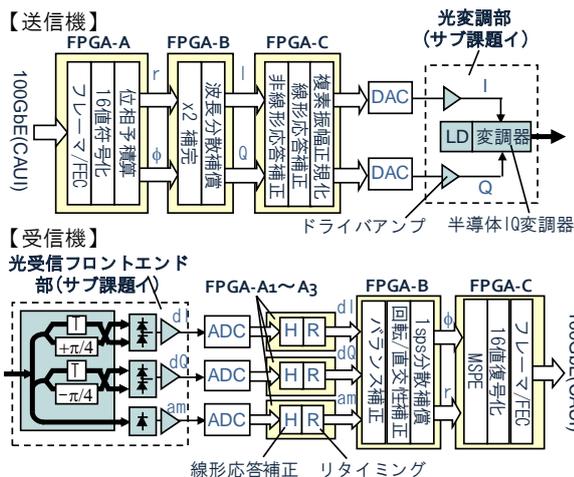
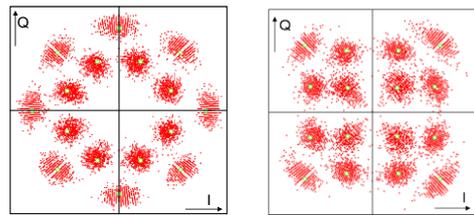


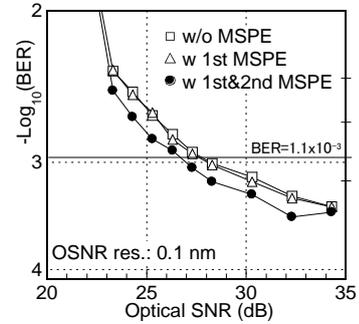
図1. 試作 112Gbit/sFPGA 送受信機の構成

図2は、実験で得られた112Gbit/s 16APSK信号(a)と16QAM信号(b)の受信信号点配置の例である。どちらも16値の信号点を分離することができたが、16APSK信号の方が受信特性が良好であったため以下では主に16APSK信号を利用した。この理由は、16QAM信号の方が強度信号の処理に必要な信号ダイナミックレンジが広く、試作構成においては劣化を受けやすかったためと想定される。

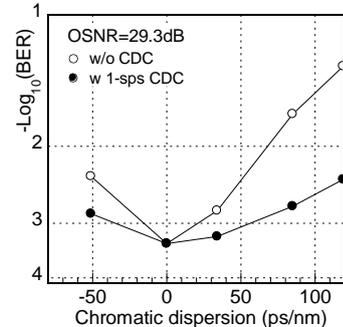
図3(a)は16APSK信号の符号誤り率特性であり、FEC閾値($BER=1.1 \times 10^{-3}$)で27.7dBのOSNR感度が得られ、2段MSPEを利用することで26.6dBに改善された。一方16QAM信号の誤り率は 2×10^{-3} 程度にとどまった。図3(b)は1sps分散補償回路による残留分散の補償特性であり、分散耐力2.4倍増を確認した。



(a) 16APSK 信号 (b) 16QAM 信号
図2. 試作 112Gbit/sFPGA 送受信機の受信信号



(a) 符号誤り率特性



(b) 1sps 波長分散補償特性

図3. 試作 112Gbit/sFPGA 送受信機の符号誤り率特性と受信側1sps分散補償特性

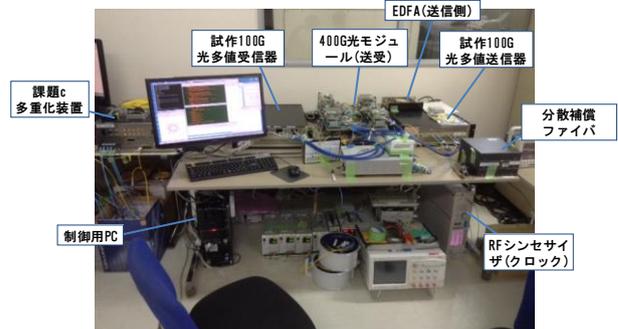


図4. 448Gbit/s 現場実証試験の様子

ついで上記100G送受信機を4波長多重して448Gbit/s送受信機(リアルタイム動作は1波長のみ、残り3波長は固定データを伝送)を構成し、その400Gbps動作と光ファイバ40km伝送を確認した。さらに本機を用いて、実際に札幌市内のビル間に敷設されたファイバ(全長18.2km)を送する現場実証試験を実施した(図4)。実験では波長間隔4.4nmで112Gbit/s信号を4波長多重(波長分散は -300ps/nmDCF で一括補償)し、全波長にてFEC閾値以下の良好な誤り率を得た。

アー②) ナイキスト4値強度変調/直接検波伝送方式

本研究の遂行中にIEEE802.3では400Gイーサ標準化が開始されたが、その過程で距離カテゴリーの見直しが行われ、本課題の当初の目標であった40kmは当面標準化対象から外れ、標準化対象はより市場要求の高い短距離カテゴリー(500m, 2km, 10km)に絞られた。そこで本研究開発では、

短距離伝送に特化することでさらに 1/2 程度の省電力化・小型化が期待できる新 400G 伝送方式を考案し、性能・実装検討を行い、また IEEE802.3 を中心に標準化活動を実施した。

伝送距離 10km 以下の光 IF の小型・省電力化には、受信感度は劣るが変復調の構成が簡単な強度変調・直接検波の利用が有効である。実用性の観点から多値数を 4 値 (PAM4) とすると変調速度は 50GBaud となるが、このままでは変復調に 40GHz 近い帯域が必要となり伝送特性の劣化と高価格化が懸念となる。そこで、我々はナイキストパルスを用いて所要帯域とサンプリングレートを削減する IM/DD 光ナイキスト PAM 変調 (NPAM) の利用を提案した。本方式では変調電気信号の帯域を約 1/2 に削減できるため、光源に 100GbE 用の 28GHz 級集積化光源 (EML) などの既存デバイスが利用可能となり、低コスト化に有利となる。また将来的には送受の全信号処理をデジタル化することで将来の IC プロセスの微細化に伴い信号処理回路の急速な小型・低消費電力化が期待できる、などの点が挙げられる。

図 6 は市販の 28G 級 EML を用いた 100G/波長ナイキスト PAM4 実証実験で得られた符号誤り率特性である。1.3 μm 及び 1.5 μm 帯の両方で受信感度 -8.5dBm (符号誤り率 2×10^{-3}) 以上の高感度性が確認できた。さらに光アンプを用いずに 1.3 μm 帯 SMF40km 伝送実験を実施した。図 7 はその受信波形とヒストグラムであり、符号誤り率 1.1×10^{-3} を得た。これにより本方式が 13.5dB の高い伝送バジェット (送信強度 +5.0dBm, 受信感度 -8.5dBm) を持つことを確認できた。

なお IEEE802.3 の 400GbE 標準化では 500m カテゴリのベースライン方式として本方式を含む 100G/波長 PAM4 方式に採択されたが、他カテゴリでは 50G/波長 PAM4 方式が採択された。これは特に早期の商用化を重視した結果であるが、一方でさらなる小型・省電力化が可能となる 100G/波長方式を推す声も強く、このため 2km カテゴリではデバイス技術が十分成熟した際に再度 100G/波長方式の標準化議論を行うものとされた。

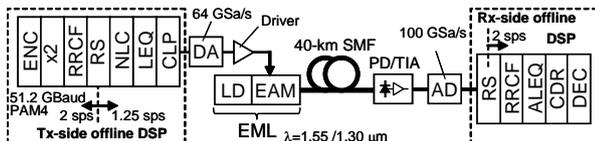


図 5. 100G/波長ナイキスト PAM4 伝送実験系の構成

ENC: 4 値符号化回路, OS: オーバーサンプリング, NLC: 変調器非線形等化回路, LEQ: 線形等化回路, CLP: クリッピング回路, LD: レーザ光源, EAM: 電界吸収型光変調器, EML: 変調器集積化光源, ALEQ: 適応等化回路, CDR: タイミング抽出回路, DEC: 4 値復号回路

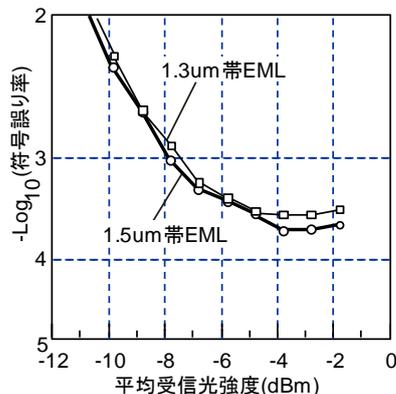


図 6. 1.3 μm 及び 1.5 μm 帯 EML を用いた 100G ナイキスト PAM4 信号の符号誤り率特性

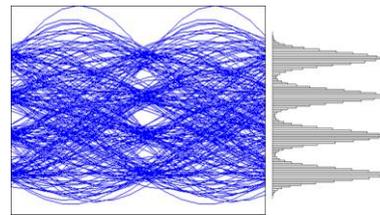


図 7. 1.3 μm 帯 SMF40km 伝送後のナイキスト PAM4 信号

イ) 400Gbps 光インタフェース集積化技術

本サブ課題の目標は、半導体変調器を用いた小型 100Gbps 光送信部 (動作速度 25GBaud、変調帯域 > 17GHz)、ならびに直接検波多値受信フロントエンド (動作速度 25GBaud、受信帯域 > 17GHz) を試作し、その動作を検証することである。また、これらの送信部+受信部を 4 台並列化した 400Gbps 光送信部・受信部を現状の 100Gbps 短距離用モジュールである CFP (145mm×82mm) の 2 倍程度のサイズ (現行の 100Gbps 技術のまま 400Gbps を実現した場合と比較して約 1/2 のサイズ) に実装可能なことを検証する。

イー①) 光送信インタフェース集積化技術

従来の LN 変調器に比べて大幅な小型化が可能となる InP 半導体を用いた IQ 変調器チップ、及びこの試作チップを内蔵したファイバ・ピグテール付きの変調器モジュールを試作した。変調器モジュールは実装性を考慮して、表面実装型の配置を採用した。変調器モジュールの容積は約 4.2cc であり、従来の LN IQ 変調器の 12.8cc に比べて、大幅な小型化を実現した。変調器駆動用の線形ドライバ IC チップに関しては、2 回のウエハ試作を行った。一次試作では線形ドライバとしての基本的な動作を確認し、二次試作では外部部品を必要としない回路構成のドライバ IC を試作した。二次試作チップでは、ドライバ・パッケージにおいて、多くの占有領域が必要な外部部品が不要なため、パッケージ・サイズの小型化が可能となる。一次試作チップを搭載したパッケージの実装面積は 1 チャンネルで $17 \times 18 \text{ mm}^2$ であったが、二次試作チップを搭載したパッケージの実装面積は 4 チャンネルで $14 \times 8 \text{ mm}^2$ であり、大幅な小型化を実現した。また、1 チャンネルあたりのドライバ IC の消費電力は、当初目標の 1W 未満を達成した。

光送信インタフェースとしての特性を検証するために、ドライバ IC パッケージと半導体変調器モジュールを一体実装した評価ボードを試作した。(図 8) 当初、ドライバ IC パッケージ用評価ボードと半導体変調器モジュール用評価ボードを高周波ケーブルで接続した構成により評価したが、十分な高周波帯域が得られないという課題があった。一体実装した評価ボードでは、ドライバ・パッケージと変調器モジュール間の高周波損失を最小限に抑えることが可能となる。この結果、28GBaud の 16QAM 変調動作を確認することができた。(図 9)

さらなる光送信インタフェースの小型化を目的として、半導体レーザ光源、半導体変調器、ドライバ IC すべてを内蔵した一体集積モジュールの設計を行った。モジュール容積はおおよそ 5cc であり、大幅な小型化が可能となる見通しを得た。

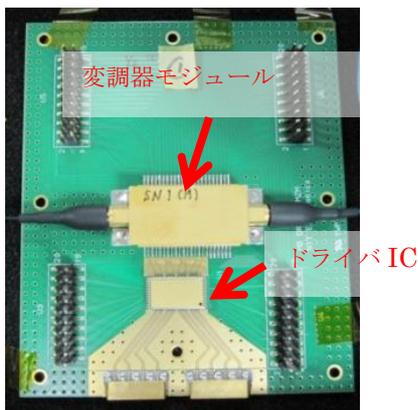


図 8. 光送信 I F 評価ボード

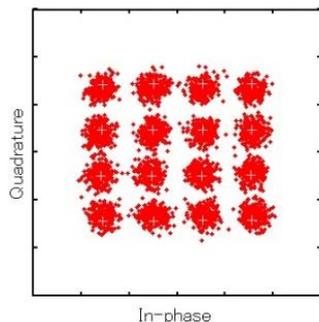


図 9. 変調波形 (28Gbaud, 16QAM)

イー②) 光受信インタフェース集積化技術

光受信インタフェースとしては、石英ガラス導波路によるプレーナ光波回路 (PLC) 技術を用い、位相復調用の遅延干渉計、強度復調用の出力導波路、両者間の可変キャパを集積化し、さらにフォトダイオード (PD)、トランスインピーダンスアンプ (TIA) を備えた一体型の受信フロントエンドの試作を行った。(図 10) 位相復調部と強度復調部を一体集積化することにより、個別構成と比べて実装面積が約 43%に小型化される。最初の試作では、高周波特性の平坦性に課題があったが、2次試作では実装設計の修正を行い、この課題を解決した。28Gbaud、16QAM などの多値変調光を受信できることを確認した。(図 11)

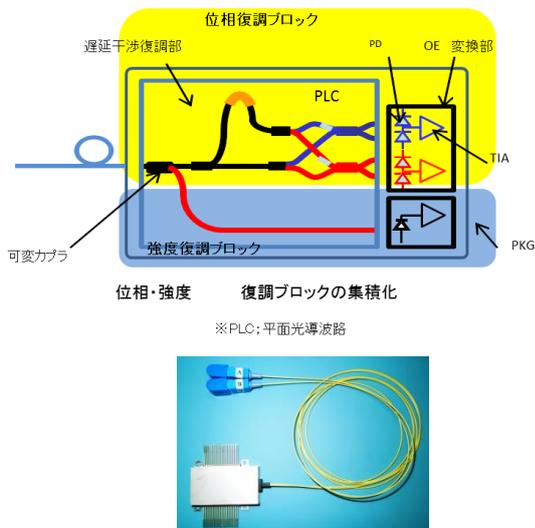


図 10. 受信 F E の外観と内部構成図

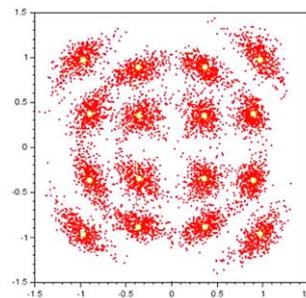


図 11. 復調波形 (28Gbaud, 16QAM)

ウ) 高速低消費電力 ADC/DAC 技術

本サブ課題では、超高速多値信号処理部・光デバイス及び超高速 ADC/DAC を接続して実用的な送受信器を構成する際に必要となる接続技術の開発を行うものとした。特に将来の小型・大容量・省電力光多値送信器の実現には、光源の集積化が可能な半導体光変調器の利用が有望であるが、従来 LN 変調器に比べて多値変調特性が一步劣るとされていた。そこで本サブ課題では半導体変調器を利用した多値変調の限界究明を行い、この結果を基にサブ課題ア・イの接続に必要な変復調技術の開発を行った。

従来、半導体 IQ 変調器を用いて実現された最大の多値変調は国際学会 OFC2013 に報告された 64QAM 変調であったが、変調精度が不足し符号誤り率が測定不可、GaAs 系変調器のため通信用光源との集積化が難しいなどの課題を残していた。そこで本課題では半導体光源と集積可能な InP 系の半導体 IQ 変調器を利用し、実用的な高精度 64QAM 変調信号の生成について実験・理論の両面から検討を行い、その結果、変調器の消光劣化や変調アンバランスが変調精度の制限要因となっていることが判明した。そこでこれらの補正技術を考案し、高精度 64QAM 信号の変復調実験を行った。図 12 は実験に用いた偏波多重 64QAM 光送信機の構成であり、オフラインデジタル信号処理で生成した 28Gbaud の 64QAM 信号を 2 個の DAC (56GSa/s, 8bit) で高速電気信号に変換し、市販の InP 系半導体 IQ 変調器 (挿入損 10dB、 $V_{\pi}=2.5V$) を駆動する。変調信号の振幅は、変調損と非線形性を鑑み $2V_{\pi}$ のおよそ 50%とした。半導体光 IQ 変調器には送信光源 (波長:1551.1nm、線幅:<100kHz) の出力光が入力されており、出力光は単一偏波 (SP-) 64QAM 信号となる。本信号は、偏波多重回路 (遅延量 305 シンボル) によって偏波多重 (DP-) 64QAM 信号に変換される。IQ 変調器の変調不完全性は、1) 内部の 2 個の子 MZ 型変調器の消光劣化、2) V_{π} や変調損の印加電圧に対する変調非対称性、に起因すると考えられるため、補償回路は図 12 及び図 13(a) に示す 3 段構成とし、消光補正回路 (MZ-EXC)、非対称性補正回路 (MZ-AXC)、及び MZ 変調器の正弦電界変調特性を補償する非線形補正回路 (MZ-NLC) から成るものとした。その後段にはさらに線形応答を補償する 3 段の FIR フィルタ (各 31, 31, 181 tap) を配置し、変調系の周波数特性を高精度に補償した。

図 13(b) は図 13(a) の補償回路無しの場合の受信 64QAM 信号、図 13(b) は補償回路有りの受信 64QAM 信号 (雑音低減のため 8 回平均) である。提案する 3 段補償回路を用いることで、極めて均等で高精度の信号点配置が得られることがわかる。

ついで本信号を偏波ダイバーシティコヒーレント受信し、その伝送特性を調べた。伝送路は光ファイバ伝送路は 40km の単一モードファイバ (SMF) とエルビウム添加光ファイバ増幅器 (EDFA) で構成した。伝送路の波長分散の補償は受信側でも実現可能であるが、本例では変調精度の

高さを示すため、送信側で実施するものとした。受信機フロントエンドは局発光源（線幅<100kHz）、偏波ダイバーシティ 90 度光ハイブリッド回路、バランス型光検出器と AD コンバータ（50G サンプル/秒、分解能 8bit、帯域約 25GHz）から構成されている。AD コンバータで取り込まれた受信信号は、再度 PC 上でオフライン信号処理に供される。固定等化/補正部では 90 度ハイブリッド回路の誤差補正、56G サンプル/秒へのサンプリングレート変換とタイミング調整を施され、その後 11 タップのバタフライ FIR フィルタで偏波分離を行う。バタフライ FIR フィルタのブラインド適応収束には、初段の定包絡アルゴリズム（CMA）、2 段目の 9 レベルの振幅判定を伴う多値定包絡アルゴリズム（MMA）、3 段目として内側 2 つと最外周の 3 レベルの信号点のみを利用した振幅制限 MMA を用いた。続く周波数/位相推定部においては、FFT ベースの周波数推定アルゴリズム、及び位相平均タップにウィナー重み係数を用いた最小二乗誤差/最尤位相推定（LMS-DD/ML）アルゴリズムを用いた。

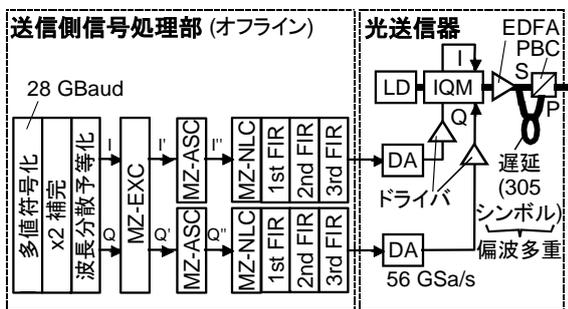
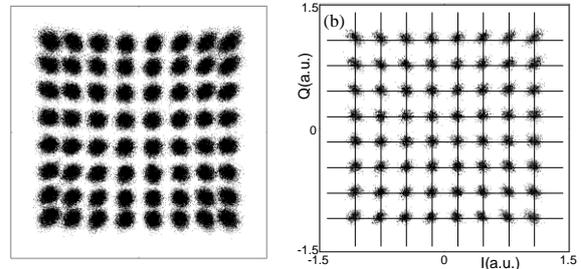
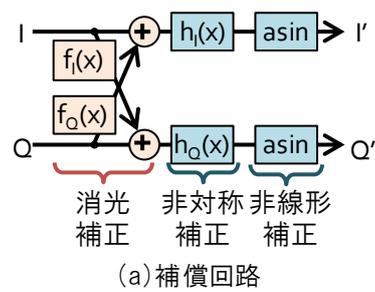


図 12. 偏波多重 64QAM 光送信機の構成

MZ-EXC: 変調器消光補正回路, MZ-ASC: 変調器非対称性補償回路, MZ-NLC: 変調器非線形補償回路, FIR: FIR フィルタ, DA: DA 変換器, IQM: 半導体 IQ 変調器, PBC: 偏波結合器

図 14 は符号誤り率特性である。白丸は単一偏波 (SP, 168Gbit/s) 時の誤り率曲線であり、軟判定 (SD-) および硬判定 (HD-) FEC の両訂正閾値 (SD-FEC: 2.4×10^{-2} 、HD-FEC: 4.0×10^{-3}) を共に十分下回る符号誤り率が得られた。OSNR 感度 (BB: Back-to-back) は 21.5dB (SD-FEC 想定時) 及び 26dB (HD-FEC 想定時) であり、前者においては理論感度曲線 (実線、Theory-SP) からの劣化は 3dB であり、LN 変調器を用いた場合とほぼ同等の良好な受信感度が得られた。黒丸は偏波多重 (DP, 336Gbit/s) 時の符号誤り率特性である。単一偏波時に比べて約 1.7dB の過剰劣化が観測されたが、主として受信側の偏波分離部の不完全性に起因するものと推定される。次いで、送信側のデジタル分散予等化 (予等化量: -645ps/nm) を適用し、336Gbit/s DP-64QAM 信号の SMF40km 伝送を行った。受信感度にはさらに 2.4dB の劣化が生じたものの、SD-FEC/HD-FEC の閾値を下回る良好な誤り率を得た。なお通信用レーザ光源とモノリシック集積化可能な InP 系半導体 IQ 変調器の利用、および符号誤り率の測定と光ファイバ伝送が可能な高精度 64QAM 変調信号の生成は世界初である。



(b) 補償回路無し (c) 補償回路有り (8回平均)
図 13. 半導体変調器を用いた 28GBaud 64QAM 信号

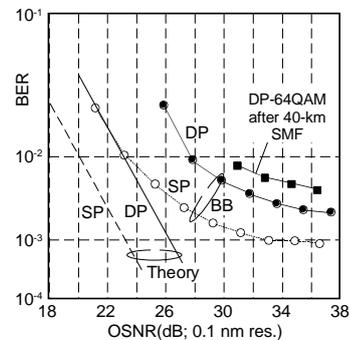


図 14. 64QAM 信号の符号誤り率特性 (SP: 単一偏波, DP: 偏波多重, BB: Back-to-back)

本サブ課題ではついで上記の知見に基づき、課題イの試作光デバイス (半導体 IQ 変調器、リニアドライバ IC、受信モジュール)、及び高速 ADC/DAC と接続して基本評価、補償回路の考案、光多値信号の変復調試験を行った。これにより、目標とする 28GBaud 16QAM 変調の変復調動作を確認して本試作への適用性を実証した。

3. 今後の研究開発成果の展開及び波及効果創出への取り組み

本課題で取り組んだ光多値送受信器の実用化においては標準化への採択が重要なステップである。本研究の着手時には LAN 向け短距離大容量光インタフェースにおける多値伝送の採択例はなかったが、本研究の実施期間中に研究・市場動向に大きな変化が生じ、現在では「短距離伝送においても光多値伝送が必須」という認識がほぼ確立されつつあり、本研究同様のデジタル信号処理の適用も徐々に拡大しつつあるものとみられる。開発技術の市場適用に向け、本課題では IEEE802.3 400GbE タスクフォースを中心に積極的に標準化活動に取り組んだ。標準化のベースライン方式は 2015 年 5 月・7 月会合で採択が進められ、本方式を含む 100G/波長 PAM4 方式は前述のように 500m で採択された。他カテゴリにおいては 100G/波長 PAM4 方式は将来再度議論となったため、今後はさらに変復調・デバイス技術の研究開発を進めて適用範囲の拡大に努める予定で

ある。また並行して弊社においては自社 IT 機器、及び標準化を契機とした他社連携体制を軸に、本課題の製品適用を徐々に進めていく予定である。

光インタフェースに関しては、実用化にむけて、今後も技術開発を継続していく予定である。400G イーサの IEEE 標準化委員会に参加・情報収集し、研究開発活動を通して、光通信事業への寄与を推進する。その際、400G イーサの標準化動向を見極めて、それに適した部品開発を進めていく。一方、平成 25 年より実用化された 100G デジタルコヒーレント伝送技術の応用範囲が拡大する傾向にある。これまで、100G デジタルコヒーレント伝送技術は、長距離通信用途に限られてきたが、低消費電力な演算処理 LSI (DSP) の開発に伴い、メトロエリア等の中距離向けの光伝送装置への適用を目指す試みが急速に活発化してきている。そこでは、低消費電力かつ小型なデジタルコヒーレント用光インタフェースが求められるようになってきている。本研究課題で取り組んだ小型な半導体変調器や変調器ドライバは、小型デジタルコヒーレント用光インタフェースへの応用展開が可能である。そこで、今後は、まず 400G イーサの標準化よりも早く市場導入が進むものと予想される小型デジタルコヒーレント用光インタフェースへの半導体変調器の適用と普及を進めていく予定である。

4. むすび

本研究課題では、次世代 400G 級 LAN 用高速・低消費電力光送受信機に向けて単一偏波直接検波技術を用いた 1 波長 100G 光多値伝送方式と小型・省電力半導体デバイスの研究を行った。

【査読付発表論文リスト】

- [1]N. Kikuchi, T. Yano and R. Hirai, "FPGA prototyping of Single-Polarization 112-Gbit/s Optical Transceiver for Optical Multilevel Signaling with Delay Detection", ECOC 2015 (European Conference on Optical Communication), paper Tu.3.4.4 (発表 平成 27 年 9 月 29 日)
- [2] N. Kikuchi, R. Hirai and Y. Wakayama, "High-Speed Optical 64QAM Signal Generation Using InP-based Semiconductor IQ Modulator", OFC 2014 (The Optical Fiber Communication Conference and Exposition), paper M2A.2 (発表 平成 26 年 3 月 10 日)
- [3]M. Kotoku, "Compact InP-based Optical Modulator for 100-Gb/s Coherent Pluggable Transceivers," OFC 2015 (The Optical Fiber Communication Conference and Exposition), paper Th4F.3 (発表 平成 27 年 3 月 26 日)

【取得特許リスト】

- [1]長谷宗彦、野坂秀之、発明の名称：出力回路：、申請国：日本、申請日：平成 26 年 3 月 25 日、登録日：平成 27 年 5 月 22 日、登録番号：特許第 5750178 号

【国際標準提案・獲得リスト】

- [1] OIF・Q213 Committee Meeting、oif2013.135.03、Proposal of Single-Polarization Multilevel Signaling for Intermediate Reach 100G Transmission、提案 平成 25 年 4 月 24 日
- [2] IEEE802.3・Jan 14 Interim Meeting、Proposal of new 400GbE Signaling Formats with 4λ x 100G Configuration、提案 平成 26 年 1 月 10 日
- [3] IEEE802.3・Nov 14 Plenary Meeting、Baseline for 400GE 2km and 10km SMF PMD、提案 平成 26 年 11

月 4 日

【受賞リスト】

- [1] 萬代浩平、電子情報通信学会学術奨励賞、対象講演「直接受信光 QAM 伝送におけるバランス型受信機のアンバランス検出」、H26 年 3 月 19 日

【報道掲載リスト】

- [1] “日立が伝送技術 InP 系変調器を利用”、日刊工業新聞 17 面、平成 25 年 3 月 10 日
- [2] “データ通信速度 4 倍に 日立製作所”、日本経済新聞、発表 平成 26 年 3 月 10 日
- [3] “每秒 400 ギガビット高速通信技術 日立、データセンタ向け”、日経産業新聞、発表 平成 26 年 3 月 10 日

【本研究開発課題を掲載したホームページ】

<http://www.hitachi.co.jp/New/cnews/month/2015/03/0309.html>