

将来のネットワークインフラの課題

総務省「将来のネットワークインフラに関する研究会」

東京大学

中尾彰宏

2017/3/17

第5世代モバイルネットワーク推進フォーラム(5GMF) ネットワーク委員会での検討

5Gモバイルネットワークのインフラの本質は、“超柔軟性”すなわち“Extreme Flexibility”にあります。それを実現するためには Network Softwarization という言葉がキーワードの一つになります。様々な課題の発生に対して、汎用のハードウェアの中に、様々なソフトウェアプログラムで隨時対応していく技術であると考えてください。すなわちソフトウェアによって柔軟に、そしてすぐに形を変えるインフラが5Gを支えなくてはならない。
(<http://5gmf.jp>)

5Gモバイルネットワークの基本コンセプト

- Network **Softwarizaiton**
- Network **Slicing**
- **Heterogeneous Network**

Network Softwarization

ネットワークソフトウェア化 (Network Softwarization) は、
「ネットワークの機器や機能をソフトウェアプログラムによって具現化し、より柔軟かつ迅速にサービスを構築・運用していく」という
通信ネットワークにおける大きな変革を意味する。

SDN/NFVに代表とされる柔軟で迅速な制御を実現する
ソフトウェア化が注目されている

ソフトウェア化によりもたらされた
通信(Communication)と情報科学(Computer Science)
の融合は欧米でますます進展しつつある一方で我が国の
通信分野への情報科学の適応は未熟

米国ではソフトウェア化されたプラットフォームの海外
輸出を狙う

=>ソフトウェア化に対する戦略と投資、および、
通信分野における情報科学の積極的活用、
ソフトウェアエンジニアの育成、を加速する必要



Extreme Flexibilityの実現

5Gモバイルネットワークのインフラの本質は、“超柔軟性”すなわち“Extreme Flexibility”にあります。

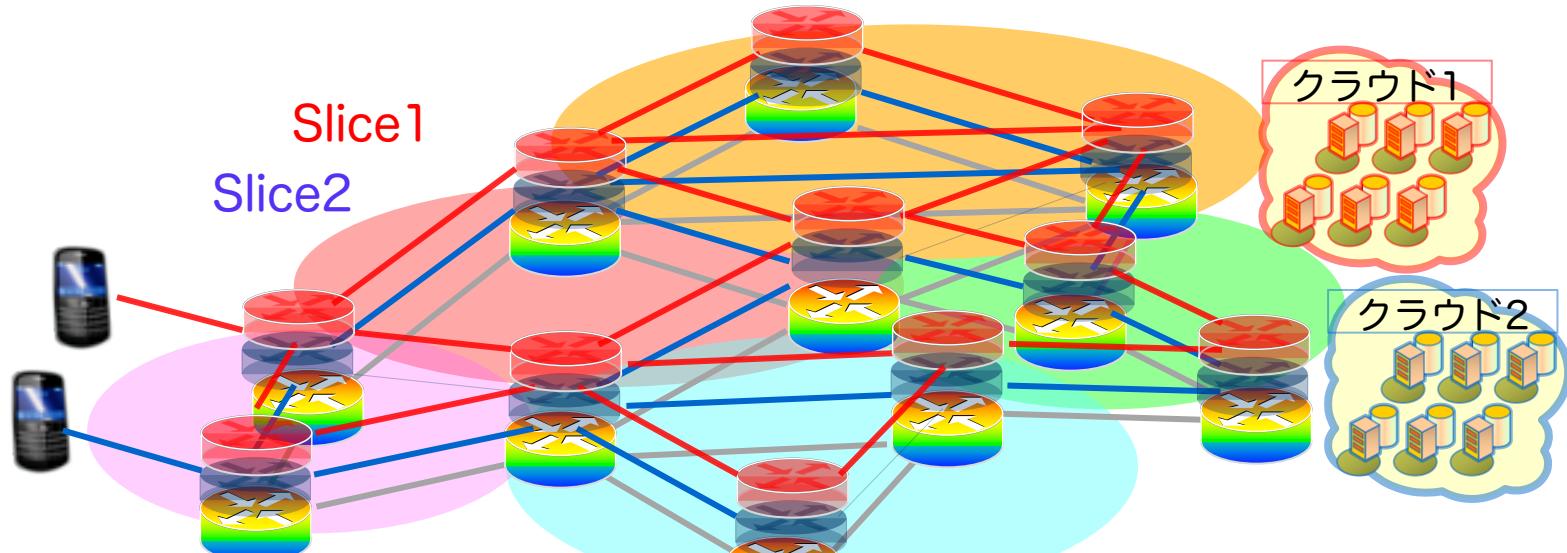
2016.07.04

Network Slicingとは？

Slice = An **isolated** set of **programmable** resources

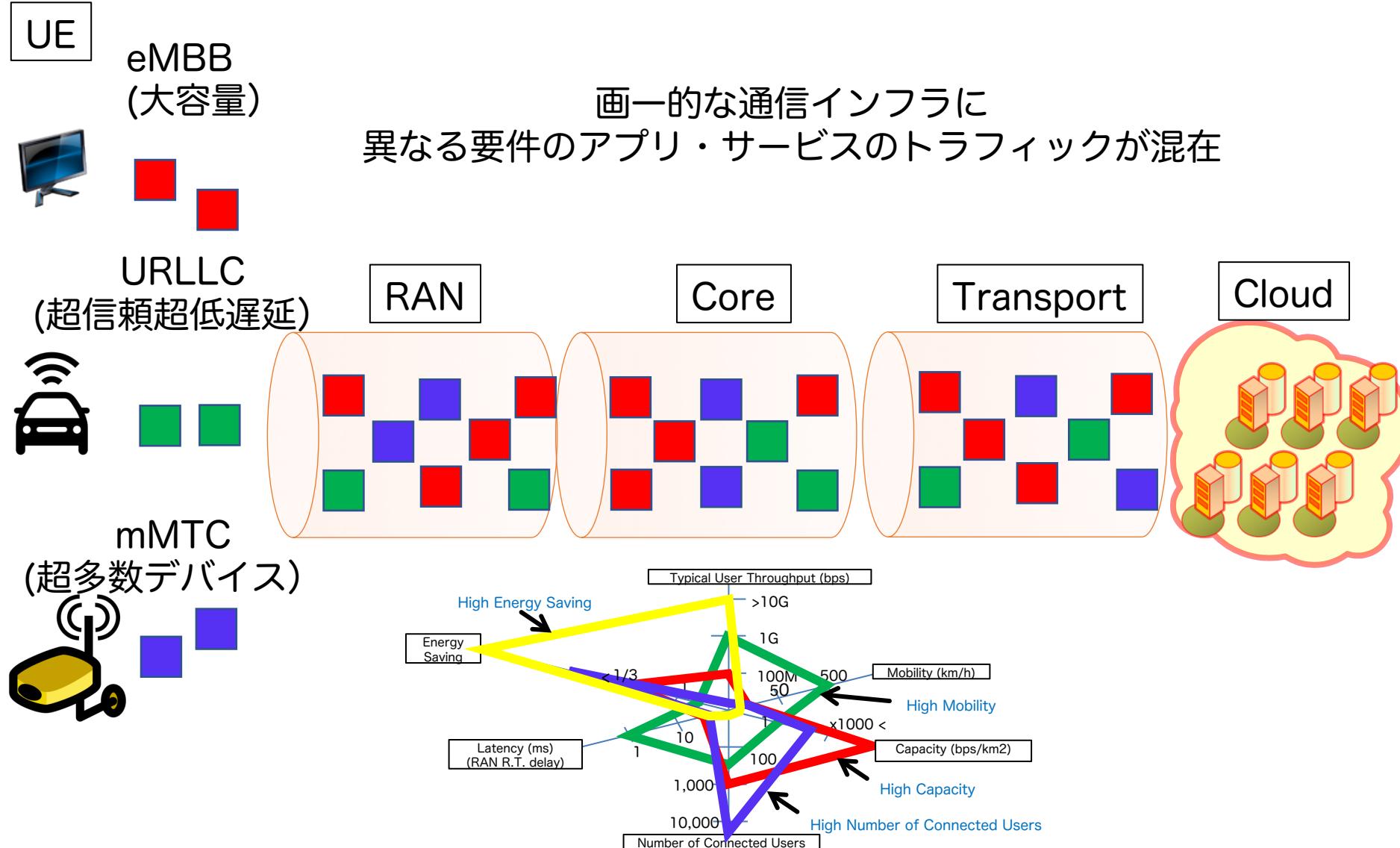
to enable network functions and services

ネットワーク機能やサービスを実現するための、**プログラム可能な**コンピュータ・ストレージ・ネットワーク資源の**独立な**集合体

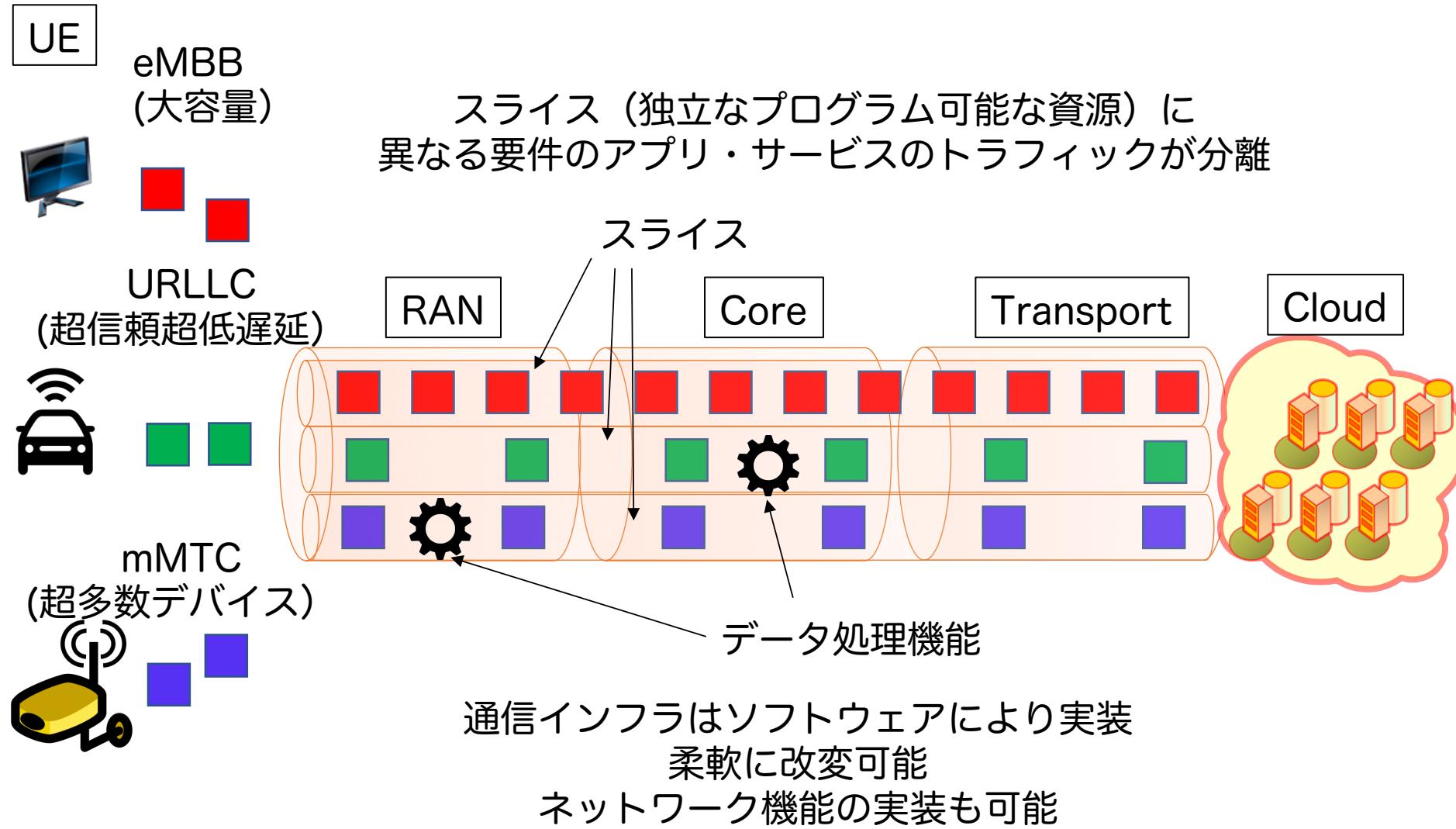


Interop Tokyo 2010の講演資料より抜粋

Network Slicing/Softwarizationのない通信インフラ(現状)



Network Slicing/Softwarizationのある通信インフラ(近未来)



5G/IoT時代の取り組み(5GMF NW委員会 有識者*ヒアリング)

(*有識者:NTTDocomo, NTT(AS研), KDDI, 日立, 富士通研, NEC, 三菱電機、沖電気など)

スライス

- ・ ネットワークスライシングは、5G時代のキー技術のひとつ
- ・ ネットワークスライシングの標準化が進み、機能実装は段階的に進む
- ・ エンドツーエンドネットワークスライスの国際標準化
- ・ 様々なサービス要件を持つNWを複数構成し、サービス要求条件に応じた最適なネットワークによる迅速な新サービス開通を実現

ソフトウェア化

- ・ エンドツーエンドネットワークのソフトウェア化
- ・ 光アクセスネットワークのソフトウェア化
- ・ 帯域・遅延・コスト・信頼性などの組み合わせが異なる多様な要求・ニーズへ柔軟かつ迅速に対応できるアクセスネットワークが必要
- ・ 効率的な接続、迅速な機能拡張（高性能／経済性／信頼性の向上）を実現
- ・ 広域通信ネットワークとエッジノードの連携
- ・ エッジノードにおけるリソース管理・制御（最適配置、共用化）

AI/機械学習制御

- ・ 多様なサービス提供の容易化（ダイナミックスライス、AIによる自動化）
- ・ 通信機器・ネットワーク診断へのAI適用
- ・ 仮想化された物理インフラとオーケストレータ・AIが動的に連携することで、複数の仮想インフラを形成
- ・ サービス・業務に応じたアプリ・データ・機能の「つなぐ」を簡単に素早く実現

NWソフトウェア化がもたらす新しい変革

- ・ ソフトウェア化
(Softwarization)
- ・ 情報科学(Computing)と
通信(Networking)の融合



- 機械学習・AIへの期待

「考えるネットワーク」への期待

クラウド時代のネットワークソリューションを追究する

日経コミュニケーションズ

NIKKEI COMMUNICATIONS

2016

9

September

特集

“電話”をな モバイル/クラウ

インタビュー

東京大学大学院 情報学環 教授

中尾 彰宏

機械学習で「考えるネットワーク」
エンドツーエンドでプログラマブルに

新しくも社長が
セキュリティ知識を聞いてきたる
この企画から始めていた

i interview
インタビュー

—少し前から機械学習を組み込んだ「考えるネットワーク」(Thinking Network)を提唱している。どのようなものか。

SDNの3層モデル(アプリケーション、コントロールプレーン、データプレーン)で言えば、アプリケーションがネットワークの面倒に担当する。ところが、パケットの転送を扱うデータプレーンがこれまで通りだと、限られた考え方しかできない。

私が提唱したプログラマブルスイッチ『FLARE』にはデータプレーンを改善できる。ここに機械学習の機能を入れる。そしてこの機能を新しいAPI(Application Programming Interface)として公開する。こうすることでアプリケーションから機械学習の機能を使えるようになる。

機械学習のほかにも、CCN (Con-

tents Centric Network) や DPI (Deep Packet Inspection), DTN (Delay/Disruption Tolerant Networking)などの実装にも取り組む。このように様々な性能を実現できるのは、FLAREが「スマート」と呼ぶ仮想領域を複数立ち上げ、各スライスで自由にプログラミングできるからだ。

私の目的は、「エンドツーエンドでプログラマビリティを実現する」ことである。データプレーンをプログラミングできるチップも、未だアーフット・ネットワークなどから高いパフォーマンスのチップが出てきている。ただし現在手に入れるチップはまだサイズに対応していない。スマートループデータプレーンを実装する必要がある。

—スマートと言えば5G(第5世代移動通信システム)で「ネットワー

クスライス」が注目されている。

ネットワーカスライスは、ネットワークの進化の過程で当然のように入ってくるものだ。問題は何でスライスを切りかたかある。

有力なのはアブリケーションごとにスライスを切ることと考えた。例えば自動運転車に向けた超低遅延のネットワーカスライスがあり得る。

我々もクラウドから自転車を制御するための超低遅延の実験取扱いを始めた。このようなアブリケーションごとのネットワーカスライスはMEC(モバイルエッジコンピューティング)も組み合わせて5Gの商用サービスに入っていくだろう。

ただ、5Gに対する一般的な期待はそれほど大きくなないと感じている。これ以上お金を払いたくないと考える人が多いからだ。MVNO(仮想移動体通信事業者)の格安スマホが

ヒットしているのはその証しだろう。それなら「格安」というネットワーカスライスがあり得るのではないか。5Gのネットワーカスライスでそれを実現すれば、MVNOの延長として受け入れられるかもしれない。

—最近ではMVNOとも実証実験に取り組んでいます。

モバイルネットワークにプログラ

マビリティをたせる実験場としで、MVNOは格好の「遊び場」だ。

FLAREやSDN装置をMVNOの網に置いて、新たなビジネスモデルを検証している。

例えばアブリケーションごとにトライアックの制御を変える仕組みにトライアックしている。スマホのOS(Android)に手を入れて、パケットを送り出す時にアブリケーション識別用情報をトライアックに付与する。

機械学習で「考えるネットワーク」 エンドツーエンドでプログラマブルに

データプレーンにプログラマビリティを持たせたい、SDN(Software Defined Networking)やNFV(Network Functions Virtualization)の一歩先をいきアドベカでから探し、様々な可能性を検証しているのが東京大学の中尾教授。IoT(Internet of Things)など最近の取り組みを聞いた。

東京大学大学院 情報学環 教授

中尾 彰宏

Akihiro Nakao
中尾 彰宏

1993年、東京大学理学部卒業。1994年、同大学工学部情報工学科修士課程修了。同年、日本IBM入社。IBMスマートオフィスシステム研究室、日本IBM東京研究所、IBM日本研究所にてデータベース開発エンジニアとしてデータベース設計・構築・運用などを経て、2007年より東京大学情報学系研究科にて修士論文および博士論文を取得。2005年、東京大学大学院情報学系研究科助教に就任。新世代ネットワーク研究センターネットワーク・セキュリティラボラトリー・研究員研究員。2007年より東京大学准教授。2012年より世界最大のデータセンターネットワーク運営企業日本データセンター・ラボアンドソリューションズ取締役会員。2014年2月から数据通信研究所(GoDAN)ネットワーカ委員会委員長就任。

写真 新井 雄士

■ インタビュー

- 東京大学大学院 情報学環 教授 中尾 彰宏

機械学習で「考えるネットワーク」エンドツーエンドでプログラマブルに (008p)

AT&T: Transition to SDN 'changing relationships' among vendors

by Colin Gibbs | May 25, 2016 8:26am

2020年までに75%のネットワーク機能を仮想化
柔軟で迅速に資源と帯域を割り当て
ネットワークソフトウェア化をすすめ専売HWから脱却
2020年までにOpenSourceの利用率を50%に高める

DALLAS -- AT&T (NYSE: T) is transitioning to software-defined networks (SDN) perhaps more aggressively than any other U.S. operator. And Susan Johnson, the operator's senior vice president of global supply chain, said Tuesday that transition provides a way for AT&T to increase the number of vendors with which it does business.

The nation's second-largest carrier has said repeatedly that it aims to virtualize 75 percent of its network functions by 2020 to help speed the deployment of new services, make the allocation of network resources and bandwidth more dynamic and flexible, and reduce network costs by decoupling network software from proprietary hardware. Meanwhile, it doubled the amount of open source software it used it 2015, and is on track to have 50 percent of its software be open source by 2020.

<http://www.fiercewireless.com/wireless/at-t-transition-to-sdn-changing-relationships-among-vendors>



汎用プロセッサーによるネットワーク機能の実装が加速

DPDK Boosts Packet Processing, Performance, and Throughput

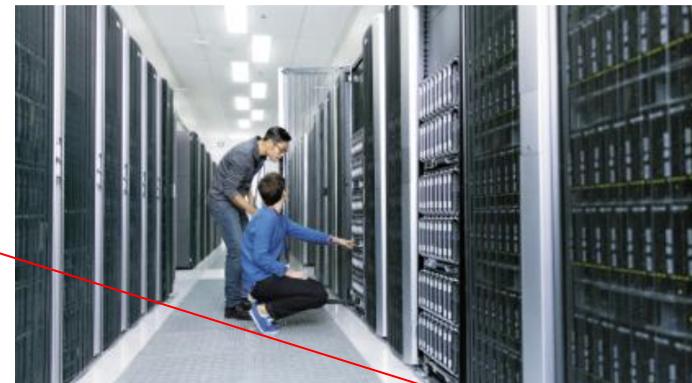
f in t v

DATA PLANE DEVELOPMENT KIT (DPDK)

Data Plane Development Kit (DPDK) greatly boosts packet processing performance and throughput, allowing more time for data plane applications.

DPDK can improve packet processing performance by up to ten times.

DPDK software running on current generation Intel® Xeon® Processor E5-2658 v4, achieves 233 Gbps (347 Mpps) of L3 forwarding at 64-byte packet sizes.¹ As a result, telecom and network equipment manufacturers (TEMs and NEMs) can lower development costs, use fewer tools and support teams, and get to market faster.



Intel® Xeon® Processor E5-2658 v4, achieves 233 Gbps (347 Mpps) of L3 forwarding at 64-byte packet sizes



Developers can use DPDK to consolidate workloads into a single architecture, for a more scalable and simplified solution.

Learn about community events, download the latest major and stable releases, and get documentation, including quick start instructions, user guides, programmer's guide and release notes.

[Visit dpdk.org](http://dpdk.org) >

<http://www.intel.com/content/www/us/en/communications/data-plane-development-kit.html>

ASICからFPGAへの移行加速 (FPGA量産化)

[NEWS](#)[PRODUCTS](#)[DESIGN GUIDE](#)[COMPONENT ENG](#)[STUDENT SECTION](#)[EVENTS](#)[WHAT'S HOT](#)

[Home](#) » [Design Guide](#) » [Design Guide Details](#)

Design Guide Details

Date: 03-01-17

Why engineers going for FPGA rather than ASIC?

At the latest semiconductor IC fabrication process nodes of 45nm and below, the number of logic gates in an FPGA exceeds 5million giving ample space for designing logic functional blocks for today's SoCs (System on Chip). Nearly every FPGA Company provides silicon, software, and hardware reference design to quickly develop embedded system applications even with least knowledge of HDL or any such FPGA specific languages. With such a set of tools and support, FPGA based systems can be developed within weeks compared to what it used to take months earlier. Factors such as these are contributing to the growth of FPGA. On the otherside ASIC's development cost is rising; forcing cost sensitive applications to move from ASIC based to FPGA based.

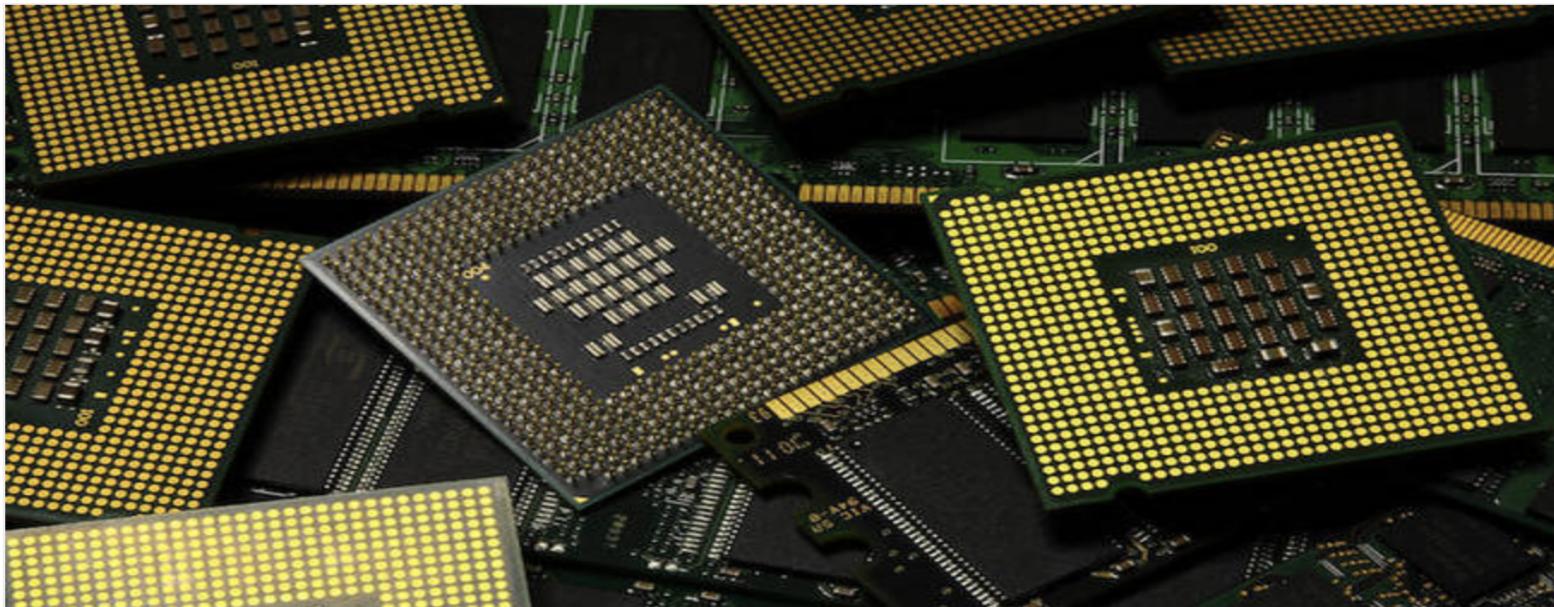
<http://www.eeherald.com/section/design-guide/dg100009.html>

汎用プロセッサの致命的設計ミス (H/Wの宿命)

Data Centre

Intel's Atom C2000 chips are bricking products – and it's not just Cisco hit

Chipzilla and Switchzilla won't confirm connection but the writing is on the wall



6 Feb 2017 at 22:34, Thomas Claburn



Updated Intel's Atom C2000 processor family has a fault that effectively bricks devices, costing the company a significant amount of money to correct. But the semiconductor giant won't disclose precisely how many chips are affected nor which products are at risk.

<http://www.theregister.co.uk>

通信業界における変革

業界では、学術と同種の傾向（ソフトウェア化、情報科学と通信の融合、AI/機械学習）が見られるがインセンティブは異なる

ICTコストの削減が発端となり、ソフトウェア化とAI/機械学習が推進
ただし、近年では、コスト削減ではなく、複雑性解決、新たな運用の模索が進む

- CAPEX削減→ネットワーク機能の汎用機上のソフトウェア実装
ネットワークソフトウェア化の推進
- OPEX削減→ソフトウェア化により複雑化した運用を
AI/機械学習により自動化し、コスト削減することが命題



更に単に人による運用の置き換えではない、
従前認識されていなかった新たな運用方法を探求

結果として、学術における情報科学と通信の融合の機運を活用
学術におけるオープンソースをビジネスに活用

AI/機械学習によるトラフィック制御

応用例：

高度トラフィック分類（アプリケーション同定）

スライスへの収容

異常検知（Anomaly Detection）

異常予測

トラフィック量予測

ネットワーク制御機器

アプリケーション

コントローラ

データプレーン



データ入力



データ出力



AI/機械学習によるトラフィック制御・最適化（考えるネットワーク）

スライス・プログラム可能なソフトウェア データプレーンによりAI/機械学習制御が進化する

アプリケーション

ネットワーク
アプリケーション



AI/機械学習
• 深層学習
• AI制御

コントロールプレーン

コントローラ

既にR&Dが
進んでいる領域

データプレーン

プログラム可能な
データプレーン構成要素



ソフトウェア化で
革新的進化する領域

AI/機械学習

- 特徴抽出
- 学習オフロード
- 自律制御

FPGAを組み込んだ汎用プロセッサがさらなるソフトウェア化を推進
(VNFオフロードだけではなく、網内機械学習を促進する可能性)

Data Centre

Here's what an Intel Broadwell Xeon with a built-in FPGA looks like

Writing code is so 2013 – you wanna write some hardware instead



Squint ... A Xeon-FPGA hybrid chip (Source: The Next Platform)

14 Mar 2016 at 23:11, Chris Williams



Pic At the OCP Summit last week in San Jose, California, Intel quickly mentioned it will later this year ship Xeon processors with built-in FPGAs.

https://www.theregister.co.uk/2016/03/14/intel_xeon_fpga/

東大における網内機会学習の研究：アプリケーション同定によるQoS制御

- UQWimaxやLINE MVNOのように自社アプリ・サービスを無料化
- OSのアップデート時には「大規模なダウンロード」が「同時に」発生するためトラフィックを分離する必要がある



教師あり機械学習によるトラフィック同定手法の提案

月額500円で、LINEアプリの通話・トークが使い放題

1GB使いきってもLINEは高速で通信できます。

カウントフリーとなる機能

LINE



カウントフリーとなる機能

<https://linecorp.com/ja/>

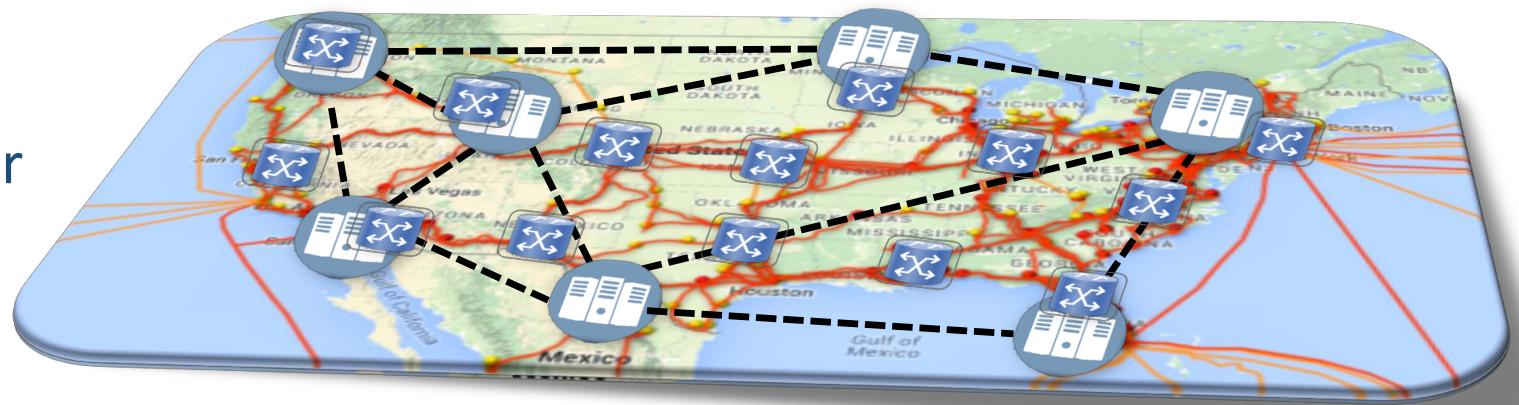
マイクロソフトデータセンターネットワークの光バックボーンにおける計測

- ・マイクロソフト・リサーチはネットワーク計測データをオープンデータで公開
- ・データ解析により障害予測の研究を推進

M. Ghobadi and Ratul Mahajan, Optical Layer Failures in a Large Backbone, IMC'16

IP layer

Optical layer

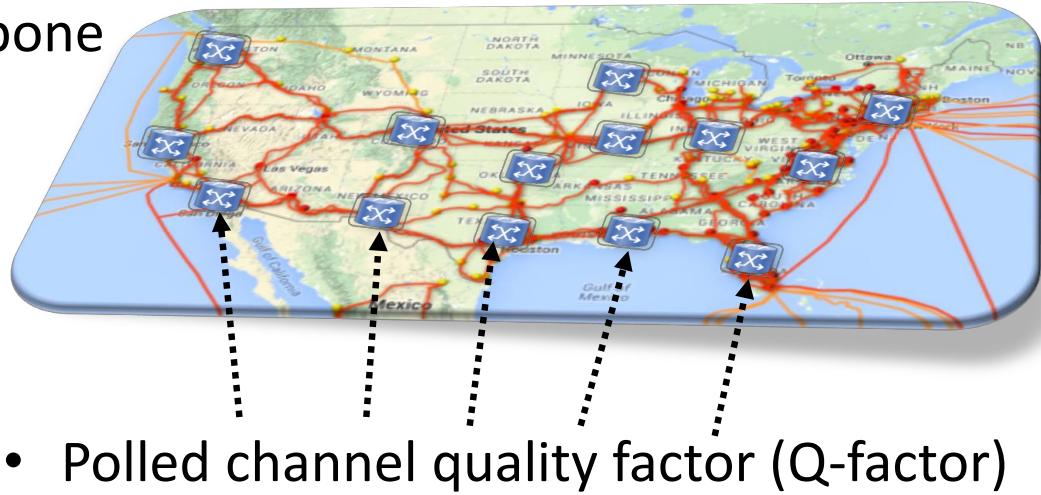


北米におけるマイクロソフトデータセンターをつなぐバックボーン

ネットワーク規模と計測の内容

- Microsoft's North American backbone

- $O(50)$ optical cross connects
- $O(100)$ segments
- $O(1000)$ channels

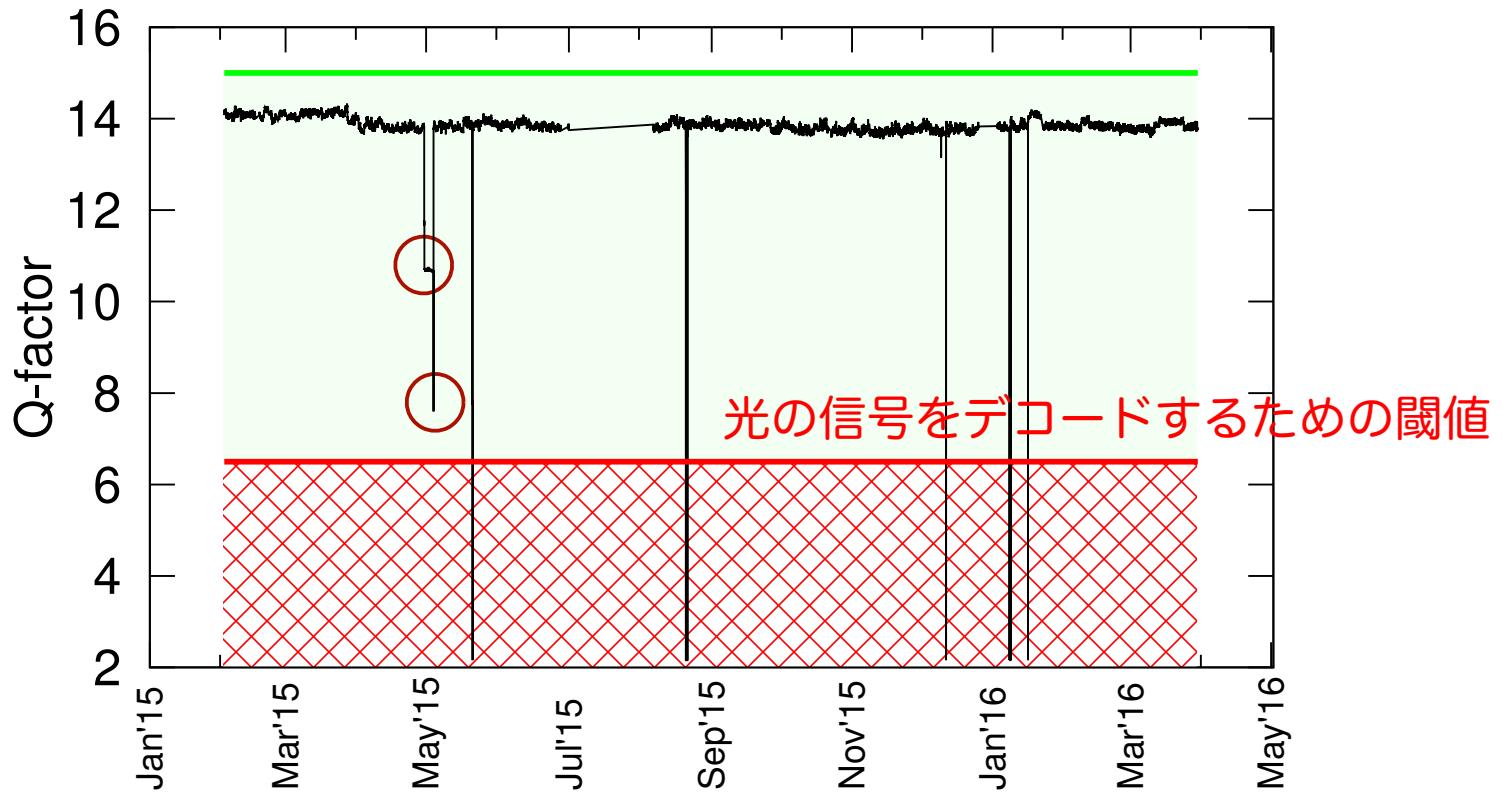


- Polled channel quality factor (Q-factor)

- Q-factor:

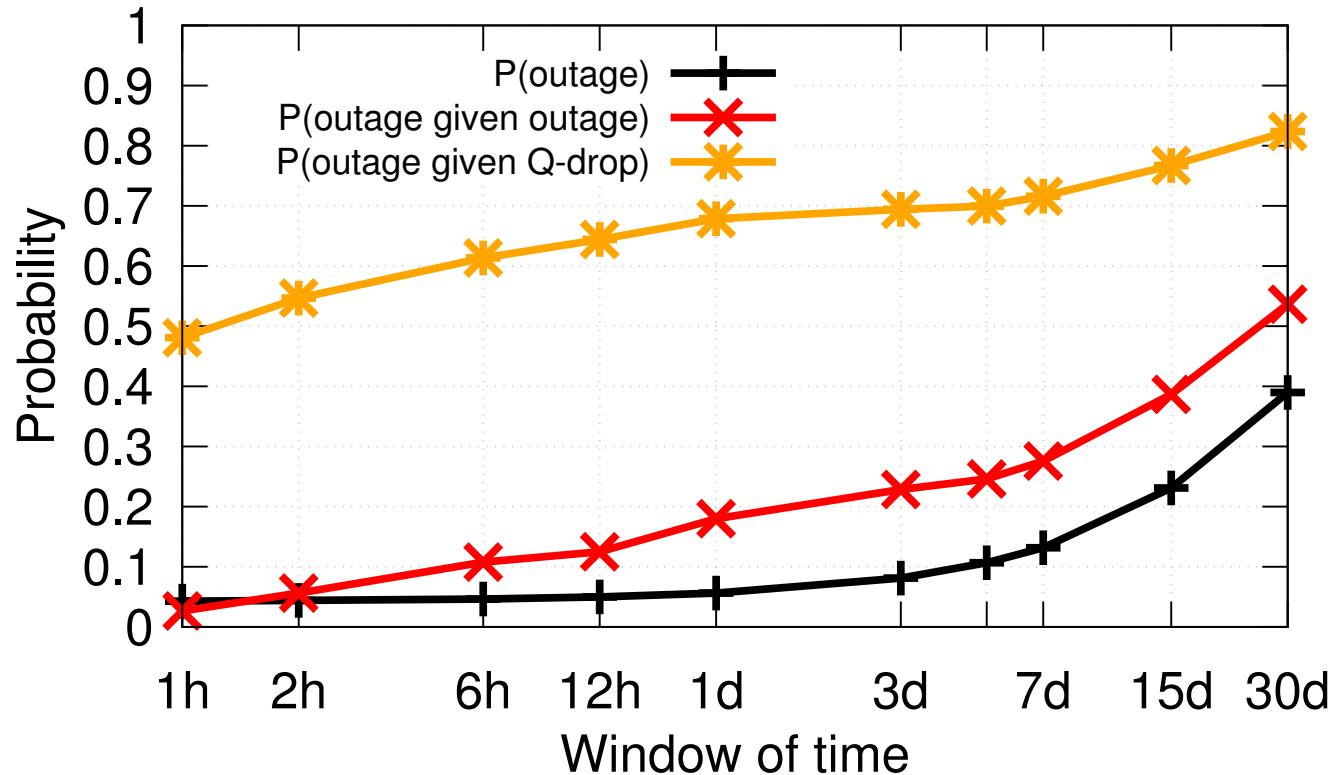
- The quality of an analog signal in terms of its signal-to-noise ratio (SNR)

Q-Factorとネットワーク障害の相関



Q-Factorの低下が近未来の障害を予測可能であることをデータ解析で突き止める

Q-Factorとネットワーク障害の相関



障害は近未来の障害を予測不能であるが、Q-Dropは近未来の障害を予測可能

(社)電子情報通信学会 第33回ネットワークシステム・情報ネットワーク研究ワークショップ

ネットワークとAIが実現する未来

近年、「AI」という言葉が至るところで使われるようになり、科学技術にイノベーションをもたらし、人々の明るい未来を築くことへの期待が高まっています。一方で、そのAI技術の実体や、我々技術者がAIをどのように研究開発に活用していくのか、ネットワーク技術とどのように融合していくのか、といった点では不明瞭な部分もあります。本ワークショップでは、我が国のAI研究並びにネットワークAI研究で第一人者として活躍されている方々をお招きし、AI及びネットワークとAIの融合に関する、チュートリアルから最先端の研究、実用課題について、ご講演及びパネルディスカッションをして頂きます。

「Deep Learningの基礎と応用」

: 中山 浩太郎 氏 (東京大学)

「データから経済価値を生み出す日立の人工知能技術」

: 森脇 紀彦 氏 (株式会社日立製作所)

「AIによる大規模予測システムから意思決定支援へ」

: 森永 聰 氏 (日本電気株式会社)

「「考えるネットワーク」の可能性」

: 中尾 彰宏 氏 (東京大学)

「AI/機械学習を活用したネットワークオペレーション・制御技術の高度化」

: 川原 亮一 氏 (日本電信電話株式会社)

将来ネットワークの課題

- エンド・ツー・エンドのスライス構築・運用技術は確立されていない
- ソフトウェア化されたNW機器の構築・運用技術は確立されていない
 - 高速化技術
 - 低遅延
 - 堅牢性・セキュリティ
 - 技術基準
- AIや機械学習を駆使する自動制御によるコスト削減、今まで人間が思いつかなかつた網制御・最適化の技術の探索は黎明期である

たとえば、

- 汎用CPUとFPGAを駆使する堅牢なソフトウェア構築技術・経験が必要
- コントロール・プレーンだけではなく、データプレーンにおける柔軟性を駆使するオフロード・機械学習等の探求が必要

Almighty Network (柔軟・高速・低遅延・堅牢・自動制御のすべてを満たすネットワーク) インフラ構築技術が求められている！

結論

- エンドツーエンドスライス技術の進化
- ソフトウェア化 (Softwarization)
- 情報科学(Computing)と通信(Networking)の融合
- ICTコスト削減
- 網内機械学習による 「考えるネットワーク」 の時代が到来
- 従前認識されていなかった新たな運用方法を探求
- ソフトウェア化と自動制御 (AI/機械学習) の融合

汎用CPUとFPGAを駆使する堅牢なソフトウェア構築技術
AI/機械学習を網制御に応用 (特にデータプレーンの
ソフトウェア化の利活用が重要)

Almighty Network (柔軟・高速・低遅延・堅牢・自動制御のすべてを満たす
ネットワーク) インフラ構築技術が求められる