



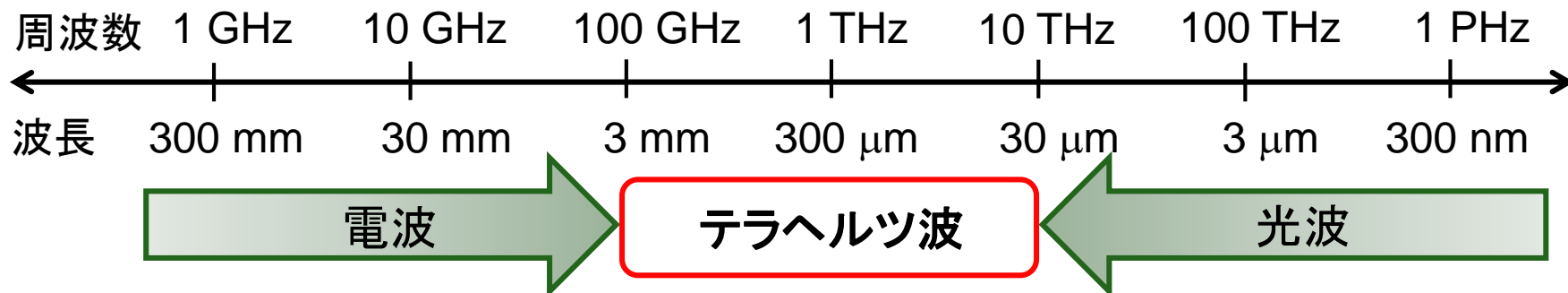
北海道大学

高速マルチサンプリング超解像
CMOSテラヘルツイメージング
デバイスの研究開発

ICTイノベーションフォーラム2018
2018/10/10

北海道大学
量子集積エレクトロニクス研究センター

池辺将之



THz waves (0.1 THz – 10 THz)

- ・透過性・直進性
- ・高空間分解能
- ・物質固有のスペクトル

- ➡
- ・超高速無線通信・物質同定
 - ・**イメージング**

Problems

- ・既存デバイス (SBD, ボロメータ, HEMT)
- ・集積化が困難・高コスト

Solutions

Silicon-CMOS process technologies

- ・読み出し回路、信号処理回路、アンテナ等、他要素回路との集積化可能
- ・低コストな180 nm 標準 Si-CMOSプロセス



Objective: **高速CMOSテラヘルツイメージセンサ + 超解像技術**



◆ nMOSFETの非線形性をテラヘルツ検出

飽和領域のnMOSFETドレイン電流

$$I_{DS}(t) = \frac{\beta}{2} (V_0 + v \sin \omega t - V_T)^2$$

$$= \frac{\beta}{2} \left\{ (V_0 - V_T)^2 + v^2 \sin^2 \omega t + 2(V_0 - V_T)v \sin \omega t \right\}$$

遮断周波数以上のテラヘルツ波に応答可能な非線形検波方式
テラヘルツ波2乗成分が、平均化される

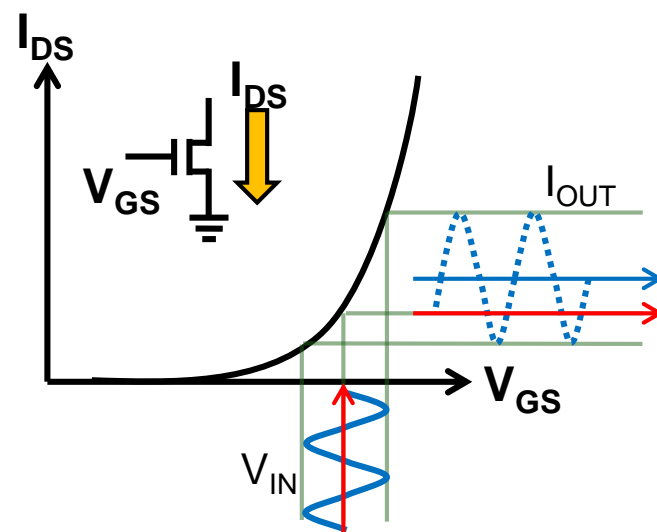
$$\lim_{T \rightarrow \infty} \frac{\int_0^T \sin^2 \omega t dt}{T} = \frac{1}{2}, \quad \lim_{T \rightarrow \infty} \frac{\int_0^T \sin \omega t dt}{T} = 0$$

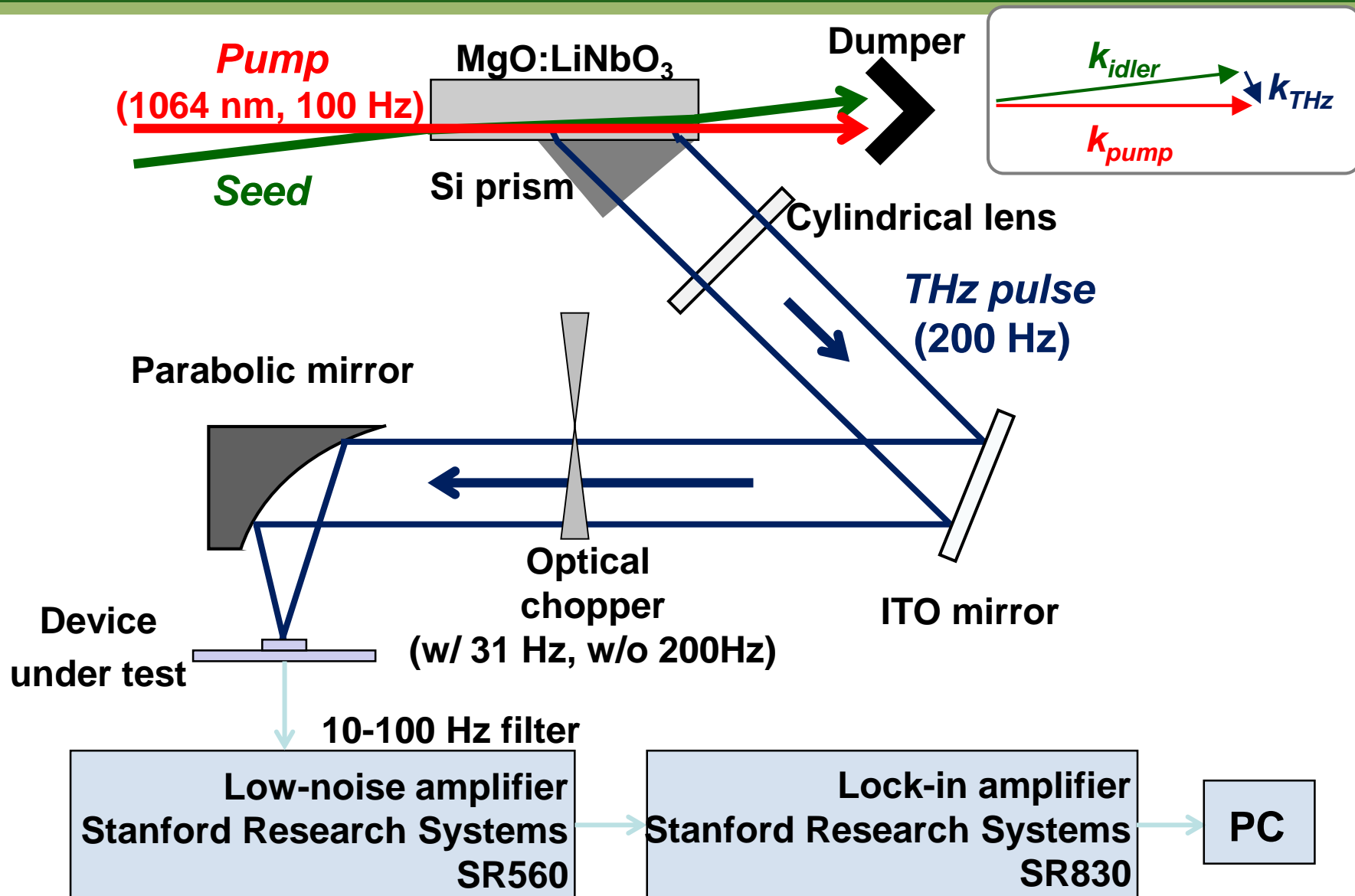
テラヘルツ波が入力された場合のドレイン電流式

$$I_{DS} = \frac{\beta}{2} \left\{ (V_0 - V_T)^2 + \frac{v^2}{2} \right\}$$

信号振幅の項が残る

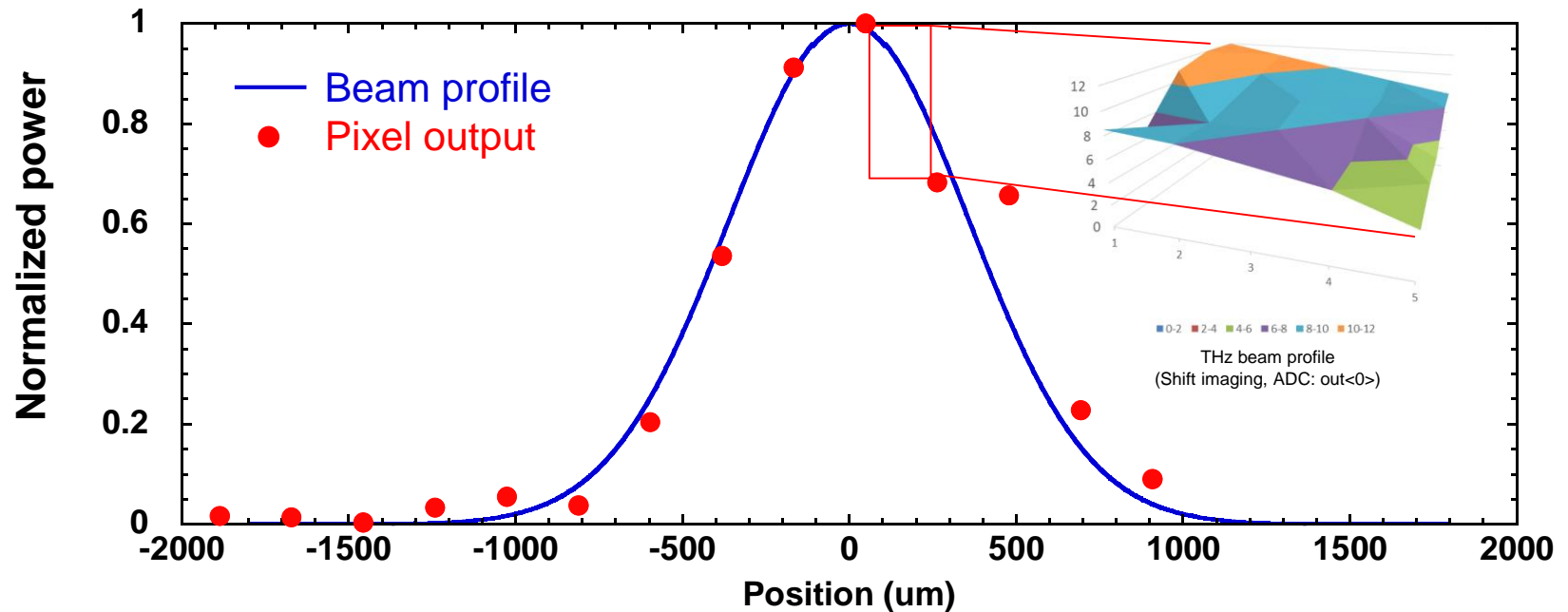
➡ Envelope detector





[3] S. Hayashi *et al.*, "Ultrabright continuously tunable terahertz-wave generation at room temperature," *Scientific Reports*, vol. 4, 2014.

Micrograph of fabricated 1-D pixel array and measured spatial profile



- ビーム形状に一致
⇒ THz強度に即してセンサ出力を確認



Reference	Technology	Responsivity (kV/W)	NEP (pW/Hz ^{1/2})	Chopping frequency
[2]	65 nm	0.8 at 1THz	66	1 kHz
[3]	130 nm	3.4 at 0.82 THz	28	1 MHz
[4]	Schottky diode (130 nm)	0.273 at 0.86 THz	42	1 MHz
This work	180 nm	34.6 at 0.93 THz (ピクセル基準)	578 86.7 (estimated)	31 Hz 100 kHz

[2] R. Hadi *et al.*, "A broadband 0.6 to 1 THz CMOS imaging detector with an integrated lens," *Proc. IEEE Microwaves Symposium*, pp. 1-4 , 2011.

[3] D. Y. Kim *et al.*, "820-GHz imaging array using diode-connecter NMOS transistors in 130-nm CMOS," *Dig. Tech. Papers IEEE VLSI Circuits Symposium*, pp. 12-13 , 2013.

[4] R. Han *et al.*, "Active terahertz imaging using Schottky diodes in CMOS: array and 860-GHz pixel," *IEEE J. Solid-State Circuits*, vol. 48, no.10, pp. 2296 – 2308, 2013.



実現した項目

- ・0.8～1.1THz応答CMOSピクセル回路
- ・A/D変換器とピクセル回路の協調動作
- ・ピエゾステージを用いた1kframe/秒の5x5超解像動作
- ・ピクセルアレイの撮像実証(0.93THz撮像⇒国際会議投稿中)
* 投稿中のため、本資料は記載するデータなど絞っています

研究業績

- 論文 [招待論文] 平松 正太, 池辺 将之, 佐野 栄一, “2.4 GHz ウェイクアップ受信機の試作と評価,” 電子情報通信学会論文誌 C, Vol.J101-C, No.3, pp.147-155, 2018
- 国際会議 [Shota Hiramatsu](#), Kosuke Wakita, Seokjin Na, Sayuri Yokoyama, Masayuki Ikebe and Eiichi Sano, “CMOS terahertz imaging pixel with small on-chip antenna,” 2017 International Image Sensor Workshop (IISW), pp. 74-77, May. 2017
- 受賞 平松 正太, ナソクジン, 横山 紗由里, 池辺 将之, 佐野 栄一, “CMOSテラヘルツイメージング用オンチップアンテナの小型化,” 映像情報メディア学会年次大会2017学生優秀発表賞, 2017年12月12日
- その他、国内会議5件

本研究開発は総務省戦略的情報通信研究開発推進制度 (SCOPE, 受付番号151301001)の委託を受けたものである。
本研究開発の一部は総務省戦略的情報通信研究開発推進制度 (SCOPE, 受付番号101501001)の委託を受けたものである。
本研究の一部は東京大学大規模集積システム設計センター(VDEC)を通し、日本ケイデンス株式会社・メンター株式会社・キーサイト株式会社の協力で行われたものである。

