

ミリ波利用促進に向けた高速通信高周波素子の研究開発 (165103005)

Development of high-frequency devices for high-speed communications

研究代表者

塚本貴広 電気通信大学

Takahiro Tsukamoto The University of Electro-Communications

研究期間 平成 28 年度～平成 30 年度

概要

本研究では、100GHz 以上で動作可能な高周波デバイスを低コストなIV族半導体で実現することを目的とし、無線通信に有用な高電子移動度トランジスタ (HEMT) や共鳴トンネルダイオード (RTD) の開発を試みた。具体的には、格子定数とバンドギャップを独立に変調した格子整合系ヘテロ接合技術のIV族半導体における実現、Si や SiGe よりも高移動度なIV族半導体チャンネル層の開発、安価な Si もしくは絶縁基板上への高周波デバイス実装技術の開発に取り組み、高速通信の低コスト高周波デバイスの実現を試みた。

1. まえがき

情報化社会の促進に伴い、ひっ迫してきた周波数資源や無線通信における大容量伝送のため、ミリ波 (30-300GHz) やテラヘルツ波 (300GHz-10THz) の高い周波数帯における周波数資源の開拓が求められている。高い周波数への移行に向けて、高周波デバイスの開発が必須であり、その候補としては、低雑音な高電子移動度トランジスタ (HEMT : High Electron Mobility Transistor) や共鳴トンネルダイオード (RTD : Resonant Tunneling Diode) が有望である。HEMT デバイスは 2 次元電子ガス伝導という散乱のない理想的なキャリア伝導を用いたトランジスタであり、すでに衛星通信において実用化されており、高周波領域における低雑音な HEMT デバイスの有用性は実証済みである。HEMT デバイス開発においては異種半導体材料を接合するヘテロ接合技術が重要であり、格子定数とバンドギャップをそれぞれ独立に制御可能であるという理由から、低欠陥で良好なヘテロ接合が実現できる III-V 族半導体が主流であった。しかし、III-V 族半導体は材料が高価であり、従来の Si テクノロジーとの整合性が低いため、安価で汎用的な製品への搭載における障壁が高く、HEMT デバイス実装の適応範囲が限られてしまっていた。さらなる高周波の利用促進においては低コスト化が必須である。

例えば、今後市場が急速に成長すると考えられる人工知能を用いた自動運転などで見られる車載レーダといった応用においては、III-V 族半導体の高周波デバイスを採用すれば技術的には可能であるが、高コストであるため、全ての車への搭載は難しい状況であると考えられ、低コストな高周波デバイスの開発が今以上に求められている。また、高周波の無線通信技術においても、安価で安定した高速通信システムが求められているが、高コストな III-V 族半導体デバイスは普及しにくく、こちらも低コスト化が必須である。高い周波数の有用性は明らかであるが、低コスト化に向けて、デバイスを構成する材料からの見直しが必要である。

以上より、ミリ波・テラヘルツ波帯の高い周波数への移行においては、III-V 族半導体により構成された格子整合系のヘテロ接合高周波デバイスが有望とされ実用化されてきたが、高付加価値でもニーズのある分野にその用途が限定されており、低コストな高周波デバイスを実現することが、今後の高い周波数への移行促進においては非常に重要である。本研究では、高い周波数への移行を促進するための技術開発として、100 GHz 以上で動作可能な高周波デ

バイスを低コスト(従来コストの 10 分の 1~100 分の 1)で実現することを目的とする。

2. 研究開発内容及び成果

本研究では、ミリ波帯の低コストな無線通信用デバイスの実現に向けて、IV族半導体である GeSn 及び GeSiSn を用いた高周波デバイスを開発する (図 1)。GeSn は、Ge に Sn を添加した材料であり、正孔移動度は III-V 族半導体を含む電子材料の中では最も移動度の高い材料であり、電子移動度においても IV 族半導体の中では最も高い。GeSn をチャンネル層に用いることで、IV 族半導体デバイスとして最も高い周波数での動作が期待される。また、GeSiSn は、SiGe に Sn を添加した材料であり、バンドギャップと格子定数を独立に制御可能という従来の IV 族材料にはない特徴を有している。従来の Si/SiGe 系のヘテロ接合デバイスは格子定数整合系でないため、デバイス特性の向上に限界があったが、GeSiSn を用いることで格子定数整合したヘテロ接合が可能となり、低欠陥で高性能にヘテロ接合デバイスが実現可能となり、特性向上が期待される。これら新規 IV 族半導体材料である GeSn 及び GeSiSn を用いてミリ波デバイスを実現することにより、高い周波数への移行促進に貢献する。

本研究の目的である 100 GHz を超える低コスト高周波デバイスの実現のためには、① III-V 族半導体の高周波デバイスのような格子定数整合系のヘテロ接合により高周波デバイスを実現すること、② Si や SiGe よりも高移動度な IV 族半導体薄膜の開発、③ 安価な Si または絶縁基板上に低欠陥に高周波デバイスを実装する技術の開発が課題である。以上の課題解決を目指し、下記の取り組みを行った。本研究における取組として、① 優れた結晶性を有する GeSn 及び GeSiSn 薄膜の形成技術を開発し、② HEMT 及び RTD デバイスに関する要素技術の開発を進め、③ Si 及び絶縁基板上における Ge 擬似基板形成技術の開発を行っ

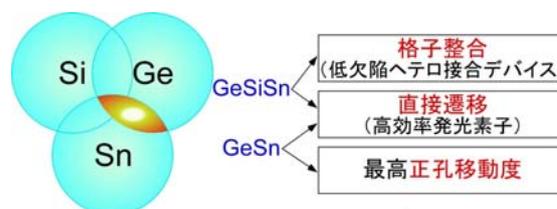


図 1. Si, Ge, Sn による新規な物性の獲得。

た。主な成果としては、①優れた結晶性を有する GeSn 及

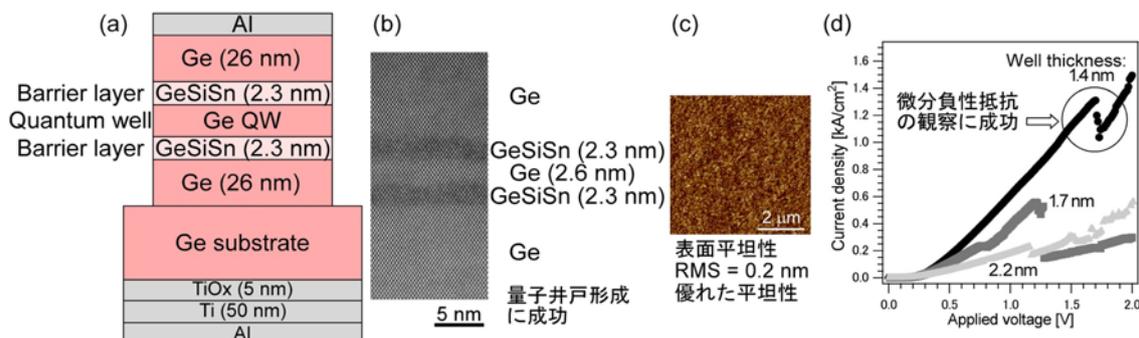


図 2. (a)GeSiSn/Ge-RTD 素子の断面モデル図. (b)量子井戸部の断面 TEM 像及び(c)上部電極形成前の表面 AFM 像. (d)RTD 素子の電流特性. 量子効果による微分負性抵抗の観察に成功。

び GeSiSn 薄膜の形成技術の開発においては、GeSn 薄膜形成における新しい結晶成長技術の開発に成功しており、優れた結晶性を達成している。本研究成果は、特許として出願している。②HEMT 及び RTD デバイスに関する要素技術の開発においては、GeSiSn を用いた新しいヘテロ接合形成技術を開発し、世界に先駆けて GeSiSn を障壁層として用いた RTD 素子の特性取得に成功している (図 2)。RTD デバイスはテラヘルツ波発振素子として動作が報告されており、IV 族半導体において達成することで、本申請課題の目的であるミリ波利用促進に貢献できる新しい成果である。③Si 及び絶縁基板上における Ge 擬似基板形成技術の開発においては、絶縁基板上に Ge 擬似基板を形成する技術の開発を行い、特許出願に向けた準備を行っている段階である。すでに特許に関わる実験データは取得済みであり、引き続き、特許出願に向けて取り組んでいく予定である。

3. 今後の研究開発成果の展開及び波及効果創出への取組

100 GHz 以上の高い周波数で動作可能なデバイスは III-V 族半導体材料においてはすでに存在しているが、いかに安く高周波デバイスを世の中に提供できるかが、高い周波数の利用促進において重要となっている。高速無線通信においては、低コスト化により無線基地局が増大すれば、通信インフラも今以上に安定し、高い周波数へ移行することで大容量通信も可能となる。情報化社会においては必須の技術開発である。また、低コスト化は高い周波数への移行を促進し、大容量・高速無線通信システムを身の回りの製品に搭載可能とする。例えば、IoT などにおける通信やセンサ応用への展開が期待され、これまでは高価でもニーズのある分野に限られていたミリ波技術が低コストに実現し、身の回りの汎用な応用に向けた新たな産業の動きが生まれる。

本研究開発では、高速無線通信のデバイスを新規に開発することを目指し、その過程で、電子デバイスに関する様々な要素技術の開発を行ってきた。今後の展開としては、本申請課題で開発した高周波デバイスを搭載した電波発生装置の開発に着手し、通信システムへの組み込み実証実験への展開を狙う。電波発生の動作実証を実現することで、低コストな高周波無線通信技術に向けた製品化へと展開していく。

本研究開発により、ヘテロ接合を低欠陥に実現可能な格子定数整合系ヘテロ接合技術を IV 族半導体において提供可能となる。その結果、量子井戸積層デバイスであるレーザなどの光デバイス、共鳴トンネルダイオードなどの量子効

果デバイス、中間バンドを用いた高効率太陽電池や低消費電力が期待されるトンネル電界効果トランジスタなどの高機能デバイスが低コストで低欠陥に IV 族半導体で形成可能となり、IV 族半導体格子定数整合系量子積層デバイス分野という新たな研究分野が創成される。

本研究過程で得られた成果について、引き続き、特許取得に努め、その特許実績をもとに産・官・学による連携へと発展させ、製品化を加速させていく。

4. むすび

100GHz 以上で動作可能な高周波デバイスを IV 族半導体で実現することを目的とし、IV 族半導体材料である GeSn や GeSiSn を新規に採用し、ボトルネックであったヘテロ接合技術などの開発に取り組み、高周波デバイスの実現に向けて研究を展開した。本研究の成果として、IV 族半導体においても低欠陥な格子定数整合系のヘテロ接合形成が可能であることを実験的に示し、様々な高周波ヘテロ接合デバイスへの応用可能性を示した。本研究成果を通して、高速無線通信の高周波ヘテロ接合デバイスに必須である格子定数整合系のヘテロ接合技術分野が IV 族半導体において新規に立ち上がり、次世代の高速通信デバイスが開拓されることが期待される。

【誌上发表リスト】

- [1] T. Tsukamoto, N. Hirose, A. Kasamatsu, T. Matsui, Y. Suda, "Effects of low-temperature GeSn buffer layer on Sn surface segregation during GeSn epitaxial growth", 10th International Conference on Silicon Epitaxy and Heterostructures (Coventry, UK) (2017 年 5 月 18 日)
- [2] T. Tsukamoto, N. Hirose, A. Kasamatsu, T. Matsui, Y. Suda, "Epitaxial growth of GeSn and GeSiSn by sputter epitaxy method", EMN/CC Barcelona Meeting Energy Materials Nanotechnology (Barcelona, Spain) (2017 年 9 月 12 日)
- [3] T. Tsukamoto, N. Hirose, A. Kasamatsu, T. Matsui, Y. Suda, "Formation of lattice-matched GeSiSn/Ge quantum well structure by sputter epitaxy method", Materials Research Society Fall Meeting (Boston, USA) (2017 年 11 月 29 日)

【申請特許リスト】

- [1] 塚本貴広、須田良幸、広瀬信光、笠松章史、松井敏明、"半導体層の製造方法、および半導体層。" 特願 2017-010161