

令和7年11月28日

総合通信基盤局

電波部 移動通信課

新世代移動通信システム推進室

平成27年度～29年度「H27-0155-0179」「「第5世代移動通信システム実現に向けた研究開発～高周波数帯・広帯域超多素子アンテナによる高速・低消費電力無線アクセス技術の研究開発～」」

平成27年度～29年度「H28-0155-0061」「「第5世代移動通信システム実現に向けた研究開発～高周波数帯・広帯域超多素子アンテナによる高速・低消費電力無線アクセス技術の研究開発～」」

平成27年度～29年度「H29-0155-0065」「「第5世代移動通信システム実現に向けた研究開発～高周波数帯・広帯域超多素子アンテナによる高速・低消費電力無線アクセス技術の研究開発～」」

1. 概要

標題の件に係る取得資産の処分に当たって、公募による需要調査を実施した
(調査期間：令和7年11月14日～令和7年11月28日)。

同調査の結果、別表に示す物品について購入希望があった。

2. 取得財産の処分について

需要調査の結果に基づき、購入希望があった物品については、売却手続きを行うこととする。

連絡先

総合通信基盤局 電波部 移動通信課

新世代移動通信システム推進室

TEL：03-5253-5896

【別表】

No	財産名	規格	数量
1	基本機能検証装置用 TRX-FE ボード 設計		1
2	FS シリーズ変形		2
3	NI USRP-2953R (1 セットメ)		1
4	NI USRP-2953R (2 セットメ)		1
5	E x p r e s s 5 8 0 0 / R 1 1 0 g - 1 E, A C 電源ケーブル (3 m), 内蔵S A S / S A T Aケ ーブル, 8 G B 増設メモリボード (1 x 8 G B / U), 増設用1 T B H D D, 内蔵D V D - R O M, 非 冗長ファン, 電源ユニット (4 0 0 W)		2
6	PS ボード (ショキヒヨコミ), PS, TRX-FE キ バン (ショキヒフクム), TRX-FE, CASE		4
7	5G-NP 用 RF の研究 Phase-1 研究開発用基本機能装置の TRX- FPGA および FPGA 周辺設計と評価		1
8	5G-NP 用 RF の研究 Phase-1 研究開発用基本機能装置の AAS 部 同軸および伝搬測定系設計と評価		1
9	5G-NP 用 RF の研究 Phase-1 研究開発用基本機能装置の電気設 計と評価		1
10	5G-NP 用 RF の研究 Phase-2 研究開発用アクセスポイント AAS 部の電源回路部設計と評価		1
11	5G-NP 用 RF の研究 Phase-2 研究開発用アクセスポイント AAS 部の TRX-FPGA および FPGA 周辺設 計と評価		1
12	Specification Documents of Access Point Base Band Unit for 5G AAS Trial System		1
13	5G-NP 用 RF の研究 Phase-2		1

	研究開発用アクセスポイント AAS 部装置実装設計		
14	New 2 Commercial Perpetual		1
15	New 1 Commercial Perpetual		1
16	New 4 Commercial Perpetual		1
17	New 5 Commercial Perpetual		1
18	GPS カード		1
19	EXPRESS5800/56X G-E (W764-D81) 一式		1
20	DK-DEV-10AX115S3ES		3
21	OctoClock 8 Channal Clock		1
22	M4300-8X8F 10GBASE-T 8ポート		1
23	5G-NP 研究開発用アクセスポイント AAS 部の TRX-FPGA 設計および FPGA 周辺設計と評価		1
24	5G-NP 研究開発用アクセスポイント AAS 部電源回路部設計と評価		1
25	小型電波暗箱		2
26	5G-NP 研究開発用アクセスポイント AAS 部 4 台接続用 TRX-FPGA 内光イ ンターフェイス回路設計と評価		1
27	OctoClock 8 Channel Clock		2
28	Bus Product / bc637PCIe		2
29	10GBASE-T 8ポート SFP+ 8スロット		1
30	5G-NP 研究開発用アクセスポイント AAS 部 (新周波数) TRX-FPGA およ び FPGA 周辺設計と評価		1
31	小型電波暗箱		2
32	研究開発用アクセスポイント AAS 部 (新周 波数/高性能版) TREX-FPGA・FPGA 周 辺設計および電気設計		1