

アンテナ一体型超小型双方向無線通信チップの研究開発 (042102004)

Ultra-Small Wireless Duplex Communication Chip with Antenna

研究代表者

亀田 卓 東北大学・電気通信研究所

Suguru KAMEDA Research Institute of Electrical Communication, Tohoku University

研究期間 平成 16 年度～平成 18 年度

本研究開発の概要

無線通信機能を超小型かつ低消費電力で実現できるデジタル LSI を用いた、アンテナ一体型超小型双方向無線通信チップの実用化を目標とする。既に開発済のデジタル回路のみで実現できる変復調器に、アンテナ、送受信増幅器、内部発振器、入出力端子を含めたチップ設計を行い、通信距離 1cm～数 m 以下、チップサイズ 500 μ m 角以下のチップを目指す。具体的には超小型アンテナの設計・試作・評価、アンテナ・LSI 実装方式の検討・評価、送受信器チップ内の各種回路（増幅回路、内部発振回路など）の設計・試作・評価、パケット通信における変復調方式の検討・評価、アンチコリジョン機能の検討・評価を行った。

Abstract

In this work, ultra-small wireless duplex communication chip with antenna was developed using small size and low-power consumption digital large scale integrated circuit (LSI). The target size and communication range of proposed module are 500 μ m \times 500 μ m and 1cm to 2~3m, respectively. In the period of the program, we designed and developed ultra-small antenna, low-power-consumption amplifier, and local oscillator. Bonding technique between chip and antenna was investigated. We also investigated the modulation of packet communication, and anti-collision method.

1. まえがき

人々の交流が世界規模に広がる高度情報化社会は、ユビキタス化が進むネットワークの進化とともに発展してきた。このネットワークのユビキタス化には無線通信技術が不可欠である。これまでの無線通信ネットワークでは、情報送受信の主な対象は人間であった。次の発展段階は、自然環境や人間社会に溢れる情報を的確にとらえるセンサによって情報を発信し、また、受信した情報により自律的な制御を行うセンシングネットワークである。この実現には、センサに付加できるアンテナ一体型の超小型双方向無線通信機能が必要となる。

本研究では、無線通信機能を超小型かつ低消費電力で実現できるアンテナ一体型超小型双方向無線通信チップの実用化を目指す。これまでに超小型・低消費電力を実現するオールデジタルワンチップモデムの研究開発を行ってきた。高速な LSI のクロックをそのまま搬送波信号として利用し、従来個別回路が必要であると認識されていた無線信号処理回路をベースバンドから RF までデジタル CMOS 回路で実現することが独創的な点である。LSI のデジタルクロック信号をそのまま搬送波に利用するため、超小型・低消費電力で実現できる。

図 1 は試作したモデム LSI の写真であり、コア部の 150 μ m 角に変復調器の機能を搭載している。消費電力の実測値は、搬送波周波数 125kHz の場合で 10 μ W であり、既に低消費電力化も実現している。

本研究開発では、このモデムに、アンテナ、送受信増幅器、内部発振器、入出力端子を含めたチップ設計を行い、通信距離 1cm～数 m 以下、チップサイズ 500 μ m 角以下のアンテナ一体型双方向無線通信チップを目指す。

2. 研究内容及び成果

本研究では、超小型アンテナの設計、アンテナ実装方式の検討、送受信器チップ内の各種回路（増幅回路、内部発振回路など）の設計、パケット通信における変復調方式の

検討、アンチコリジョン機能の検討を行ったが、以下では、特にサイズ・通信距離に大きく寄与するアンテナ設計について述べる。

2.1 平面バラン一体型 3 スタックドメアンダラインアンテナ

小型アンテナとして、本研究ではメアンダラインアンテナに注目した。アンテナはアンテナ長が短くなるにつれて放射抵抗が小さくなり、放射効率が低下する。そこで放射抵抗を増大させるにはアンテナに折り返し構造やスタック構造を適用すればよいことに着目し、メアンダラインアンテナを 3 スタックにすることにより放射抵抗の増加、ひいては帯域幅、動作利得の増加を図った。

また、小型アンテナを評価する場合、グラウンドや信号線の配線長などがアンテナ特性に大きな影響を与えるため、特にアンテナに接続されるバランの影響を考慮することは重要である。アンテナと同じ基板上に実現可能な平面バランを用いたメアンダラインアンテナの設計を行った。

図 2 に平面バラン一体型アンテナを示す。アンテナは平面化が可能でグラウンドを利用しない平衡給電型の 3 スタックドメアンダラインアンテナを用い、1 層目が表層、2・3 層目が内層されている。給電線路は不平衡線路であるコプレーナ線路を用いた。バランの平面化によりアンテナ・バラン・給電線路の一体設計を行い低コストであるアンテナを実現可能である。コプレーナ線路からビアホールを介して接続されているペア線路部がバランに相当し、基板に内層されている。

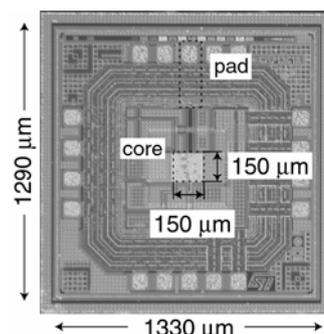


図 1 オールデジタルワンチップモデム

このペア線路は差動特性インピーダンスを 50Ω 、3 スタックド MLA を含めた同相入力インピーダンスを ∞ に近づくように調整することによりバランとして動作する。そしてペア線路にメアンダラインを用いることにより、小型なバラン一体型アンテナが実現可能である。基板は中興化成工業の CGP 500 ($\epsilon_r=2.6$ 、 $\tan\delta=0.0016@5\text{GHz}$) を想定した。3 スタックド MLA 単体とバラン一体型 3 スタックドメアンダラインアンテナのシミュレーション結果を図 3 に示す。横軸が周波数、縦軸が z 軸方向の主偏波と交差偏波の動作利得、破線が 3 スタックドメアンダラインアンテナ単体、実線がバラン付 3 スタックドメアンダラインアンテナを示している。バラン一体型 3 スタックドメアンダラインアンテナは共振周波数 5.5GHz 付近において 3 スタックドメアンダラインアンテナ単体とほぼ同様の特性を示し最大動作利得は -0.13dBi を得た。また $\text{VSWR} \leq 2$ の比帯域幅もほぼ同様の 1.4% が得られた。以上より、バランの動作を確認し、平面バランの有効性を示した。

2.2 3スタックドメアンダラインアンテナの試作・評価

実際に製作したアンテナを図 4 に示す。アンテナの折り返し数は 5 回で、アンテナ長は 5.0mm 、アンテナ幅は 4.5mm である。アンテナ層間隔は 0.3mm である。本試作では TDK 社製チップバランを用いた。給電線路はコプレーナ線路を用い、その端に Gigalane 社製 SMA (Sub Miniature Type A) エンドランチコネクタを取りつけた。アンテナ端を開放したアンテナ、短絡したアンテナを試作し、評価を行った。

図 5 に試作したアンテナの反射特性を示す。アンテナ端を開放、短絡したときの結果、スタックしないアンテナ単体の結果を示す。スタック化を行うと反射特性は向上し、特にアンテナ端を短絡した場合には 5GHz 帯において十分な帯域が得られている。最大利得は -3dBi 程度 (アンテナ端 short)、 0dBi 程度 (アンテナ端 open) とスタックしない場合に比べて良好な結果が得られた。

本研究では、アンテナサイズは 5GHz 帯において 7mm 角が限界であった。より小型なチップサイズ $500\mu\text{m}$ 角以下のアンテナ一体型双方向無線通信チップを実現するためには、さらなるアンテナの小型化が必要であるが、通信距離とのトレードオフを考慮する必要があると考える。

3. むすび

本研究課題では、超小型・低消費電力を実現するアンテナ一体型双方向無線通信チップの実現を目指し、要素技術の確立を中心に検討を行った。

【誌上发表リスト】

- [1] 亀田 卓、金 成権、中瀬 博之、坪内 和夫、“ユビキタスネットワークとデバイス”、日本学術振興会弾性波素子技術第 150 委員会第 87 回研究会 (東京都千代田区) (2004 年 5 月 24 日)
- [2] 藤木 裕介、戸崎 篤、小熊 博、亀田 卓、中瀬 博之、磯田 陽次、高木 直、坪内 和夫、“ 5GHz 帯イメージメアンダラインアンテナ”、信学技報 AP2005-42 (北海道旭川市) (2005 年 7 月 20 日)
- [3] 亀田 卓、山口 敦由、福興 賢、中瀬 博之、高木 直、坪内 和夫、“1 ビットフラグを用いた高速 RFID 識別方式”、信学論、Vol.J89-A、No.12、pp.1057-1067 (2006 年 12 月)

【受賞リスト】

- [1] 竹内 太志 (研究補助者、学生 (博士前期課程 1 年))、電子情報通信学会 第 4 回マイクロ波学生研究発表会優秀賞、2006 年 9 月 5 日
- [2] 福興 賢 (研究補助者、学生 (博士前期課程 1 年))、電子情報通信学会学術奨励賞、2007 年 3 月 21 日

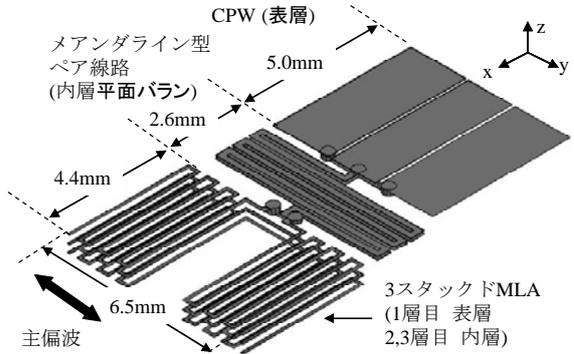


図 2 バラン一体型 3 スタックドメアンダラインアンテナ (MLA)

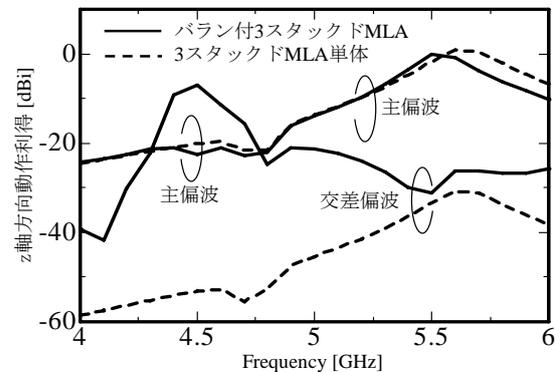


図 3 シミュレーション結果

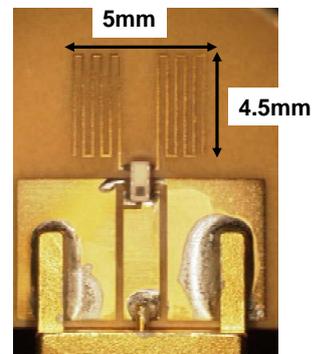


図 4 試作した 3 スタックドメアンダラインアンテナ

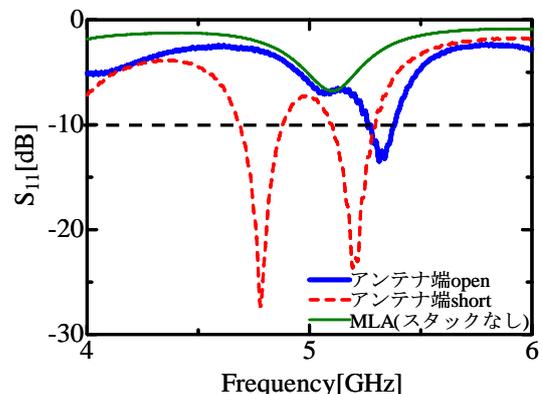


図 5 実測結果 (反射特性)