

**ユビキタスサービスプラットフォームに対応した組込みシステム用
TCP/IP プロトコルスタックとサポートシステムの研究開発 (102301004)**
A study and development of TCP/IP protocol stack and support systems for embedded systems
corresponding to the Ubiquitous Service Platform

研究代表者

阿部 司 苫小牧工業高等専門学校
Tsukasa ABE Tomakomai National College for Technology

研究分担者

吉村 斎[†] 稲川 清[†] 大村 功^{††} 堤 大祐^{††}
Hitoshi YOSHIMURA[†] Kiyoshi INAGAWA[†] Isao OOMURA^{††} Daisuke TSUTSUMI^{††}
[†]苫小牧工業高等専門学校 ^{††}北海道立総合研究機構
[†]Tomakomai National College for Technology
^{††}Hokkaido Research Organization

研究期間 平成 22 年度～平成 23 年度

概要

本研究開発では、以下に示す研究開発を実施し、成果のソフトウェアとハードウェアは、オープンソースとして北海道地域で優先的に配布する。

- [1] IPv4 と IPv6 の両方に対して同時に対応可能な組込みシステム用 TCP/IP プロトコルスタックとサポートソフトウェアの研究開発
- [2] ハードウェアによるプロトコルスタックの検証システム及びサポートシステムの研究開発
- [3] ロボット内外の通信への応用のための研究開発
- [4] 教育に適用するための e-Learning コンテンツの開発

Abstract

In this study, we researched into IPv4 and IPv6 on embedded systems, and developed the following software, systems, and contents. We will distribute these software, systems, and contents in Hokkaido area prior to other area.

- [1] TCP/IP protocol stack and support systems which can be used for both IPv4 and IPv6 at the same time.
- [2] Testing systems and support systems for the TCP/IP protocol stacks by hardware.
- [3] Contents for the applying the TCP/IP protocol to the communication between the inside and outside of robots.
- [4] E-learning contents for the education about the TCP/IP protocol stacks.

1. まえがき

IPv4 と IPv6 の両方に同時に対応する組込みシステム用の TCP/IP プロトコルスタックと、そのサポートソフトウェア及びハードウェアの研究開発を実施する。また、本研究開発の成果を人材育成にも生かすため e-Learning コンテンツ開発する。本研究開発による成果のソフトウェアとハードウェアは、オープンソースとして北海道地域で優先的に配布し、北海道地域におけるユビキタスサービスプラットフォームに対応した組込みシステムのソフトウェア・ハードウェアの開発の促進と人材育成に貢献することを目的とする。

2. 研究内容及び成果

図に本研究開発の概要を示す。
[1]-[a]IPv4 と IPv6 の両方に対して同時に対応可能な組込みシステム用 TCP/IP プロトコルスタック

本研究開発の中心となるソフトウェアである。IPv4 の割当アドレスの枯渇により、IPv4 中心のネットワークから IPv6 中心のネットワークに切り替わるまでの間は、IPv4 プロトコルと IPv6 プロトコルを自動的に切り替えて通信する機能（デュアルスタック機能）を持つことが必要になる。また、組込みソフトウェアにはメモリ容量

北海道の産業の振興、人材育成の向上

ロボット通信システム e-Learning コンテンツ

IPSec(ソフト/ハード) DNSリゾルバ PPP DHCP

IPv4/IPv6 両対応 TCP/IP プロトコルスタック

負荷試験システム(ハード) フィルタリングシステム(ハード)

組込みシステム用
TCP/IP
プロトコ
ルスタッ
クとサ
ポートシ
ステムの
研究開
発

ユビキタスプラットフォームの実現に向けて

等の制約があり、少ないメモリで動作することも重要である。研究開発を行った TCP/IP プロトコルスタックは、これらの制約の中でデュアルスタック機能を実現している。基本的な実装方法は、IPv6 の仕様に定義されている

「IPv4 射影アドレス」を活用することである。トランスポート層 (TCP/UDP) では、基本的に IPv6 で処理を行い、フレームへのアクセス時に IPv6 と IPv4 を切替えて処理する。これにより、ネクション管理構造体や応用層の API の実装は IPv6 用のみで良くなる。例えば、サーバ応用プログラムでは、IPv6 対応のタスクと IPv4 対応のタスクを二重に使用しなくてもよい。このため、タスク用のコンテキスト (RAM に配置される) が節約できるだけではなく、API だけ異なる複数のプログラムを作成する必要がない。

メモリ必要量に関して、IPv6 のみを組込んだ時のメモリ必要量と、IPv6/IPv4 の両方を組込んだ時のメモリ必要量の比較では、RAM は 27,638 バイトから 434 バイト、1.57% 増加した。ROM は 72,396 バイトから 10,990 バイト、15.18% 増加した。ROM の増加は大きいが、制約の厳しい RAM の増加はかなり低く抑えることができた。

[1]-[b]サポートソフトウェア

応用通信プログラムを動作させるには、[1]-[a]だけではなく、組込みシステムの特性に適合するように実装されたサポートソフトウェアが不可欠であり、[1]-[a]と同様に IPv6/IPv4 プロトコルを自動的に切り替えて通信する機能を持つことが必要になる。

苫小牧高専が担当したソフトウェアを以下に示す。

- ・ DNS リゾルバ (IPv6/IPv4)
- ・ DHCP (IPv6/IPv4)
- ・ PPP (IPv6)

道総研では IPSec モジュールの研究開発を担当した。既存の IPSec モジュール (トランSPORTモード、ESP プロトコル、暗号アルゴリズムは AES で、鍵長は 128/192/256-bit) をベースに、IPv6、トランSPORTモード、ESP プロトコルに対応した IPSec モジュールの開発し、IPv6/IPv4 が混在した通信環境において、TCP パケット、UDP パケット共に、AES 暗号処理を行って通信ができたことを確認した。

[2]-[a]FPGA を用いた IPv6 プロトコル負荷試験システム

完全に独立した検証ネットワークを構築し、さらに高負荷状態による検証を行うことを目的として、IPv4 プロトコルと IPv6 プロトコルの両方に対応する FPGA を利用した負荷試験装置について検討を行った。

具体的には、Altera 社の FPGA を想定して、パケットヘッダ生成のハードウェアを設計し、シミュレーションレベルで、動作の妥当性の確認を行った。さらにペイロードを付加し、パケットを送出するハードウェアの検討を行った。

[2]-[b]FPGA を用いた IPv6 プロトコルフィルタリングシステム

Altera 社の FPGA を想定して、IP アドレスによる Allow 制御、Deny 制御両方に対応したハードウェアデコーダを設計し、シミュレーションレベルで、動作の妥当性の確認を行った。

IPv6 の場合、IPv4 用と比較して、ハードウェア規模は概ね 3~4 倍となること、フィルタリング対象となるアドレスがランダムの場合は、IPv4 と IPv6 の両方について、アドレス数に比例してハードウェア規模が増加するが、連続するアドレスの場合は、ほぼ一定となること、IPv6 の場合、約 13ALUTs/アドレス数でハードウェア規模が増加することが分かった。

[2]-[c]FPGA を用いた IPSec

本研究開発で対象とする組込みシステムで、暗号化及び復号化を実行することは性能的に困難である。そのため、暗号処理をソフトウェアではなく、FPGA 上に実装した AES 処理ハードウェアを行った。AES 処理ハードウェアは AES 処理のすべてをハードウェアで行わず、独自仕様の小型 CPU コアで AES 処理の一部をハードウェア化したハードウェア・モジュールを制御した。その結果、約 900 slices のハードウェア量で AES 処理が行うことができた。

[3]ロボット内外の通信への応用のための研究開発

ロボットの構成要素同士の通信にネットワークを用いて、構成要素単体の負荷を軽減し、冗長性を積極的に安定性や信頼性に利用する。そのためには本研究で開発するシステムに視覚システムなどをネットワークで結合し、ビージブル型のネットワーク・ロボットの研究を行った。また、ビージブル型、アンコンシャス型およびバーチャル型を総合的に組み合わせ、それぞれが協調しながら共通の目的を達成する群知能機械としてのネットワーク・ロボットの研究を行った。

[4]教育に適用するための e-Learning コンテンツの開発

以下の項目に関して順次 e-Learning コンテンツの開発を行った。今後も講習等を通じて継続的に改良を行う予定である。

[1]-[a]TCP/IP プロトコルスタック

[1]-[b]プロトコルスタックをサポートするソフトウェア

[2]-[c]FPGA を用いた IPSec

[3]ロボット内外の通信システム

3. むすび

今回研究開発を行ったソフトウェアとハードウェアは、オープンソースとして北海道地域で優先的に配布することにより、北海道地域におけるユビキタスサービスプラットフォームに対応した組込みシステムのソフトウェア・ハードウェアの開発の促進に貢献することが期待できる。

また、今回の研究開発したソフトウェア・ハードウェアを元に e-Learning コンテンツの開発を行った。今後は、苫小牧工業高等専門学校の授業・実習・実験へ導入し、その結果をフィードバックすることにより、コンテンツの継続的な改良を行う。

これらの e-Learning コンテンツは、北海道地域に優先的に配布し、これらソフトウェア・ハードウェアを活用して講習会等を実施する予定である。これにより、本校における教育だけではなく、北海道地域における組込みシステム教育の充実に生かすことができると考えている。

【誌上発表リスト】

[1]堤大祐、大村功、阿部司、吉村斎、稻川清、「小型 CPU コアを用いた AES 処理」、平成 23 年電気学会電子・情報・システム部門大会、pp.1288-1291（富山市）（平成 23 年 9 月 7 日）

[2]堤大祐、大村功、阿部司、吉村斎、稻川清、「小型 CPU コアによる AES 処理システムの開発」、2012 年電子情報通信学会総合大会、p.236（岡山市）（平成 24 年 3 月 22 日）

【本研究開発課題を掲載したホームページ】

現在調整中である。