

埋込み金属コレクタによる極微細 InP 系ヘテロ接合 バイポーラトランジスタの高速性実証に関する研究 (0212009)

Research on verification of high-speed operation
of ultrafine InP heterojunction bipolar transistors with buried metal collector

宮本恭幸 東京工業大学大学院理工学研究科

Yasuyuki MIYAMOTO Department of Physical Electronics, Tokyo Institute of Technology

研究期間 平成 14 年度～平成 16 年度

概要

本研究の目的は、InP 系ヘテロ接合バイポーラトランジスタにおいて、埋込み金属をコレクタ電極とするトランジスタ構造と幅 100nm 程度の微細化を組合せたトランジスタを実際に作製し、コレクタ容量の最小化をしめすこと及びそれによる高速化の実証にある。

埋込み金属として幅 100nm のタングステン細線を、エミッタ面積として世界最小の幅 100nm、長さ 500nm を用いてトランジスタを作製し、結晶成長条件の変更により総コレクタ容量としては知る限り世界最小である 0.6fF が得られることを示せた。ただし現在まで試みた成長条件では寄生抵抗が十分に低減できず、得られた遮断周波数は最大でも 90GHz、最大発振周波数も 100GHzにとどまった。

Abstract

Verification of high-speed operation by ultrafine InP heterojunction bipolar transistors (HBTs) with buried metal collector was studied. We fabricated InP HBT with 100 nm wide tungsten wire as collector. The emitter area was 100 nm by 500 nm and observed total collector capacitance was 0.6 fF. To our knowledge, there are smallest emitter area and smallest total collector capacitance. However, parasitic resistance could not be reduced and observed highest cutoff frequency and maximum oscillation frequency were 90 GHz and 100 GHz, respectively.

本研究の目的

本研究の目的は、InP 系ヘテロ接合バイポーラトランジスタ（以下 HBT）において、埋め込み金属をコレクタ電極とするトランジスタ構造（以下 BMHBT 構造）の高速性を実証することにあった。BMHBT は、研究代表者が 1999 年に提案した方法であり、図 1 に示すようにコレクタを真性半導体とし、従来のサブコレクタ層を金属細線に置き換える構造である。従来構造の微細エミッタでは無視できなかったベース電極下の寄生コレクタ容量を削除できる。従って、従来の HBT では寄生容量により不可能だったスケールリング則の適用が可能になり、HBT の利点である高駆動能力や駆動出力範囲の広さを保ちつつ、デバイスサイズの縮小に伴い高速化を行ってきた FET と同様の寸法縮小による高速化が可能になると考えた。

本研究の開始前には、エミッタ幅を 300nm まで小さくしたときに、BMHBT が世界最小の総コレクタ容量 0.95fF を示すことを実証していた。しかしながら、真に高い性能を発揮すると考えられる BMHBT とエミッタ幅 100nm を組み合わせられなかった。そこで、エミッタ幅 100nm の BMHBT を作製して、その高速化を実証しようとした。

研究手法と結果

幅の異なる微細エミッタを持つBM-HBTを作製する時に、従来異なる本数の金属細線を同じ条件で成長していたが、細線の本数によって、金属上に成長する半導体厚さが異なることが判り、100nm幅エミッタのみに成長条件を合わせ作製した。同時に、コレクタ抵抗を下げるために、断面積を大きくとるためにタングステンの高さを従来の 100nmから 200nmとした。以上の条件で、世界最小のエミッタ幅 100 nmでエミッタ長さ 500 nm(エミッタ面積としても世界最小)のBMHBTを作製した。

平成 14 年度は、タングステン厚さが大きくなることにより難しくなったタングステン露出の為のエッチングが容易になるように、タングステン細線の下にAllnAs層を入れるなどの作製条件の変更を行い、エミッタ幅 100nmのBMHBTを始めて作製した。直流動作が得られ、電流利得 20 が確認されたが、高周波測定において遮断周波数 40GHz、最大発振周波数 30GHzとなり期待していた値を大きく下回った。測定した Y_{12} パラメータから見積もった総コレクタ容量は、2.14fFとなり、理論値の 0.47fFを大きく超えた値となった。

平成 15 年度は、成長前の選択エッチングの為に新たに入れた AllnAs 層が容量悪化の原因と考え、プロセスの更なる改良によりこれを除去し、再度エミッタ幅 100nm の BMHBT を作製した。高周波特性として遮断周波数 25GHz、最大発振周波数 40GHz、総コレクタ容量は 0.9fF が得られた。しかしながら、やはり、期待した値からは遠かった。過去の研究から容量低減には成長温度低下が有効だが、この時点での成長条件では平坦性が劣化し、素子作製が出来なくなった。

そこで平成 15 年度から平成 16 年度にかけて、流速を 6 倍増大させた結晶成長条件による素子作成を新たに研究し、より低温での成長を可能にした。この 6 倍増大流速で作製した素子の電子顕微鏡写真を図 2 に示す。測定された総コレクタ容量は 0.6fFと、理論値の 0.47fFに近い値が得られた。この値は総コレクタ容量としては知る限り世界最小である。

遮断周波数は 60GHz、最大発振周波数は 100GHzであった。さらに、総コレクタ容量 0.6fFが得られた素子の解析に基づいた改善を目指し、エミッタ長 2 μm と 4 倍の伸長及びエミッタドーピング構造変更を行ったBMHBTの作製も行ったが、得られた遮断周波数は 80GHz、最大発振周波数は 90GHzであった。

本研究の位置づけと今後の展望

InP系 HBT は、2005 年になって 600GHz を超える遮断周波数が報告され、世界で一番早いトランジスタとなっている。またここ数年の性能向上がエミッタの微細化に伴って行われており、さらに遮断周波数が高くても応用には小さいコレクタ容量が必須であることも事実である。従って本研究での目標設定は正しく、またその重要度は更に増している。しかしながら、本報告の金属細線埋込は、理論的にはコレクタ容量低減に効果があったものの、現状ではコンタクト抵抗率の増大を避けられなかった。高周波特性からの等価回路見積もりなどから、現状で我々が試した範囲の結晶成長条件では、200nm 厚の金属細線埋込後の表面の凹凸に起因した抵抗が増大し、特性が劣化している可能性が大きい。成長条件の改善により抵抗率増大を抑制することが、今後の展開には必須である。それが実現すれば、従来の半導体素子では実現不可能だったサブミリ波帯での増幅や超広帯域通信の素子として使われる可能性を秘めている。

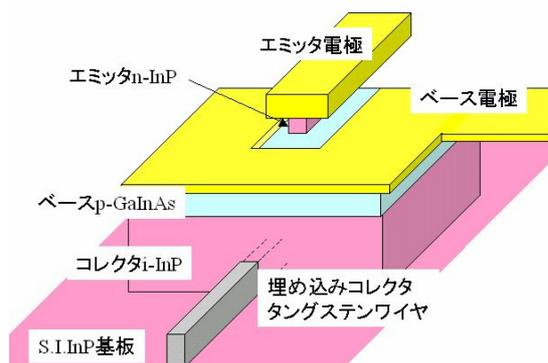


図 1. 金属細線をコレクタとする HBT 構造の概念図

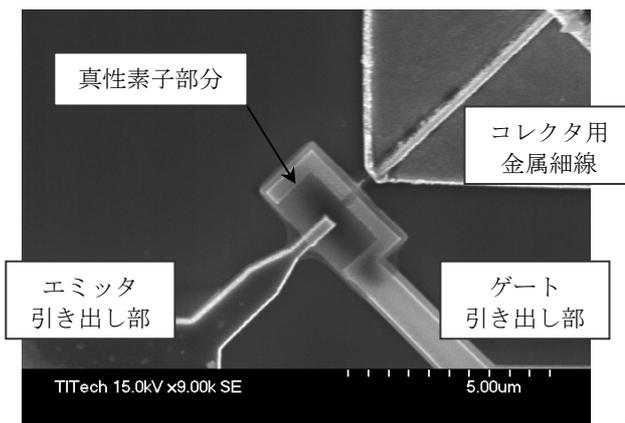


図 2 作製した世界最小面積のエミッタを持つ BMHBT の電子顕微鏡像

誌上発表リスト

- [1] K. Yokoyama, K. Matuda, T. Nonaka, Y. Miyamoto, and K. Furuya, "Fabrication of GaInAs/InP heterojunction bipolar transistors with a single tungsten wire as collector electrode", Jpn. J. Appl. Phys. Vol. 42 (2003) L1501-L1503 part 2, no. 12B, (2003)(被引用度数:0)
 - [2] Y. Miyamoto, R. Yamamoto, H. Maeda, K. Takeuchi, N. Machida, L-E. Wernersson and K. Furuya, "InP Hot Electron Transistors with a Buried Metal Gate", Jpn. J. Appl. Phys., vol. 42 part 1, no.12, pp.7221-7226 (2003)(被引用度数:0)
 - [3] K. Takeuchi, H. Maeda, R. Nakagawa, Y. Miyamoto, K. Furuya, "InP hot-electron transistors with emitter mesa fabricated between gate electrodes for reduction in emitter-gate gate-leakage current", Jpn. J. Appl. Phys., vol. 43 part 2, no.2A, pp.L183 - L186 (2004)(被引用度数:1).
- 他 6 編

申請特許リスト

- [1] 宮本恭幸 微細孔を有する膜体の形成方法、膜体、微細孔を有する膜体形成用マスクの形成方法、および微細孔を有する膜体形成用マスク、日本、出願平成 15 年 11 月 12 日
- [2] 宮本恭幸・前田寛・竹内克弘、ホットエレクトロントランジスタ及びその製造方法、日本、出願 2003 年 2 月 4 日

登録特許リスト

- [1] 宮本恭幸・栗田昌尚、半導体冷陰極、日本、出願平成 12 年 6 月 13 日、登録平成 16 年 8 月 20 日、登録番号 3,596,708

ホームページによる情報提供

<http://www.pe.titech.ac.jp/Furuya-MiyamotoLab/index.htm>