

光信号処理波長ルーティングネットワークの研究 (0211001)

Research on Photonic Routing Network using Optical Signal Processing

小林 功郎 東京工業大学 精密工学研究所
Kohroh Kobayashi, Precision and Intelligence Laboratory, Tokyo Institute of technology

植之原 裕行[†]
Hiroyuki Uenohara[†]

[†]東京工業大学 精密工学研究所

[†]Precision and Intelligence Laboratory, Tokyo Institute of technology

研究期間 平成 14 年度～平成 16 年度

概要

データトラフィックが急激に増大しているインターネットの光パケットを高効率に転送可能な波長ルーティング技術の実現を目標とし、必須となる小型・低消費電力の短光パルス光源のための面発光レーザ素子およびパケットの高速転送技術の確立を目指した。面発光レーザ素子に関しては可飽和吸収層を導入した非線形応答型および外部鏡モード同期型についてレート方程式を用いた数値解析を行い、10GHz 以上の繰り返し動作のための可飽和吸収層の層数と共振器内位置の条件を求め、素子構造の設計を確立した。パケット転送技術としては、光 DA 変換器を用いた 4 ビット光ラベルの認識と、波長可変レーザ・波長変換器との連携動作を実現した。また光バッファ回路については可飽和吸収型光ゲートを用いた提案構成について、数値解析と実験による動作可能性を示した。

Abstract

A novel scheme for wavelength routing network using optical signal processing technique has been investigated. An optimized structure of a vertical-cavity surface emitting laser with a saturable absorption region was designed for high-frequency self-pulsation oscillation. A prototype of an optical packet switch consisting of a four-bit optical digital-to-analog conversion type header processor and high-speed wavelength converter has been constructed, and the transfer latency of less than 100ns was realized. Moreover, an optical delay device based on saturable absorption was proposed, and its possibility was investigated analytically and experimentally.

研究内容と成果

(1) 面発光レーザ型短光パルス光源

10GHz以上の高速繰り返しパルスを生ずる光源として、小型かつ低消費電力動作が可能な面発光レーザ素子に着目した。素子構造をFig.1に示す。短光パルスの発生機構として、可飽和吸収層を集積した非線形応答型面発光レーザの設計と試作を試みた。レート方程式による解析によって、10GHz以上の繰り返しパルス動作を低閾値電流で行うためには可飽和吸収層の組成を活性層と同程度とし、定在波との重ね合わせ効率を 2~3%、キャリア寿命を 10ps以下とする設計が必要であることがわかった。次に素子作製を試みた。ウエハ構造はp-GaAs基板上に 40 ペアの $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}/\text{Al}_{0.92}\text{Ga}_{0.08}\text{As}$ DBR反射鏡(反射率 99.9%想定)、 $\text{Al}_{0.98}\text{Ga}_{0.02}\text{As}$ の酸化狭窄層、InGaAs/GaAs³層量子井戸活性層、GaAs nコンタクト層、 $\text{In}_{0.18}\text{Ga}_{0.82}\text{As}$ 1層可飽和吸収層、25 ペアの $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}/\text{Al}_{0.92}\text{Ga}_{0.08}\text{As}$ DBR反射鏡(反射率 99.5%)を積層した pnp構造である。試作した素子より室温CW駆動での閾値電流 4mA、単一モードでの発振を実現した。

また更に高速繰り返し動作を目指した外部鏡モード同期面発光レーザについて構造設計を行い、上下反射鏡の間の中間反射鏡の反射率を 70~80%、外部鏡との結合効率を 70%以上とすることにより閾値電流の増大を抑圧しながら外部光に対する同期引き込みが実現できることがわかった。

(2) 高速光パケットルーティング技術

従来の電気回路によるラベル識別よりも高効率な処理が可能な構成を光デバイスの導入により実現することを目標とした。ラベル識別器としては光レベルで DA 変換を行い、複数ビットのシリアルビット列から構成される光ラベルを時間軸上に圧縮し、振幅方向の情報に変換することによって、後段の電気回路で処理するビット数を削減し、処理負担の軽減を目指した。振幅方向の情報は OE 変換後、異なる閾値電圧を設定した並列コンパレータを用いて識別する。その後、FPGA で構成したアドレステーブルの情報を読み出す。一方、データはラベル識別後、出力ポートに割り当てられた波長に変換され、AWGの波長分波特性に従って転送される。波長選択には ns オーダで波長可変動作が可能な SSG-DBR-LD を用い、アドレステーブルの出力情報から形成される電流信号によって制御する。波長変換動作は、半導体光増幅器(SOA)の相互利得変調(XGM)を用い、10Gbps以上での動作が可能である。AWGもパッシブデバイスであるため同程度の高速動作が可能である。従って全体構成として ns オーダでの転送動作が期待できる。

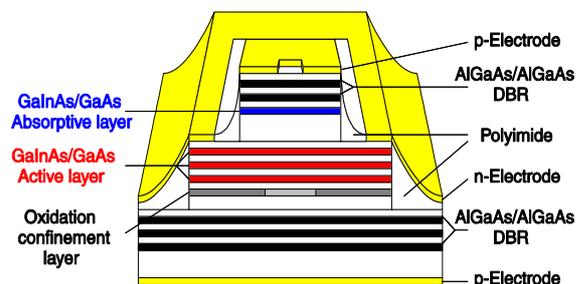


Fig.1 自励発振 VCSEL の構造図

Fig.2に光パケットスイッチの測定系を示す。信号を分岐後、パケットを光/電気変換し、ラベル生成器でパケット入力タイミングに合わせた単一パルスが発生する。このパルスを用いて光 DA 変換器のゲーティングを行う。4 ビットラベルの先頭に別途単一パルス（幅 2.5ns 幅）を付加し、そのパルスを入力タイミングの抽出用として用いる。プリアンプなしで1ビットのラベルからゲートパルスを生成しなければいけないため、ラベルをペイロードよりも強度を大きく設定して生成パルスの出現タイミングの確度を高めた。単一ゲートパルスの生成は、光/電気変換後コンプレータによってラベルの入力を検出後に FPGA によってラッチし、分岐と遅延・AND ゲートを通して幅 2ns に設定した。Fig.3(a)と(b)はそれぞれ入力パケットと生成ゲートパルスの測定結果であり、目的とするゲートパルスを得ることができた。同図(c)はゲートパルス振幅の入力信号パワー依存性の結果であり、ラベルをペイロードに対して 1dB 強くすると入力パワー変動 3.0dB に対して出力変動はほとんどないことがわかった。このゲートパルスを用いて光 DA 変換器を駆動したときの出力光パワーの変化を見たのが同図(d)である。ゲートパルスを入力パワーダイナミックレンジとほぼ同様の 3dB のダイナミックレンジを得ることができた。4 ビット光 DA 変換器の前半 2 ビット処理出力が同図(e)である。この振幅を識別し、アドレステーブルの情報を読み出した結果が(f)であり、ラベル符号に対応した出力電流値が得られている。この電流を SSG-DBR-LD に入力して選択した波長信号が(g)であり、2ns 程度の波長選択動作が確認できた。最終的なスイッチング出力が(h)であり、ラベルに対応した出力ポートに 100ns 以下の遅延で出力される結果を得ることができた。遅延の大半は光デバイス接続のための光ファイバの伝送遅延なので、小型化により半分以下に低減できると考えられる。

(3) バッファ回路 (光遅延素子)

可飽和吸収型の光ゲートを用いて入力データのタイミングばらつきを一定タイミングに修正する遅延素子の動作可能性を昨年度解析的に検討した。MOCVD装置で井戸層数20層の多重量子井戸(MQW)型光ゲートを作製し、垂直入射光に対して4000cm⁻¹相当の吸収変化を確認した。またメサ導波路に加工したものの消光比は充分大きく取ることができなかったが、3dBの消光比を確認し、コンセプトに沿った素子実現可能性を示した。

誌上発表リスト

- [1] Hiroyuki Uenohara, Takeshi Seki, and Kohroh Kobayashi, "Investigation of High-Speed Wavelength Routing and Bit-Error-Rate Performance of an Optical Packet Switch With an Optical Digital-to Analog Conversion-Based Header Processor", IEEE Photon. Technol. Lett., vol.16, No.3, pp.951-953 (2004.3.) :
 - [2] Hiroyuki Uenohara, Takeshi Seki, and Kohroh Kobayashi, "Four-bit optical header processing and wavelength routing performance of optical packet switch with optical digital-to-analogue conversion-type header processor", Electron. Lett., vol.40, No.9, pp.558-560 (2004.4.) :
 - [3] H. Uenohara, T. Seki, and K. Kobayashi, "Investigation of optical packet routing performance of an optical packet switch with an optical digital/analog-conversion-type header processor (Wavelength Label Switch)", Electron. Lett., vol.39, No.14, pp1076-1078 (2003.7.) :
- 他 1 編

申請特許リスト

- [1] 植之原裕行、光デジタル・アナログ変換型符合識別器及び方法、日本、2003年8月25日

ホームページによる情報提供

URL <http://vcsel-www.pi.titech.ac.jp/>

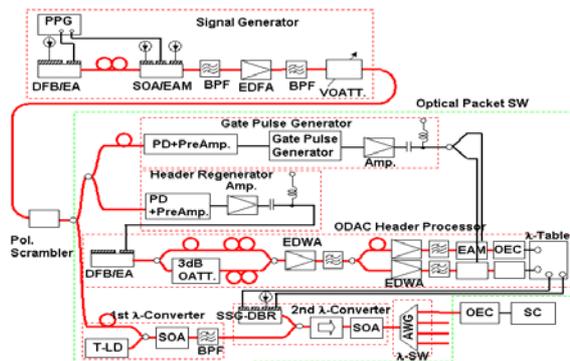


Fig.2 光パケットスイッチの構成図

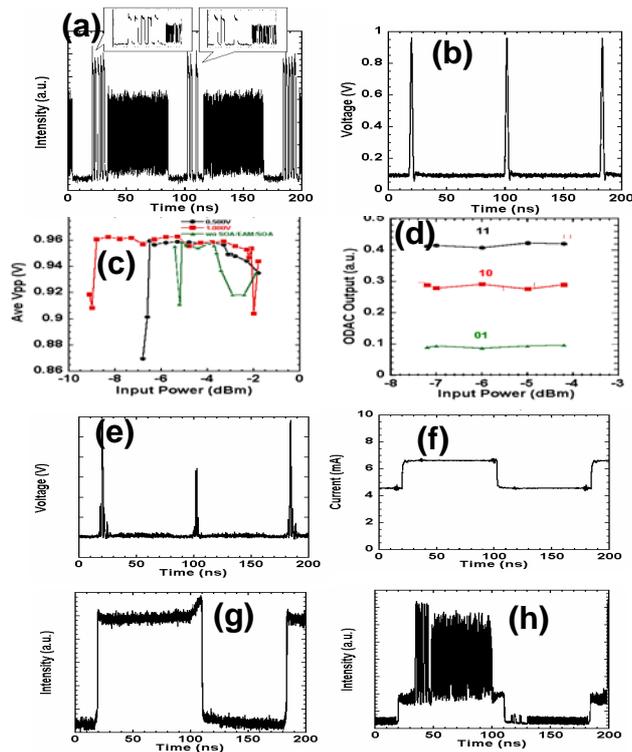


Fig.3 光パケットスイッチの動作波形

- (a) 入力パケット
- (b) 生成ゲートパルス
- (c) 入力ダイナミックレンジ
- (d) ODAC 出力の入力光パワー依存性
- (e) 光 DA 変換器出力
- (f) アドレステーブル出力
- (g) SSG-DBR-LD の波長分解時間波形
- (h) スwitching出力